



Title	搬放線用帯域分割形遅延等化器
Author(s)	金野, 靖英; 小川, 吉彦
Citation	北海道大學工學部研究報告, 122, 17-22
Issue Date	1984-07-31
Doc URL	http://hdl.handle.net/2115/41885
Type	bulletin (article)
File Information	122_17-22.pdf



[Instructions for use](#)

搬放線用帯域分割形遅延等化器

金野靖英* 小川吉彦

(昭和 59 年 3 月 31 日受理)

A Split-Band Delay Equalizer for a Sound Transmission Line

Yasuhide KONNO and Yoshihiko OGAWA

(Received March 31, 1984)

Abstract

Group delay distortion in a sound transmission line for MF radio broadcasting serviced by Nippon Telegraph & Telephone Public Corporation cannot be ignored. In this paper, an equalizer which compensates for the distortion is described in detail. It is not conceivable to design an equalizer with the inverse characteristics of the transmission line. Therefore the actual inverse characteristics is replaced by a staircase form. And to realize the characteristics, we split the band into several sections and design an equalizer with a constant delay in a each section. Each basic section of the equalizer consists of an analog delay element, a highpass filter and a lowpass filter.

Using higher-order Butterworth filters and adjusting cross-over frequencies, the amplitude characteristics become flat and the phase characteristics are connected continuously at each cross-over frequency. Thus the equalizer proposed here provides an adequate compensation for the distortion.

1. ま え が き

中波ラジオ放送中継用の搬放線（電電公社回線・F規格）は、その位相特性において低域部に大きなひずみを生じ、直線位相よりも徐々に遅れるという傾向を示している。これは搬放線での多重化時に通過する帯域通過フィルタの位相特性に起因すると考えられる。このため搬放線を経由した音は、低域が強調されたように感じられ、ある種の残響を伴ったようにも感じられる。特に男声においては、こもったような音となり明瞭度が不足する。この位相特性を用いて搬放線を経た信号波形を電子計算機により計算・出力すると、波形がすぐに終了せず、ゆるやかに振動しながら減衰し尾を引いている結果が得られる。この尾の部分が聴感上で残響を伴っているように感じられると思われる。このような位相ひずみを補償すべく、著者らは先にアナログ遅延素子とフィルタを用いて、遅延逆特性を階段近似した帯域分割形遅延等化器を提案し、その構成法について述べ、これを用いた搬放線の等化について検討した¹⁾

電子工学科 電子回路工学講座

*内地研究員（昭和 58 年度）苫小牧工業高等専門学校

本稿では、この等化器の実現にあたって問題となる帯域分割された遅延時間の異なる信号の加算について述べている。特にアナログ遅延素子、高域通過フィルタ、低域通過フィルタからなる基本遅延区間を取り上げ、その利得や位相特性について検討している。更にこれらの結果を用いて搬放線の等化について述べている。

2. 階段近似による遅延等化器

図1に帯域分割形遅延等化器を示す。これは信号を一定遅延させた後で帯域分割して加算する直列形である。帯域分割後、一定遅延させて加算すれば並列形も構成できる。フィルタを理想化した場合、これは遅延特性が階段状に変化している等化器である。したがって等化器の設計にあたっては等化したい回線の遅延逆特性を階段特性で近似すればよい。

図2は階段近似した特性である。遅延逆特性 $t_d(\omega)$ は逆位相特性 $\theta(\omega)$ を角周波数 ω で除したものであり、 ω 軸は対数化された値をとるものとする。 ω_{cl} は低域シャ断周波数、 ω_{ch} は高域シャ断周波数、 ω_k 、 ω_{ok} 、 ω_{k+1} は階段周波数とする。 T_{dk} は階段遅延時間とする。階段近似にあたっては、遅延逆特性と階段特性とに囲まれる面積が最小になるように、 ω_k 、 ω_{ok} 、 ω_{k+1} 等の階段周波数を決定する。面積最小条件を用いると、特性の急峻な変化にも対応できる。遅延逆特性を最小2乗法 (m 次) によって近似した関数として取扱い、階段数を設定すれば、階段周波数をニュートン法により求めることができる。このような等化器により搬放線の等化を行なうと、階段数が10程度の値になると良好な等化状況を示し、残響成分を取り除くことができる!

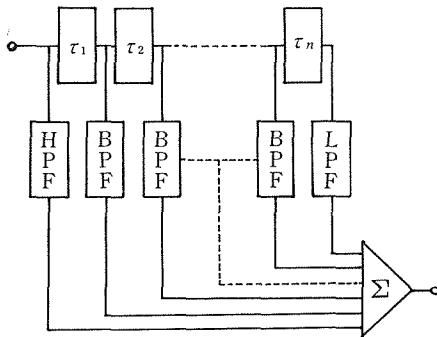


図1 帯域分割形遅延等器 (直列形)

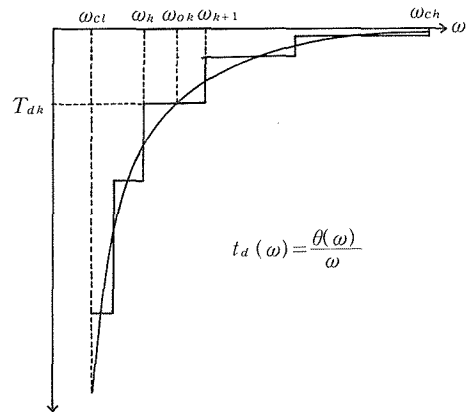


図2 逆遅延特性の階段近似

3. 基本遅延区間

遅延逆特性を階段近似する場合、フィルタを理想化して考えたが、実際にはフィルタにはシャ断特性があり、フィルタの種類や次数によって異なる。このため信号が帯域分割後に加算される時に、フィルタの交差周波数附近で利得が平坦な特性とならず、位相特性も連続的、非直線の変化をする。これを解析するために、図3のようなアナログ遅延素子、高域通過フィルタ、低域通過フィルタよりなる基本遅延区間について考えるものとする。等化器はこれが縦続接続されたものである。利得の変動は、上下1 dB以内とし、全体で2 dBの変動を許容変動とする。これは電

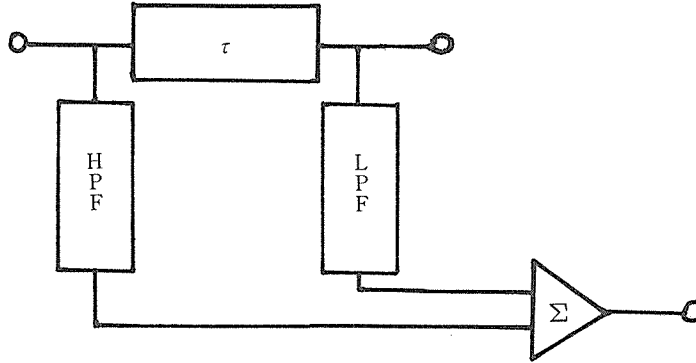


図 3 基本遅延区間

電公社回線の許容偏差 1 dB とフィルタの帯域内偏差 3 dB の中間をとったものである。

フィルタとしては、バタワース・フィルタを用いるものとし正規化して取扱う。 x を規格化周波数とすると、 $x=1$ がシャ断周波数である。アナログ遅延素子の遅延時間を τ 、規格化遅延時間を T 、シャ断周波数を f_c とすると、 $T=2\pi f_c \cdot \tau$ の関係がある。フィルタの次数を n とすると、この区間の利得 $|F(x)|$ は次のようになる。

1) n が奇数の場合

$$|F(x)|^2 = 1 + (-1)^{(n-1)/2} \cdot A \cdot \sin xT \quad (1)$$

2) n が偶数の場合

$$|F(x)|^2 = 1 - A \cdot \cos xT \quad (2)$$

$$\therefore A = \frac{2x^n}{1+x^{2n}} \quad (3)$$

(1), (2) の第 2 項は規格遅延時間 T で正弦的な変化をし、フィルタの奇数次、偶数次によってそれぞれ \sin 関数、 \cos 関数となる。振幅項 A は $x=1$ で最大値 1 となり、 $x \rightarrow 0$ 、 $x \rightarrow \infty$ で 0 となる曲線であらわされる。これは n が大きくなると $x=1$ の近傍以外では 0 に近くなる関数である。利得の変動を抑えるには、この第 2 項の影響を小にすればよいから、 n の次数を増し、 $\sin xT$ 、 $\cos xT$ が $x=1$ の近くの領域で 0 となるように T を決定すればよい。特に奇数次フィルタの場合は、 T を小さくすればよい。 $n=5$ で $T < 0.2$ であれば許容変動の範囲におさまる。 m を整数とすると、偶数次フィルタでは T が $(2m-1)\pi$ 附近で、奇数次フィルタは $2m\pi$ 附近で、第 2 項が 0 に近い値をとり、利得が許容変動内となる。しかし m が増え、 A の関数の変化よりも正弦関数の周期が小になれば、 $x=1$ で値が 0 となっても、その近傍では 0 に近い値を取らないので、許容変動内におさまらない。第 2 項の影響を小にするための T の値は限られた範囲であるので、遅延時間 τ の選定に制限が生じている。

又この区間の位相 $\theta(x)$ は次のようになる。

1) n が奇数の時

$$\theta(x) = \tan^{-1} \frac{|F_t(x)| \sin(\theta_t(x) - xT) + (-1)^{(n-1)/2} \cdot |F_h(x)| \cos \theta_t(x)}{|F_t(x)| \cos(\theta_t(x) - xT) - (-1)^{(n-1)/2} \cdot |F_h(x)| \sin \theta_t(x)} \quad (4)$$

2) n が偶数の時

$$\theta(x) = \tan^{-1} \frac{|F_l(x)| \sin(\theta_l(x) - xT) + |F_h(x)| \sin \theta_l(x)}{|F_l(x)| \cos(\theta_l(x) - xT) + |F_h(x)| \cos \theta_l(x)} \quad (5)$$

ここで、低域通過フィルタ、高域通過フィルタは、それぞれ

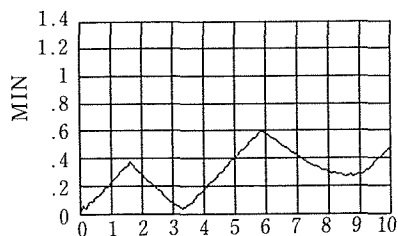
$$F_l(x) = |F_l(x)| e^{j\theta_l(x)}, \quad F_h(x) = |F_h(x)| e^{j\theta_h(x)} \quad (6)$$

としている。

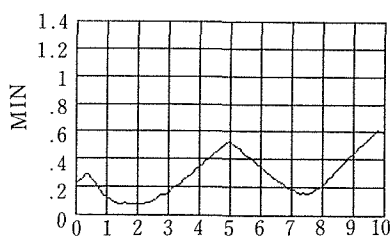
(4), (5)は位相 $\theta(x)$ が低域通過フィルタの位相特性と規格化遅延時間 T によって決定されることを示している。 x を変化させてこの式の値を計算すると、位相特性が得られる。傾き0から規格化遅延時間 T の傾きをもつまで、ゆるやかに変化し、 $x=1$ をすぎると傾き T 一定となる曲線が得られる。

4. 交差周波数の可変

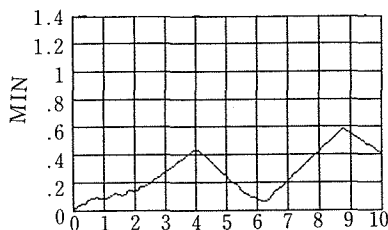
基本遅延区間においては、フィルタはシャ断周波数である $x=1$ で交差している。この付近で利得変動が2 dB以下になるのは、限られた T の範囲である。 T が大きくなるにしたがって、 $x=1$ の付近ではピーク又はボトムが生じるので、交差を粗又は密にすることにより、これを抑制することができる。つまり交差周波数をシャ断周波数よりずらすことにより、許容変動内の T を拡大することが可能である。図4に、それぞれのフィルタについて、 T と利得の変動分の関係を示している。利得の変動は、 T を一定として交差周波数を変えた時の最小値である。(a), (b), (c)はバターワース・フィルタの特性で次数をあげれば、利得の変動が抑えられ、7次フィルタでは、 $T < 2.5$ の範囲まで拡大できる。又奇数次フィルタ、偶数次フィルタの違いにより、 T が π の整数倍ごとにピークやボトムがあらわれる。(d)は許容偏差0.5 dBの5次のチェビシェフ・フィルタの特性で全体的に変動が抑えられる傾向を示している。このように交差周波数の可変により利得の平



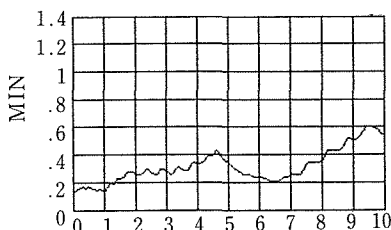
(a) 5次バターワース・フィルタ



(b) 6次バターワース・フィルタ



(c) 7次バターワース・フィルタ



(d) 5次チェビシェフ・フィルタ(0.5dB)

図4 基本遅延区間の利得の変化(交差周波数最適値)

平坦化をすれば、もちろん位相特性もゆるやかに変化する。

5. 遅延等化器の実現

7次バタワース・フィルタを用い、 T により交差周波数を調整して、 $n=4$ の帯域分割形遅延等化器を構成した。搬放線等化のための設計値は、

$$\begin{aligned} f_{c3} &= 102 \text{ Hz} & f_{c2} &= 325 \text{ Hz} & f_{c1} &= 900 \text{ Hz} \\ \tau_3 &= 3.3 \text{ ms} & \tau_2 &= 2.3 \text{ ms} & \tau_1 &= 0.5 \text{ ms} & \tau_0 &= 3.2 \text{ ms} \\ A_3 &= 0.85 & A_2 &= 0.8 & A_1 &= 0.87 \end{aligned}$$

となる。ここで f_c はフィルタのシャ断周波数で、 τ はアナログ遅延素子の遅延時間である。 τ_0 は実際には必要ないが、近似に必要な値である。又 A はフィルタの交差比で、低域シャ断周波は、 f_c/A であらわされる。

図5(a)にこの等化器の利得と位相特性を示す。利得は交差周波数付近で変動するが、2 dBの変動範囲内におさまっている。位相については、下部が搬放線の逆位相特性で、上部が等化器の特性である。2 KHz以下の低域においてはほぼ一致し、非常に良い近似を示している。

(b), (c), (d)に100 Hz, 500 Hz, 1000 Hzの場合の等化状況を示す。上部の波形は、正弦波4サイクル分が搬放線を経た波形であり、これが第化器を経た場合が下部の波形である。いずれも良い等化を示している。

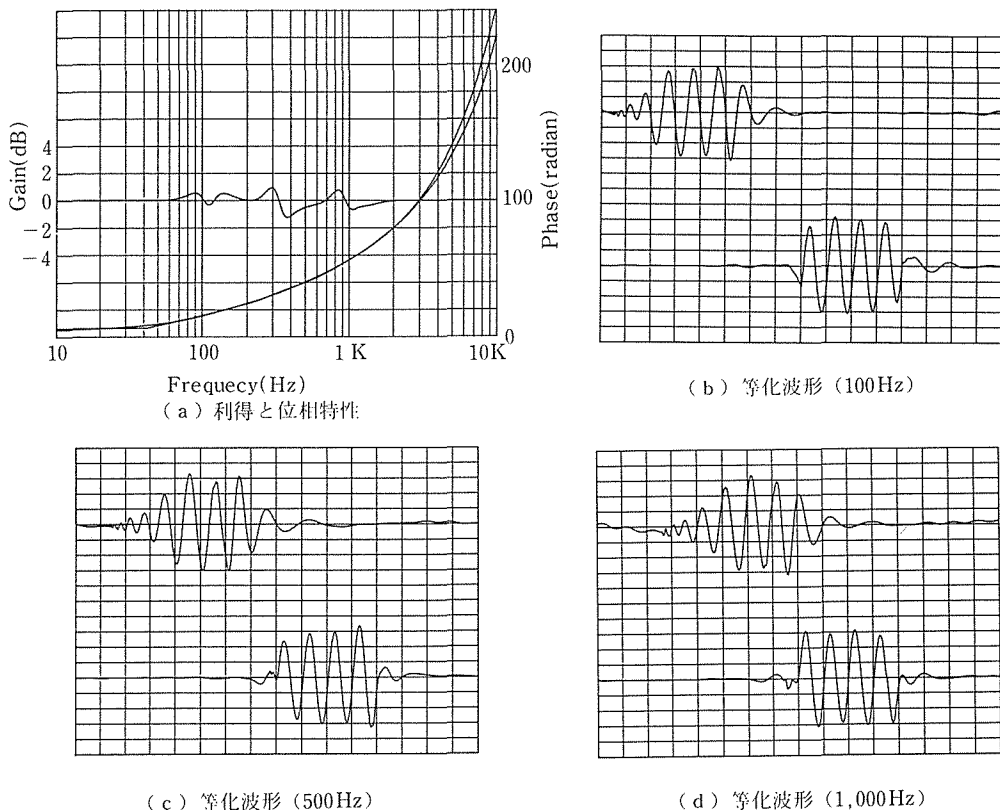


図5 遅延等化器の利得と位相、等化波形

6. む す び

本報告は、搬放線の群遅延時間ひずみを補償するための帯域分割形等化器の問題について述べた。特にその実現にとって重要である基本遅延区間について検討した。利得は平坦であることが望ましいが、許容変動(2 dB)以内におさめることとした。この区間の利得はアナログ遅延素子の遅延時間によって大きく影響をうける。高次バターワース・フィルタを用い、フィルタの交差周波数をしゃ断周波数よりずらすことにより、この遅延時間を大きくとることができた。7次バターワース・フィルタを用いた場合は、 $T < 2.5$ (T は規格化遅延時間)の範囲で許容変動内におさまる。又位相特性は、交差周波数附近で、ゆるやかな非直線的变化を示し、 n (階段数) = 4 程度でも搬放線の逆位相特性を、きわめて良く近似する。したがって、この等化器が、非常に良い搬放線の等化を行なうことが得られた。

参 考 文 献

- 1) 金野靖英, 小川吉彦; 北海道大学工学部研究報告, No. 117, 49 (1984)