



Title	等温過渡容量法 (ICTS) によるアモルファスSi MIS構造の評価
Author(s)	有本, 智; 金澤, 裕; 原, 毅彦; 大野, 英男; 長谷川, 英機
Citation	北海道大學工學部研究報告, 127, 27-37
Issue Date	1985-07-31
Doc URL	http://hdl.handle.net/2115/41944
Type	bulletin (article)
File Information	127_27-38.pdf



[Instructions for use](#)

等温過渡容量法 (ICTS) によるアモルファス Si MIS 構造の評価

有本 智* 金澤 裕* 原 毅彦* 大野 英男* 長谷川英機*

(昭和 60 年 3 月 30 日受理)

Characterization of Interface Properties in an Amorphous Silicon Metal Insulator Semiconductor Structure by Isothermal Capacitance Transient Spectroscopy

Satoshi ARIMOTO, Yutaka KANAZAWA, Takahiko HARA,

Hideo OHNO and Hideki HASEGAWA

(Received March 30, 1985)

Abstract

The interface properties of $\text{Al}_2\text{O}_3/\text{SiO}_2$ double layer insulator/hydrogenated amorphous silicon metal insulator semiconductor (a-Si : H MIS) structure is characterized by isothermal capacitance transient spectroscopy (ICTS) for the first time. The electrical characteristics of a-Si : H MIS structure is shown to be dominated by the interface states rather than the gap states in a-Si : H. The interface state density after annealing is on the order of $10^{13}\text{cm}^{-2}\text{eV}^{-1}$ over a range of $E_c - E = 0.4 - 0.6\text{eV}$. This result indicates that the reduction of interface states density is required for the further improvement of the performance of a-Si : H MISFETs.

1. 諸 言

水素化アモルファス Si (a-Si : H) は現在、太陽電池、MISFET などの各種デバイスに応用するための研究が強力に進められ一部は実用化の域まで達している。アモルファス Si は、1975 年 Spear らによって報告された価電子制御の成功 (p 形、n 形の制御)¹⁾ によって半導体材料として注目されるようになった。それまで、アモルファス Si は蒸着法などにより形成されていたが Si ダングリングボンド (未結合手) が多数存在することによる高密度の局在準位の存在により、不純物添加による価電子制御は不可能であるとされていた。Spear らの成功は、アモルファス Si の形成法として従来とは全く異なりシランガス (SiH_4) のグロー放電を行なった点にあった。 SiH_4 のグロー放電により得られるアモルファス Si は、1 配位の水素原子 (H) が Si ダングリングボンドを終端するために、従来のアモルファス Si に比べ格段に局在準位密度を減らすことができる。その結果、不純物添加による価電子制御が可能となり半導体デバイス材料としての見通しがついた。水素原子により Si ダングリングボンドを終端したアモルファス Si を特に水素化アモルファス Si と呼んでいる。a-Si : H の最大の特長は、単結晶、多結晶材料では実現不可能であった大面積でかつ低価格な半導体デバイスを実現できる可能性にある。まず、最初のデバイスとして実現さ

* 電気工学科 電気物性工学講座

れたのは太陽電池であった。a-Si:Hを用いた太陽電池はRCAのCarlsonらによって1976年に初めて報告された²⁾。この時の変換効率はわずかに2.4%であったが、翌1977年には5.5%が報告され³⁾これを契機にa-Si:Hが太陽電池材料として大いに注目を集めた。現在では小面積(≒1 cm²)ながら変換効率は11%を越え、また大面積(≒10 cm²)においても8%以上の変換効率が得られるに至った⁴⁾。この間の変換効率の向上は太陽電池構造の研究もさることながら、a-Si:H膜質の改善によるところが主要因であった。a-Si:Hが太陽電池の新材料としての地位を確立してゆくにつれ、その他のデバイス用材料としてa-Si:Hを用いる試みが盛んになってきた。特に、イメージセンサにおいてはa-Si:Hを用いることにより複写試料と同寸法の、単結晶では実現できなかった大面積のイメージセンサを低価格で実現できる可能性があるために、その開発研究が盛んである⁵⁾⁶⁾。しかしa-Si:Hを用いたイメージセンサにおいてMIS形FETを駆動デバイスとして用いる場合、その応答速度が遅いことが問題となっている。現在のところa-Si:H MISFETにおいて実現された最高の実効移動度は1.9 cm²/V·secである⁷⁾。これはa-Si:Hの電子移動度が単結晶のそれに比べて低く、また局在準位密度が高いためであると考えられてきた。一般に10~15 cm²/V·secと言われてきたa-Si:Hの電子移動度は最近になって110 cm²/V·secという値が報告され⁸⁾、また局在準位密度は10¹⁵~10¹⁶ cm⁻³eV⁻¹と低くできることからa-Si:Hが本来有する電子移動度が実際のMISFETに反映されていない事が明らかになってきた。このことは、単結晶MISFETの類推からも明らかのように絶縁体とa-Si:H界面に存在する界面準位がa-Si:H MISFET本来の高速性を阻害していることを示唆している。

本研究ではこの点に着目し、従来ほとんど考えられていなかったa-Si:H MIS構造の電気的特性における絶縁体とa-Si:Hの界面の界面準位の影響について実験的に検討を行なった。a-Si:H MIS構造の界面評価法としては最近開発された等温過渡容量法(ICTS: Isothermal Capacitance Transient Spectroscopy)⁹⁾を用いた。ICTS法は過渡容量分光法の一種である。過渡容量分光法の中で最もよく用いられるものにDLTS法(Deep Level Transient Spectroscopy)¹⁰⁾があるが、DLTS法では試料温度を変化させて測定を行なうことが絶対条件であるため、測定温度によってその特性が変化しやすいa-Si:Hなどに適用する際、測定範囲が制限される可能性がある。これに対しICTS法は等温下で測定が可能という特長を有しており、a-Si:Hを用いるデバイスの基本的構造の電気的特性評価を行なうのに適している。ICTS法では等温下で捕獲断面積を決定できるため、捕獲断面積の温度依存性をエネルギー位置の依存性と区別して求めることができ、これがDLTS法にはない利点となっている。これはアモルファス半導体やMOS界面準位の様な連続した深い準位の測定に特に有効であると考えられる。また、本研究では陽極酸化法によるAl₂O₃/SiO₂を絶縁膜とするa-Si:H MIS構造を取り上げた。a-Si:H MISFETの現状をみるとそのほとんどがPCVD法によるSi窒化膜を絶縁膜として用いている。しかしSi LSIではSi自身を酸化した酸化膜(SiO₂)を絶縁膜として用いている。また化合物半導体(InP)においても、自身のnative oxideを用いることにより非常に良好なMISFETを実現できることが報告されている¹¹⁾。このようなことからa-Si:H MISFETにおいてもa-Si:Hのnative oxideを用いることにより界面特性の向上が期待される。実際、陽極酸化Al₂O₃/SiO₂ 2重ゲート絶縁膜を有するa-Si:H MISFETを初めて試作した例では¹²⁾¹³⁾0.2 cm²/V·secの実効移動度が得られている。

本研究は、この陽極酸化Al₂O₃/SiO₂を絶縁膜とするa-Si:H MIS構造におけるMIS界面の電気的特性をICTS法により評価し次のことを明らかにした。①a-Si:H MIS構造では高密度に存在する界面準位によって電気的特性が制限されている。②その準位密度は伝導帯より0.

4~0.6 eV の範囲で、 $10^{13}\text{cm}^{-2}\text{eV}^{-1}$ オーダーでありこれは単結晶 Si MOS 構造に比べ約 3 桁大きい。③熱処理により界面準位密度のみが減少する。

2. ICTS 法の理論

ICTS 法の基本的な原理は試料 (例えば Schottky ダイオード) にパルスバイアスを印加した際に生じる過渡容量の変化を直接解析し、半導体の深い準位に関する情報を得ようとするものである。従来より広く用いられている DLTS 法は過渡容量法の代表例であるが、この場合には温度掃引を行なう必要があり a-Si:H のように温度変化によりその性質が変化しやすい材料に適用する場合、測定範囲が制限される可能性がある。これに対し ICTS 法は等温下で深い準位の評価が行なえる点が DLTS 法と大きく異なる。ICTS 法の理論は Schottky タイプの試料に関する限り基本的には確立されていると思われるが、MIS タイプの試料における理論的な扱いに関しては未だ確立されているとは言い難い¹⁴⁾¹⁵⁾¹⁶⁾。従来報告されている MIS 構造の ICTS 理論は単結晶 MIS 構造に関するものであり、これを a-Si:H MIS 構造に直接適用することは困難である。何故なら a-Si:H MIS 構造の場合、界面準位および局在準位からの情報が過渡容量に含まれこれらを分離評価するのが困難だからである。本章では MIS 構造における ICTS 法の理論を単結晶の場合を例として取り上げ、界面準位密度の算出法を示す。また a-Si:H MIS 構造の場合は第 3 章で実験的検討を踏まえた上で言及する。なお、ICTS 法の基本的な理論 (Schottky タイプの試料に対する) は、文献⁹⁾¹⁷⁾を参考にされたい。

2.1 単結晶 MIS 構造の ICTS の理論¹⁴⁾

ここでは、 n 形半導体 MIS 構造を取り上げ界面準位とドナ準位を考えることにする。まず、試料に V_p なるバイアスを印加しておきこの状態で図 1 に示すようなパルスバイアスを加えた場合を考える。 V_a なるパルスバイアス印加より時間 t 後の界面準位による電荷を $Q_{ss}(t)$ 、空乏層中の電荷を $Q_{dep}(t)$ 、表面ポテンシャルを $\Psi_s(t)$ とする。また、このとき絶縁層にかかるバイアスを $V_{ox}(t)$ 、空乏層にかかる電圧を $V_{dep}(t)$ とすると次式が成立する。

$$\begin{aligned} V_{ox}(t) + V_{dep}(t) &= -\frac{Q_{ss}(t) + Q_{dep}(t)}{C_{ox}} + \Psi_s(t) \\ &= -\frac{Q_{ss}(t) + Q_{dep}(\infty)}{C_{ox}} + \Psi_s(\infty) \end{aligned} \quad (1)$$

但し、

$$Q_{dep}(t) = q \int_0^{W(t)} N_D dx \quad (2)$$

$$\Psi_s(t) = -\frac{q}{\epsilon_s} \int_0^{W(t)} x N_D dx \quad (3)$$

式中、 C_{ox} は絶縁膜容量、 N_D はドナ密度 (一定と仮定する)、 ϵ_s は半導体の誘電率、 $W(t)$ は時間 t における空乏層幅である。 $V_{ox}(t) + V_{dep}(t) < 0$ の時のエネルギーバンド図を図 2 に示す。十分に高い周波数で容量測定を行なった場合の全容量 $C(t)$ は、

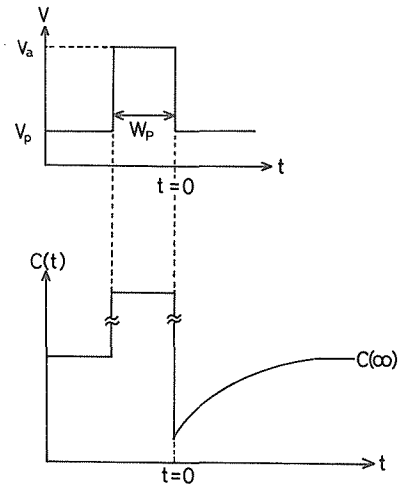


図 1 印加パルスバイアスと過渡容量

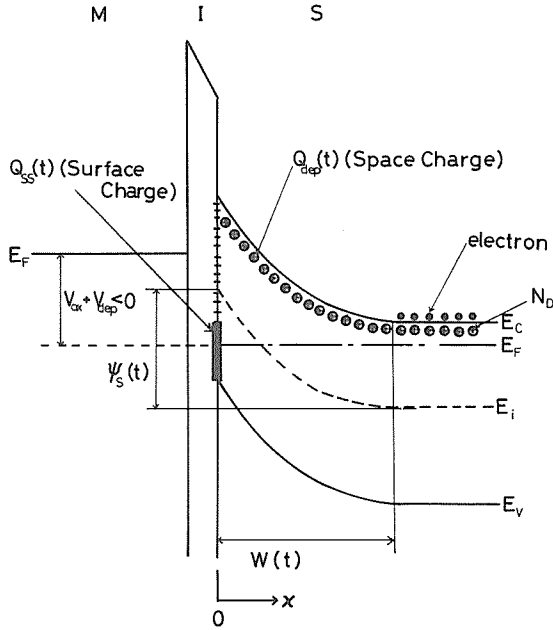
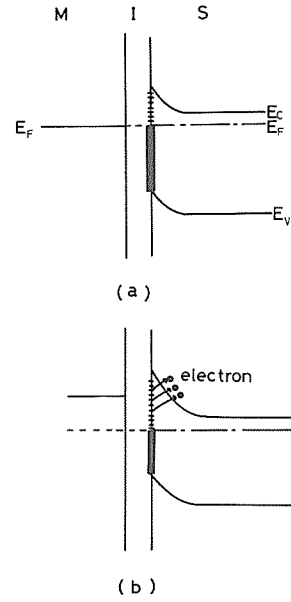


図2 MIS構造のエネルギーバンド図(過渡状態)

図3 界面準位による電子の捕獲・放出過程
: (a)パルスバイアス印加時 ($V_a = 0$)
(b)パルスバイアス印加後 ($V_p < 0$)

$$\frac{1}{C(t)} = \frac{1}{C_{ox}} + \frac{W(t)}{\epsilon_s} \quad (4)$$

(2), (4)式, また(3), (4)式より

$$Q_{dep}(t) = q\epsilon_s \left[\frac{1}{C(t)} - \frac{1}{C_{ox}} \right] N_D \quad (5)$$

$$\psi_s(t) = -\frac{\epsilon_s}{2} \left[\frac{1}{C(t)} - \frac{1}{C_{ox}} \right]^2 N_D \quad (6)$$

を得る。このとき(1), (5), (6)式より

$$\frac{Q_{ss}(t) - Q_{ss}(\infty)}{C_{ox}} = -\frac{q\epsilon_s N_D}{2} \left[\frac{1}{C^2(t)} - \frac{1}{C^2(\infty)} \right]$$

故に,

$$\frac{1}{C^2(t)} - \frac{1}{C^2(\infty)} = -B[Q_{ss}(t) - Q_{ss}(\infty)] \quad (7)$$

を得る。ここで, $B = 2/q\epsilon_s N_D C_{ox}$ である。今, 界面準位において電子トラップのみを考える。パルスバイアス印加によりフェルミ準位より下の界面準位はすべて電子で満たされ, パルス印加後フェルミ準位より上の界面準位に捕まっていた電子は伝導帯に放出され, 空乏層幅が減少するとともに平衡状態に向って MIS 容量の緩和が生じる。この様子を図3に示す。この緩和過程において時刻 $t \sim \infty$ における界面電荷の変化量は次式で与えられる。

$$Q_{ss}(t) - Q_{ss}(\infty) = -q \int_{E_v}^{E_c} N_{ss}(E) [F(E, \psi_s(0)) - F(E, \psi_s(\infty))] \exp\{-e_n(E)t\} dE \quad (8)$$

但し、 $F(E, \Psi_s(t))$ は界面における電子占有関数を表わし次式で与えられる。

$$F(E, \Psi_s(t)) = \frac{1}{1 + \exp\left\{\frac{E - q\Psi_s(t) - E_F}{kT}\right\}} \quad (9)$$

(8)式中、 $N_{ss}(E)$ は界面単位密度であり、 $e_n(E)$ はエネルギー E におけるトラップ準位の電子の放出率を表わしている。また、 E_c 、 E_v は各々伝導帯下端、価電子帯上端のエネルギーである。ここで、 $f(t) = 1/C^2(t) - 1/C^2(\infty)$ とおくと(7)、(8)式より

$$t \frac{df(t)}{dt} = -Bq \int_{E_v}^{E_c} N_{ss}(E) [F(E, \Psi_s(0)) - F(E, \Psi_s(\infty))] e_n(E) t \exp\{-e_n(E)t\} dE \quad (10)$$

を得る。ここで、 $e_n(E) t \exp\{-e_n(E)t\} \simeq kT \delta(E - E_m)$ と近似すると、¹⁸⁾

$$t \frac{df(t)}{dt} \simeq -Bq N_{ss}([F(E, \Psi_s(0)) - F(E, \Psi_s(\infty))] kT) \quad (11)$$

となる。パルス電圧の印加により界面準位が全て電子で満たされるとすれば $F(E, \Psi_s(0)) = 1$ として良い。また、時刻 t において電子を放出する準位は放出時定数が t であるから、次式により時刻 t で応答している準位のエネルギーは¹⁸⁾、

$$E_c - E = kT e_n(\sigma_n(E) v_{th} N_c t) \quad (12)$$

で与えられる。電子密度 $n \simeq N_D$ とすると(11)式は

$$t \frac{df(t)}{dt} = -BqkT N_{ss}(E) \frac{1}{1 + \sigma_n(E) v_{th} N_D t \exp\left\{\frac{q\Psi_s(\infty)}{kT}\right\}} \quad (13)$$

と表わされる。ICTS信号として、 $S(t) \equiv t df(t)/dt$ と定義すると界面単位密度 $N_{ss}(E)$ は、

$$N_{ss}(E) = -\frac{\varepsilon_s N_D C_{ox}}{2kT} \left[1 + \sigma_n(E) v_{th} N_D t \exp\left\{\frac{q\Psi_s(\infty)}{kT}\right\} \right] \quad (14)$$

となる。なお式中、 $\sigma_n(E)$ は電子の捕獲断面積、 v_{th} は電子の熱速度、 N_c は伝導帯の有効状態密度である。以上より、(12)、(14)式を用いることにより界面単位密度分布を決定できる。しかしそのためには捕獲断面積 $\sigma_n(E)$ を知らなければならない。捕獲断面積を決定する方法としては、① ICTS 信号の印加パルス幅 W_p 依存性より求める方法、② ICTS 信号の測定温度依存性より求める方法、の2通りがある。まず①の方法について述べることにする。ICTS 信号 $S(t)$ は、図1に示したパルス幅 W_p に依存する。即ち、 W_p が十分に大きくなるとフェルミ準位より下の全てのトラップ準位を電子で満たすことができるが、 W_p が小さい場合には深い準位を全て電子で満たすことができない。(13)式から明らかなように ICTS 信号強度は放出されるキャリア濃度に比例し、従って $S(t)$ はパルス幅 W_p の関数でもある。簡単のために、伝導帯から界面準位への捕獲過程のみを考慮すると、 $t = t_1$ における $S(t)$ は、

$$S(t_1, W_p) = S(t_1, \infty) \left[1 - \exp\left\{-\frac{W_p}{\tau(E(t_1))}\right\} \right] \quad (15)$$

$$\tau(E(t_1)) = \frac{1}{n_s \sigma_n(E(t_1)) v_{th}} \quad (16)$$

で表わされる。 n_s は、界面での電子濃度である。上式に従い種々の W_p に対する $S(t)$ を測定し、 $S(t_1, \infty) - S(t_1, W_p)$ を W_p に対し片対数的にプロットすることにより $t = t_1$ における捕獲断面積

が決定できる。また、時間 t は(12)式に従いエネルギーに換算される。この方法は、一定温度で行なえるため温度を変化させて行なえば捕獲断面積のエネルギー依存性と温度依存性を区別して評価できる利点を有する。次に②の方法について述べる。ICTS では一つの温度におけるある単位の放出時定数が求まるからこれを数点の温度で測定を行なえば放出時定数 τ の温度依存性がわかる。 τ は放出率 $e_n(E)$ の逆数であるから

$$\tau = \frac{1}{\sigma_n(E) v_{th} N_c} \exp\left(\frac{E_c - E_t}{kT}\right) \quad (17)$$

と表わされる。式中、 E_t はトラップ準位のエネルギー位置である。(17)式の関係より得られたデータをアレニウスプロットすれば、トラップ準位のエネルギー位置及び捕獲断面積を求めることができる。この方法では、捕獲断面積に温度依存性があるとエネルギー位置にその影響が含まれてしまうことに注意を要する。

2.2 ICTS の測定系

ICTS 信号は 2.1 節でも示したように、 $S(t) = t df(t)/dt$, $f(t) = 1/C^2(t) - 1/C^2(\infty)$ で定義されるものであり、測定試料の過渡容量を測定しその解析を行なわなければならない。このため ICTS の測定系はマイクロコンピュータを用い、自動測定・解析を行なえるようにした。図 4 は、本研究で用いた ICTS 測定系のブロック図である。試料にファンクションジェネレータ (エヌエフ回路設計ブロック, FG-163) よりパルスバイアスを印加し、その時の過渡容量を C メータ (Boonton, Model 72 B) で測定しその出力をトランジェントメモリ (波形記憶装置: 川崎エレクトロニカ, TMR-10) に記憶させる。この際、過渡容量のサンプル間隔を制御するために、Z-80 ワンボードマイコンを用いて行なっている。本測定システムでは、100 μ sec からの応答を記録できる。トランジェントメモリに記憶したデータは、フロッピーディスクに格納しこのデータをもとにマイクロコンピュータ (富士通, FM-11) により演算処理を行ない ICTS 信号 $S(t)$ を得る。サンプルしたデータは平滑にフィッティングする必要があるがその方法として、移動平均処理または最小自乗法によるフィッティングを行なった。

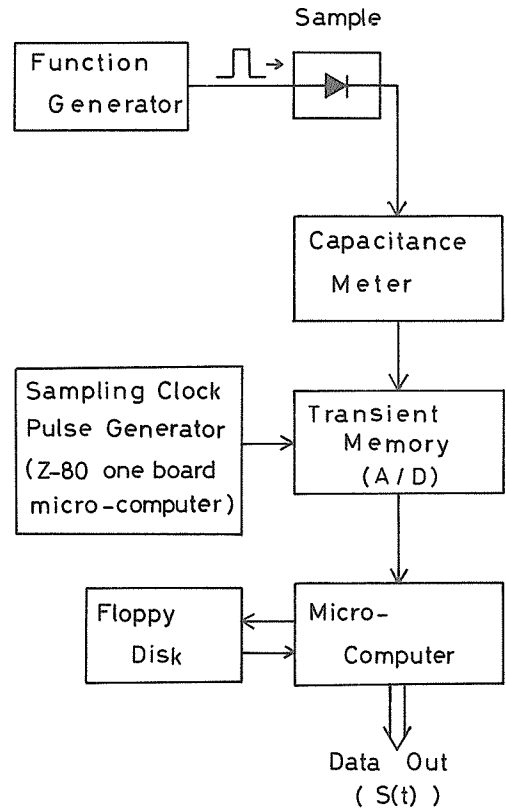


図 4 ICTS 測定システム

3. a-Si : H MIS 構造の ICTS 測定結果および検討

3.1 実験方法

実験に用いた試料は、陽極酸化 Al_2O_3/SiO_2 二重絶縁膜構造を有する a-Si : H MIS ダイオードであり、作製は次のように行なった。まず、 n^+ 単結晶 Si 基板上に SiH_4 の rf グロー放電分解によ

り a-Si:H を堆積する ($\approx 8000 \text{ \AA}$)。放電条件はガス流量 50 SCCM, 基板温度 270°C , パワー 20 W である。この際, ドーピングガスとして PH_3 を微量混合し n 形 a-Si:H とした。形成した膜の導電率の活性化エネルギー ($E_C - E_F$) は, 0.21 eV であり, また, 暗導電率は $5 \times 10^{-3} \Omega^{-1} \text{cm}^{-1}$ である。 n 形 a-Si:H を用いるのは通常の undoped a-Si:H 膜では導電率が $10^{-8} \Omega^{-1} \text{cm}^{-1}$ と非常に高抵抗であり, バルクによる直列抵抗の影響が接合容量の正確な測定を困難とするためである。次に, KNO_3 のエチレングリコール溶液 (0.04 mol/l) を用いて陽極酸化を行ない a-Si:H 膜を酸化し native oxide を形成¹⁹⁾ した後, この native oxide (SiO_2) 上に Al を真空蒸着し Al を AGW 溶液²⁰⁾ を用いて陽極酸化し Al_2O_3 膜を形成する。最後に Al ドット電極を真空蒸着によって形成することによりプロセスを終了する。なお, 試料の Al_2O_3 , SiO_2 膜厚は各々, 1200 \AA , 70 \AA である。作製した試料は, as-grown および熱処理後に対して ICTS 測定を行ない熱処理前後における特性変化を検討した。熱処理は, H_2 ガス中 200°C , 20 分の条件で行なった。

3.2 測定結果

2章でも述べたように ICTS 信号 $S(t)$ は, 印加パルスバイアス幅 (W_p) を十分に大きくとった時に, バイアス下のフェルミ準位より下の界面準位・局在準位が全て電子で満たされる。従ってこのような条件を満たしている場合の $S(t)$ は, 正確な準位密度を反映した量であると言える。このため, 測定試料においてこの条件を満たすパルス幅を見い出す必要がある。本試料では, as-grown, 熱処理後いずれの場合においても, $W_p = 0.1 \sim 50 \text{ msec}$ の範囲において ICTS 信号 $S(t)$ にパルス幅依存性は認められなかった。即ちこの範囲においては十分に条件が満たされているものと考えて良い。そこで, ICTS 測定は $W_p = 10 \text{ msec}$ に統一して行なった。

a-Si:H MIS 構造の電気的特性は界面準位および局在準位によって制限されていると考えられる。そこでまず, 上述した熱処理条件で a-Si:H 膜質の変化が生じるかどうかを Schottky ダイオードの C-V 測定 (1 MHz) 結果から, $1/C^2 - V$ プロットを行ない等価的局在準位密度 N_1^{eff} を算出することにより調べた。但し熱処理により Schottky ダイオードの漏れ電流が増加するなどの劣化現象が生じるため, 熱処理後は同一基板上に新たにダイオードを形成し比較を行なった。図 5 に結果の一例を示す。 N_1^{eff} は試料によりばらつきはあるものの熱処理前後いずれの場合も $2.5 \sim 3 \times 10^{17} \text{ cm}^{-3}$ の範囲にあり, 熱処理による変化は認められなかった。このことから, 局在準位が MIS 構造の電気的特性に与える影響は熱処理では変化しないと考えられる。

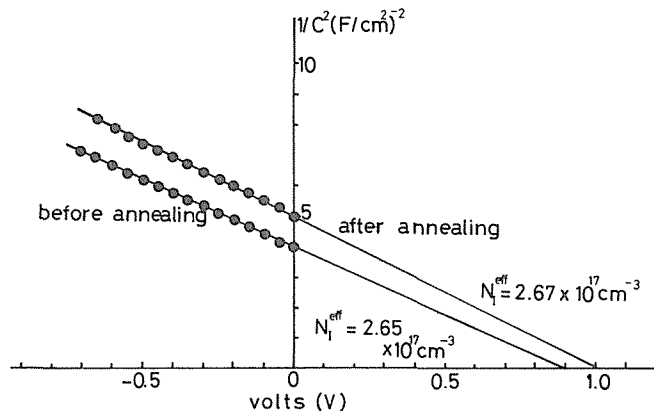


図5 Schottky ダイオードの $1/C^2 - V$ の関係と等価的局在準位密度

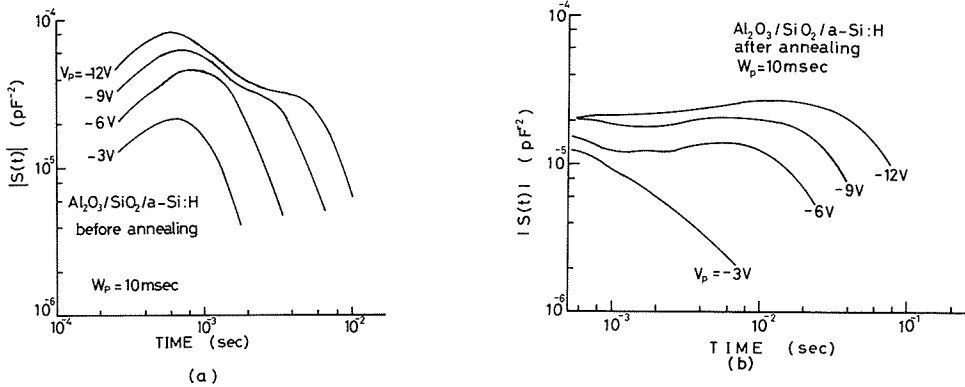


図6 ICTS 信号のバイアス依存性：(a)熱処理前，(b)熱処理後

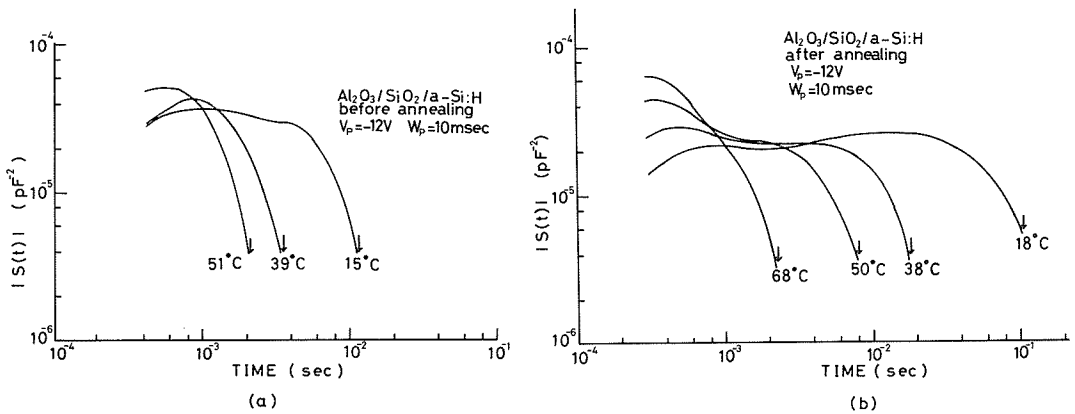


図7 ICTS 信号の測定温度依存性：(a)熱処理前，(b)熱処理後

図6は、(a)熱処理前、(b)熱処理後のICTS信号 $S(t)$ のバイアス依存性を示している。なお印加条件で比較すると、熱処理後は信号強度が減少しさらに放出時定数の大きい側の応答が現れている。局在単位密度は熱処理により変化することはないことから、信号強度の減少は界面単位密度の減少を示している。時定数の大きい側の応答がみられるようになったのは、熱処理により界面単位密度が減少しフェルミ準位のピンニングが緩和されたことを示している。この結果は、MIS構造の電気的特性が従来考えられていた局在単位ではなく界面単位により支配されており局在単位の及ぼす影響は小さいことを示すものである。また図6より、 V_p の増大につれ放出時定数が大きい側の信号が現れるのと同時に、放出時定数の小さい側の信号強度が増大することが分る。前者は、バイアスが増大するにつれより深い準位が応答するためと考えられる。後者の理由としては、局在単位の界面からバルク方向への密度分布の不均一さ²¹⁾によるものあるいは酸化膜中にエネルギー的に分布している(3次元的分布をしている)捕獲準位の存在によるものと考えられる。このような場合には単一エネルギー内に種々の放出時定数をもつ準位が存在することになり、現状では詳細な議論を行なうことはできない。そのためには、注入パルス差分ICTS法¹⁶⁾などを用いた詳細な検討が必要であると思われる。

次に、ICTS信号 $S(t)$ の測定温度依存性を調べた結果を図7(a)、(b)に示す。熱処理前後共に測

定温度が上昇するにつれ ICTS 信号は、放出時定数の小さい側に移動しかつ信号強度が強くなっている。これは、温度上昇に伴ない準位の放出時定数が小さくなるためであり、また先述したように単一エネルギー内に種々の放出時定数をもつ準位が存在するとすれば温度上昇に伴ない信号強度の増大が定性的に説明できる。ある温度で放出時定数が大きい準位および全く不活性であった準位も温度上昇に伴ない活性化し小さい放出時定数をもつ準位として振舞うようになるため信号強度が増加する。以上のことから、ICTS 信号は正確には単一放出時定数モデルではなく多重放出時定数モデルを考える必要があると思われる。従って図 6, 7 に示した横軸の時間は(12)式で与えられるように単純にはエネルギーに換算できないことになる。しかし正確さは欠くものの、実際の MIS 界面準位密度を算出し a-Si:H MIS 構造の界面準位密度分布の概要を知ることは MIS-FET の性能改善という立場から考えて重要である。そこで次節で、単一時定数モデルに従い図 7 に示すデータより暫定的に局在準位の寄与を含んだ実効的界面準位密度分布を求める。

3.3 実効的界面準位密度

a-Si:H MIS 構造の ICTS 信号 $S(t)$ には、界面準位のみならず局在準位の寄与が含まれるために前節 2.1 で述べた理論を直接適用することは困難であるが、ここで ICTS 信号を局在準位の影響を含んだ実効的な界面準位の応答として考えるならば(14)式を適用しても良い。しかし(14)式中、 N_D 及び $\psi_s(\infty)$ を実際の系において正確に定義することは難しいため、次のように近似する。まず N_D についてであるが、前節でも述べたように a-Si:H の実効的局在準位密度 N_s^{eff} は、熱処理によって変化することなく a-Si:H MIS 構造の電気的特性に与える影響は小さいと考えられることから、(14)式中の N_D の代りに等価的局在準位密度 N_s^{eff} を用いることにする。また、表面ポテンシャル $\psi_s(\infty)$ の決定は次のように行なう。まず、a-Si:H MIS ダイオードの過渡応答を測定し容量がある一定値 ($C(\infty)$) に落ち着く時間を決定する。ここで捕獲断面積の値が分っているならば(12)式よりこの時の応答準位のエネルギー位置 (E_∞ : $t=\infty$ におけるエネルギー位置)を見積ることができる。さらに a-Si:H 膜の活性化エネルギー、即ち $E_a = E_c - E_f$ が知られていれば表面ポテンシャル $\psi_s(\infty)$ は、ほぼ $|\psi_s(\infty)| \approx E_\infty - E_a$ と見積ることができる。以上により、次式、

$$N_{ss}^{eff}(E) = -\frac{\varepsilon_s N_s^{eff} C_{ox}}{2kT} \left[1 + \sigma_n(E) v_{th} N_s^{eff} t \exp\left\{ \frac{q \psi_s(\infty)}{kT} \right\} \right] S(t) \quad (18)$$

を用いて、局在準位の寄与を含んだ実効的界面準位密度 $N_{ss}^{eff}(E)$ を決定できる。但し、この方法では、測定に用いた a-Si:H MIS ダイオードと同一時に形成した a-Si:H 膜による Schottky ダイオードの C-V 測定により等価的局在準位密度 N_s^{eff} ならびに、膜の活性化エネルギー E_a をあらかじめ求めておく必要がある。

(18)式を用いて実効的界面準位密度を算出するには捕獲断面積を知る必要があり、ここでは図 7 に示した ICTS 信号の測定温度依存性のデータよりその値を決定した。捕獲断面積に温度依存性がない場合には、温度の 2 乗と放出時定数の積 ($T^2 t$) をアレニウスプロットすることによりその傾きから準位の活性化エネルギーおよびグラフの切片より捕獲断面積を決定できる²²⁾。図 8 は、図 7 において矢印で示した位置の放出時定数に着目しその温度依存性を示したものである。図 7 中、矢印で示した位置の放出時定数は各温度におけるフェルミ準位近傍の準位の放出時定数に対応している。この場合の準位の活性化エネルギーおよび捕獲断面積の値は図 8 に示すように熱処理前、 $E_a = 0.48$ eV, $\sigma_n = 9.5 \times 10^{-17} \text{cm}^2$, 熱処理後、 $E_a = 0.58$ eV, $\sigma_n = 7.1 \times 10^{-16} \text{cm}^2$ となった。単結晶 Si MOS における捕獲断面積の値としては $10^{-15} \sim 10^{-18} \text{cm}^2$ が報告されており¹⁴⁾、ここで得られ

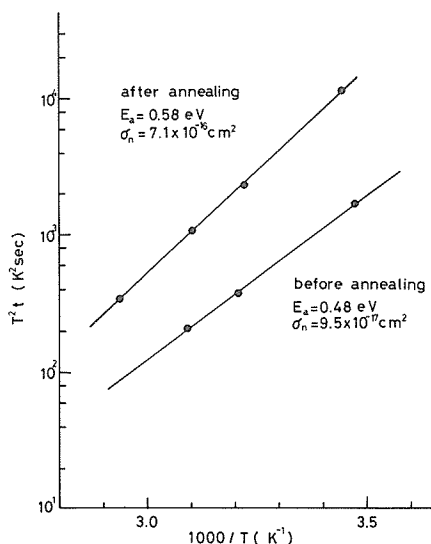


図8 放出時定数の温度依存性

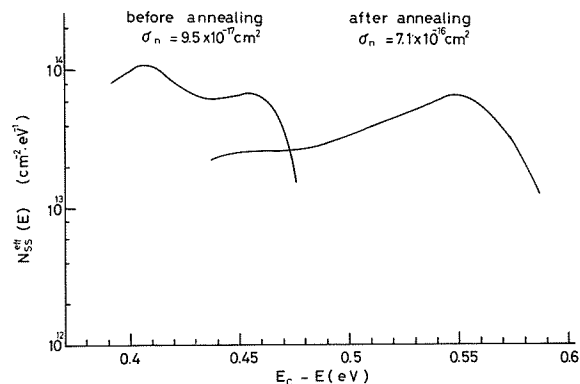


図9 実効的界面単位密度分布 (室温)

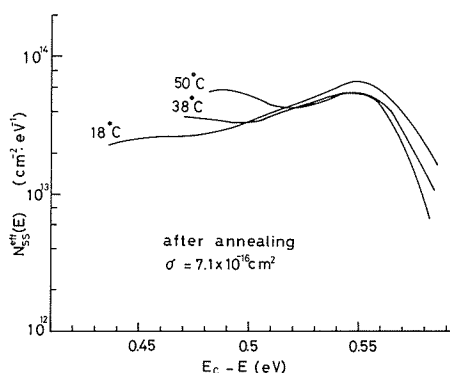


図10 実効的界面単位密度分布の温度による差違 (熱処理後)

捕獲断面積の値はほぼ妥当な値であると考えられる。この値を用い(12), (18)式より熱処理前後における室温の ICTS 信号から実効的界面単位密度分布を算出した結果を図9に示す。この結果より、 $E_c - E$ がおよそ0.4~0.6 eVの範囲で実効的界面単位密度は $10^{13} \text{cm}^{-2} \text{eV}^{-1}$ のオーダーで分布していることが分る。図10は、熱処理後の ICTS 信号の温度依存性より算出した実効的界面単位密度の温度による相違を示している。フェルミ単位近傍では測定温度によらずほぼその密度分布は一致している。しかし、伝導帯側ではその不一致の度合いが大きい。これは界面単位の捕獲断面積の温度依存性を考慮していないことならびにエネルギー依存性を考慮していないことによるものと考えられる。従って、図9に示した結果も捕獲断面積のエネルギー依存性を考慮していないため正確さに欠けるものと思われる。しかしながら、ICTS 信号が熱処理によって大きく変化することは、図9に示すように実効的界面単位密度が減少することと明確な対応がある。そしてこのように熱処理によって実効的界面単位密度が減少することは先述したように局在単位密度の減少によるものではなく界面単位密度の減少によるものと考えられる。実際の a-Si:H MISFET で熱処理による実効移動度の増加現象が認められており¹³⁾、このことは本研究によって示された熱処理による界面単位密度の減少と密接な関係があると思われる。また熱処理後も図9における実効的界面単位密度は $10^{13} \text{cm}^{-2} \text{eV}^{-1}$ 台であり、単結晶 Si MOS に比較して約3桁程度高い。従って今後より高性能の a-Si:H MISFET を実現するに当たっては、従来より議論されてきた a-Si:H 膜質の改善もさることながら界面単位密度の減少をはかることが必須条件であり、界面単位密度

の低い絶縁膜を開発することならびに界面準位密度を減少させるプロセス等を開発することにより、より高性能の FET を実現できるものと思われる。

4. 結 論

本研究では、a-Si:H MIS 構造に ICTS 法を適用し初めて a-Si:H MIS 界面の評価を行ない次の知見を得た。

- (i) a-Si:H MIS 構造では高密度に存在する界面準位により電気的特性が制限されている。
- (ii) 局在準位の寄与を含む実効的界面準位密度は伝導帯より 0.4~0.6 eV の範囲で 10^{13}cm^{-2} eV⁻¹ 台である。また界面準位の捕獲断面積は ICTS 信号の温度依存性の測定より、熱処理前 $9.5 \times 10^{-17}\text{cm}^2$ 、熱処理後 $7.1 \times 10^{-16}\text{cm}^2$ となった。
- (iii) 熱処理により実効的界面準位密度は減少する。これは a-Si:H の局在準位密度の減少によるものではなく、界面準位密度の減少によるものである。
- (iv) 以上の結果は a-Si:H MISFET においても単結晶 MISFET と同様に界面準位がその特性に大きな影響を与えることを示しており、今後の a-Si:H MISFET の最適設計に関して界面準位を考慮することが必須条件であることを示唆している。

また、より正確な界面準位密度の決定に関しては今後 a-Si:H MIS 構造における多重放出時定数モデルを確立し評価を行なう必要があると思われる。

なお、本研究の一部は文部省科学研究費「エネルギー特別研究」の補助のもとに行なわれた。

参 考 文 献

- 1) W. E. Spear and P. G. LeComber : Solid State Commun., **17** (1975) 1193
- 2) D. E. Carlson and C. R. Wronski : Appl. Phys. Lett., **28** (1976) 671
- 3) D. E. Carlson : IEEE Trans. Electron Devices **ED-24** (1977) 449
- 4) Y. Kuwano : Technical Digest 1st Int. Photovoltaic Science and Engineering Conf., Kobe, (1984) 571
- 5) F. Okumura, S. Kaneko and H. Uchida : Extended Abstracts of 15th Conf. on Solid State Devices and Materials, Tokyo, (1983) 201
- 6) H. Yamamoto, T. Baji, H. Matsumaru, Y. Tanaka, K. Seki, T. Tanaka, A. Sasano and T. Tsukada : Extended Abstracts of 15th Conf. on Solid State Devices and Materials, Tokyo, (1983) 205
- 7) K. Ishibashi and M. Matsumura : Appl. Phys. Lett., **41** (1982) 454
- 8) 松村, 内田 : 電子通信学会技術研究報告 **ED 83-67** (1983) 25
- 9) H. Okushi and Y. Tokumaru : Jpn. J. Appl. Phys., **20** (1981) Suppl. 20-1, 261
- 10) D. V. Lang : J. Appl. Phys., **45** (1974) 3023
- 11) T. Sawada, S. Itagaki, H. Hasegawa and H. Ohno : IEEE Trans. Electron Devices, **ED-31** (1984) 1038
- 12) H. Yamamoto, T. Sawada, S. Arimoto, H. Hasegawa and H. Ohno : Electron. Lett., **19** (1983) 607
- 13) 山本, 有本, 沢田, 大野, 長谷川 : 電子通信学会技術研究報告 **ED 83-68** (1983) 35
- 14) 徳丸, 大串 : 電子通信学会技術研究報告 **SSD 81-125** (1981) 75
- 15) 山口 : 電子通信学会技術研究報告 **ED 82-42** (1982) 45
- 16) 古谷, 薬品, 高橋, 後川 : 電子通信学会技術研究報告 **ED 84-88** (1984) 23
- 17) H. Okushi, Y. Tokumaru, S. Yamasaki, H. Oheda and K. Tanaka : Jpn. J. Appl. Phys., **20** (1981) L549
- 18) J. G. Simmons and M. C. Tan : Phys. Rev. B, **15** (1973) 7
- 19) H. Yamamoto, S. Arimoto, H. Hasegawa, H. Ohno and J. Nanjo : Electron. Lett., **19** (1983) 6
- 20) H. Hasegawa and H. L. Hartnagel : J. Electrochem. Soc., **123** (1976) 713
- 21) 大串, 徳丸, 田中 : 電子通信学会技術研究報告 **SSD 81-116** (1981) 9
- 22) W. Schokley and W. T. Read, Jr : Phys. Rev., **87** (1952) 835