



Title	Characterization and control of insulated-gate interfaces on AlGaIn/GaN heterostructures [an abstract of dissertation and a summary of dissertation review]
Author(s)	堀, 祐臣
Citation	北海道大学. 博士(工学) 甲第11297号
Issue Date	2014-03-25
Doc URL	<a href="http://hdl.handle.net/2115/55745">http://hdl.handle.net/2115/55745</a>
Rights(URL)	<a href="http://creativecommons.org/licenses/by-nc-sa/2.1/jp/">http://creativecommons.org/licenses/by-nc-sa/2.1/jp/</a>
Type	theses (doctoral - abstract and summary of review)
Additional Information	There are other files related to this item in HUSCAP. Check the above URL.
File Information	Yujin_Hori_abstract.pdf (論文内容の要旨)



[Instructions for use](#)

## 学 位 論 文 内 容 の 要 旨

博士の専攻分野の名称 博士(工学) 氏名 堀 祐臣

### 学 位 論 文 題 名

Characterization and control of insulated-gate interfaces on AlGa<sub>N</sub>/Ga<sub>N</sub> heterostructures  
(AlGa<sub>N</sub>/Ga<sub>N</sub> ヘテロ構造に形成した絶縁ゲート界面の評価と制御)

現在、地球温暖化対策として温室効果ガス排出削減を目指した取り組みが世界各国で行われている。日本における温室効果ガス発生源の内訳では、電力消費に関わる部門が 40 % 以上を占めており、従って、革新的な省エネルギー技術の創出なくしてはエレクトロニクス分野から温暖化対策に貢献することは不可能である。省エネルギーへのアプローチは電力需要を抑えるのみならず、電力利用の高効率化を目指すことも重要である。そのためにはパワーエレクトロニクス技術の発展が必要不可欠であり、そしてその鍵を握るのが半導体電子デバイスである。現行のインバータ、コンバータなどのパワーエレクトロニクス回路は、主にシリコン (Si) デバイスで構成されており、一方で電力の利用効率もこれら Si デバイスの損失に支配される。今後、電力利用の更なる高効率化のためには半導体デバイスの低損失化を図る必要があるが、Si デバイスの性能は既に自身の物性限界に達しつつあるため、Si を使用する限りは劇的な高効率化は難しい。

窒化ガリウム (Ga<sub>N</sub>) や炭化シリコン (SiC) はワイドギャップ半導体と呼ばれ、それぞれのバンドギャップは 3.4、3.3 eV であり、Si の約 3 倍の値を有している。広いバンドギャップに起因して、絶縁破壊電界強度はいずれも Si の 10 倍以上の値を持ち、これにより半導体素子の動作抵抗を Si と比較して 2 桁以上低減することが可能である。すなわち、Si をこれらのワイドギャップ半導体と置き換えることで、デバイスの熱損失を抑制し、高効率なパワーエレクトロニクスシステムを構築できる。

とりわけ、Ga<sub>N</sub> は窒化アルミニウム (Al<sub>N</sub>) との混晶である窒化アルミニウムガリウム (AlGa<sub>N</sub>) とのヘテロ接合を形成した場合、接合界面にはドーピングをしなくとも分極効果により 2 次元電子ガス (2DEG) が蓄積される。その密度は Si または SiC 電界効果トランジスタと比較して 1 桁程度高く、また不純物散乱が無いために電子移動度も高い。この 2DEG をチャネルとして利用した AlGa<sub>N</sub>/Ga<sub>N</sub> 高電子移動度トランジスタ (High-electron-mobility transistor, HEMT) は、SiC と比較してより高速で、低抵抗なスイッチングトランジスタを実現可能である。従って、次世代パワー半導体素子応用への期待が高まり、パワーエレクトロニクス産業の注目を集めている。

AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT をパワーエレクトロニクス回路に実装するには、トランジスタは安全性確保のためにノーマリオフ動作であることが望ましい。しかし、ノーマリオフ HEMT は正のしきい値電圧を有するため、ショットキーゲート構造では順方向ゲートリーク電流の増加が顕著に現れる。従って、絶縁ゲート構造を用いることで低いリーク電流を維持しながら入力電圧範囲を拡大することが不可欠である。

ゲート絶縁膜材料の選択には、十分なリーク耐性と入力電圧耐性が得られる物性を有するだけでなく、絶縁膜と Ga<sub>N</sub> 系半導体界面に形成される電子準位密度が低いことが必須である。電子準位は界面における半導体結晶構造の変化や界面反応によって生じ、その密度や分布は絶縁膜の堆積条件に限らず半導体の表面状態にも強く依存する。よって、界面形成プロセス条件を検討するには、絶縁ゲート界面の電子準位評価が必要不可欠である。しかし、Ga<sub>N</sub> 系半導体はワイドギャップであるがゆえに電子準位評価が難しい。Ga<sub>N</sub> の場合、バンドギャップの 1/3 程度のエネルギー深さであっても、電子準位に捕獲された電子の熱放出を検出するには、室温で数ヶ月の時間を要するためである。さらに、AlGa<sub>N</sub>/Ga<sub>N</sub> ヘテロ構造上に絶縁ゲートを形成する場合は、接合内に存在する

2つの界面(絶縁膜 /AlGa<sub>N</sub>、AlGa<sub>N</sub>/Ga<sub>N</sub> 界面)がポテンシャル分布を複雑に変化させ、評価をさらに困難にする。従って、絶縁ゲート AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT における界面準位の評価例はこれまでにほとんどなく、デバイス特性への影響の議論や制御プロセスの確立も十分になされていない。

以上の観点から、本研究では絶縁膜 /Ga<sub>N</sub> および絶縁膜 /AlGa<sub>N</sub>/Ga<sub>N</sub> 構造を用いた絶縁ゲート界面の評価を行い、プロセス条件が電子準位に与える影響とその制御手法の検討を行った。また、検討したプロセスを絶縁ゲート AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT の作製に適用し、ヘテロ構造上の絶縁ゲート界面準位密度分布と、電子準位が HEMT の電気特性に与える影響を詳細に評価した。その結果、電子準位低減による電気特性の改善に成功し、電子準位制御の重要性を明らかにした。

本論文は7章から構成されている。以下にそれぞれの要旨を示す。

第1章では、本研究の背景を述べ、研究目的とその重要性を記している。

第2章では、Ga<sub>N</sub>系半導体の基礎物性と AlGa<sub>N</sub>/Ga<sub>N</sub> ヘテロ構造の特徴について説明した。また、これまでに報告された Ga<sub>N</sub>系 HEMT のデバイス構造およびプロセス例を紹介し、現状の課題を示した。

第3章では、Ga<sub>N</sub>系半導体表面および界面に形成される電子準位の起源、影響について紹介している。その後、絶縁ゲートを構成する metal-oxide-semiconductor (MOS) 構造の基礎理論に加え、容量電圧特性への電子準位の影響とその評価方法をまとめた。

第4章では、絶縁膜堆積に用いた原子層堆積法に関する基礎理論を説明し、実際の装置構成と、堆積された Al<sub>2</sub>O<sub>3</sub> 膜の光学特性、化学特性の評価結果を述べた。

第5章では、Al<sub>2</sub>O<sub>3</sub>/n-Ga<sub>N</sub> 構造を用いた界面評価から、プロセス条件が電子準位生成に与える影響を明らかにし、その制御手法を提案した。原子層堆積法で形成した Al<sub>2</sub>O<sub>3</sub> 膜は、オーミック電極作製時の高温熱処理が加わることで微結晶化が起こり、絶縁性が劣化することを見出した。そこで、Al<sub>2</sub>O<sub>3</sub> 膜堆積前にオーミック電極を形成するオーミックファーストプロセスにより絶縁性を保ち、さらには熱処理時に Ga<sub>N</sub> 表面を犠牲絶縁膜で保護することで界面準位増加の抑制に成功した。このプロセスを発展させ、Al<sub>2</sub>O<sub>3</sub> 膜堆積前に N<sub>2</sub>O ラジカル表面処理を Ga<sub>N</sub> に適用することで、非常に低密度な Al<sub>2</sub>O<sub>3</sub>/n-Ga<sub>N</sub> 界面準位を実現するプロセスを提案した。

第6章では、上記のプロセスを AlGa<sub>N</sub>/Ga<sub>N</sub> ヘテロ構造に適用し、Al<sub>2</sub>O<sub>3</sub>/AlGa<sub>N</sub>/Ga<sub>N</sub> 絶縁ゲート HEMT における界面準位評価と、電気特性への影響に関する議論を行った。絶縁ゲート界面の評価は容量電圧測定によって行い、測定周波数依存性の解析と、単色光照射を併用した測定をそれぞれ行うことで、ヘテロ構造上の Al<sub>2</sub>O<sub>3</sub>/AlGa<sub>N</sub> 界面準位密度分布を見積もった。第5章における N<sub>2</sub>O ラジカル処理の有無を比較した結果、Al<sub>2</sub>O<sub>3</sub>/AlGa<sub>N</sub> 界面では表面処理を行うことで準位密度を約 40% に低減可能であることを明らかにした。この結果を踏まえ、絶縁ゲート HEMT の電気特性評価を行ったところ、界面準位密度の低減によって正のゲート電圧を印可した際の最大ドレイン電流の増加を確認した。さらに、高温下においてもストレス電圧印加によるしきい値電圧の変動が極めて小さくなることを見出した。Ga<sub>N</sub>系絶縁ゲート HEMT における絶縁ゲート界面準位密度分布の見積もりと電気特性改善の関係を示した初めての報告である。

第7章では、本論文の結論を述べている。