



| | |
|------------------------|---|
| Title | 次世代パワー半導体デバイスを用いた超高速モータ駆動用高周波PWMインバータの開発 [論文内容及び審査の要旨] |
| Author(s) | 石川, 光亮 |
| Citation | 北海道大学. 博士(工学) 甲第14138号 |
| Issue Date | 2020-03-25 |
| Doc URL | http://hdl.handle.net/2115/78294 |
| Rights(URL) | https://creativecommons.org/licenses/by/4.0/ |
| Type | theses (doctoral - abstract and summary of review) |
| Additional Information | There are other files related to this item in HUSCAP. Check the above URL. |
| File Information | Kohsuke_Ishikawa_abstract.pdf (論文内容の要旨) |



[Instructions for use](#)

学 位 論 文 内 容 の 要 旨

博士の専攻分野の名称 博士（工学） 氏名 石川 光亮

学 位 論 文 題 名

次世代パワー半導体デバイスを用いた超高速モータ駆動用高周波 PWM インバータの開発
(Development of a High-Frequency PWM Inverter Using Next-Generation Power Semiconductor
Devices for Ultra-High-Speed Motors)

近年、モータの高出力密度化の観点から、高速回転化・多極化が進められている。これらの方策により、モータの基本波電流周波数が高くなるため、モータ駆動に要するインバータのスイッチング周波数を高周波化する必要がある。このとき、高速モータの低インダクタンス特性から、スイッチング周波数の向上により、モータ鉄損の抑制が期待できる。これにより、高周波スイッチング下において、モータ駆動システムのシステム効率の改善が期待できる。しかし、従来のモータ駆動システムでは、モータの鉄損抑制に対して、インバータのスイッチング損失が多く、システム効率の低下を招く。

モータを駆動するインバータでは、従来、Si(ケイ素)のデバイスが使用されていたが、Siとしての材料の性能限界を迎えようとしている。そこで、近年では半導体製造技術の向上に伴って、SiC(炭化ケイ素)や GaN(窒化ガリウム)などの次世代パワー半導体デバイスが注目されている。これらのデバイスは、Si デバイスと比較して高速動作、低損失、高温動作可能であることが知られており、高周波・高効率・小型な電力変換器を実現することが可能である。しかし、電力変換器に存在する寄生成分によって、パワーデバイスのスイッチング特性が悪化し、動作速度の低下や高いサージ電圧が発生する。そのため、高周波駆動時にはスイッチング損失が支配的であるため、高効率化においてはその対策が必須である。これまで、部品レイアウトや主回路構造の工夫により対策がなされてきた。しかし、SiC や GaN などの高速動作デバイスにおいては対策が十分でなく、その性能を十分に引き出すことが出来ていない。

本論文では、100,000 rpm 超高速モータ駆動システムにおいて、次世代パワー半導体デバイスを用いた、高周波スイッチング PWM インバータにより、モータ鉄損を抑制することで、システム効率の向上を目指す。まず、高周波スイッチング時のインバータ損失を抑制するために、寄生成分を低減する主回路構造について検討する。次に、各種寄生成分の低減がスイッチング特性に与える影響について検討する。最後に、寄生成分の低減と併せて、動作点に適したデバイスの選定を行うことで、モータ運転点においてインバータ効率の最大化を図り、高周波スイッチング下においてもシステム効率の向上が可能であるか検討する。

まず、2章ではパワーエレクトロニクス分野において用いられているパワー半導体デバイスの現状について説明する。そして、高周波領域において優れた特性を有する次世代パワー半導体デバイスの実装上における問題を説明する。

3章では、スイッチング特性に悪影響を与えることが知られている配線インダクタンスを低減するための主回路形状について検討する。そして、インバータ主回路設計指針を導出し、配線インダクタンス低減に適した主回路構造を提案する。さらに、異なる電力帯における主回路形状の制約を考慮した、配線インダクタンスの低減手法について検討する。実機検証にて配線インダクタンスを 12 nH まで低減し、パワーデバイス内部の配線インダクタンス以下にまで抑制可能であることを示す。

その結果、スイッチング速度を 10% 向上し、スイッチング損失の低減が可能であることを示す。

4 章では、これまで問題とならなかった浮遊容量がインバータに与える影響について検討する。浮遊容量が形成される要因について検討し、浮遊容量を低減する主回路構造を提案する。このとき、設計仕様や設計コストを考慮し、2 層・4 層構造の主回路構造をそれぞれ提案する。そして、実機検証にて浮遊容量を 1/10 以下にまで低減でき、広い動作点においてスイッチング損失を低減可能であることを示す。特に軽負荷領域では、10% 以上のスイッチング損失低減を達成した。

5 章では、インバータの高周波スイッチングによるモータ鉄損抑制によって、システム効率の向上が可能か検討する。従来では、モータ鉄損抑制よりもインバータのスイッチング損失増加が大きく、システム効率が低下する。そこで、3 章・4 章の配線インダクタンス・浮遊容量の両寄生成分低減によって次世代パワー半導体デバイスの性能を十分に引き出し、スイッチング損失を抑制することで、高周波スイッチング下でのシステム効率の向上を目指す。実機検証にて、100 kHz 高周波スイッチングのインバータ効率 98% 以上を達成し、100,000 rpm・1.7 kW のモータ駆動システムにおいて 80 kHz スwitching時に 93% のシステム効率を達成した。

本論文で検討した配線インダクタンス・浮遊容量の 2 つの寄生成分を低減することで、インバータのスイッチング特性を改善し、高周波駆動時のインバータ損失を抑制した。その結果、40 kHz 以上の高周波スイッチング下においても、モータ駆動システムのシステム効率の向上を達成した。

本論文で提案する配線インダクタンス・浮遊容量を低減する主回路を適用することで、次世代パワー半導体デバイスを用いた高周波 PWM インバータのスイッチング特性を改善可能である。また、従来のモータ駆動システムでは達成できなかった 40 kHz 以上での高周波スイッチング下においても、モータ駆動システムのシステム効率向上を達成可能である。