

博士論文
Doctoral Dissertation

**AlGaN/GaN ヘテロ構造における表面・界面の
評価および制御とトランジスタ応用**

**(Characterization and control of surface and interface on AlGaN/GaN
heterostructures for transistor applications)**

越智 亮太
Ryota Ochi

北海道大学大学院 情報科学院
Graduate School of Information Science and Technology,
Hokkaido University

— 2024 —



北海道大学
HOKKAIDO UNIVERSITY

© 2024 Ryota Ochi

謝辞

本論文は、北海道大学大学院情報科学院情報科学専攻情報エレクトロニクスコースに在籍していた2019年から2024年にかけて、量子集積エレクトロニクス研究センター(RCIQE)にて行った研究内容をまとめたものである。論文執筆にあたり、多くの方々から御指導並びにご協力を頂いたことに感謝の意を表します。

まず初めに、佐藤 威友准教授には、指導教官として、本研究の実施の機会を与えて頂き、その遂行に当たって終始、御指導を頂いた。研究内容や実験結果についての議論や学会発表・論文執筆の指導など、大変多くの時間を費やしていただきました。ここに深謝の意を表する。

修士課程で御指導を頂き、博士課程在学中にも多大な支援や有益な助言を戴きました、橋詰 保名誉教授に深謝する。

また、主査の本久 順一教授、副査の太田 裕道教授、赤澤 正道准教授には、様々な御意見を戴き、本論文の内容をブラッシュアップすることができました。ここに感謝の意を表する。

同じく多大且つ適切な御意見、御指導を頂いた量子知能デバイス研究室 葛西 誠也教授に心より感謝いたします。研究に際して、多くのご助力を頂きました、集積電子デバイス研究室 富岡 克広准教授、機能通信センシング研究室 池辺 将之教授、先進ナノ電子材料研究室 石川 史太郎教授、原 真二郎准教授に心より感謝いたします。

また、在学期間中に橋詰研・佐藤研の一員として実験のサポートや実験結果の議論など様々な支援を頂きました、Dr. Maciej Matys、尾崎 史郎氏、金木 奨太氏、渡久地 政周氏、安藤 祐次氏、及木 達矢氏、佐々木 翔太氏、三輪 和希氏、森下 優平氏、新井 琢朗氏、畑中 大空氏、伊藤 滉朔氏、大神 洸貴氏、久保 広太氏、大澤 由斗氏、高津 海氏、富樫 拓也氏、沖 勇吾氏、塩澤 直生氏、嶋崎 喬大氏に感謝申し上げます。

本研究を行うに当たり、 HfSiO_x 膜の堆積や多くのご助言を頂きました、物質・材料研究機構 (NIMS) の生田目 俊秀博士、名古屋大学未来材料・システム研究所 (IMaSS)

塩崎 宏司教授、芝浦工業大学 前田 瑛里香氏に心からお礼申し上げます。また、共同研究者として、多大なご協力及びサポートをしていただきました、住友化学株式会社 藤倉 序博士、堀切 文正博士に深謝する。また、本研究の一部は、名古屋大学 IMaSS との共同研究により実施された。名古屋大学 IMaSS 天野 浩教授、本田 善央准教授、新田 州吾特任准教授、出来 真斗准教授、渡邊 浩崇博士に心より感謝いたします。

多忙な中、研究内容について討論をしていただき、貴重な御意見を戴いた、千葉工業大学 山本 秀和教授、日本電信電話株式会社物性科学基礎研究所 熊倉 一英博士、株式会社豊田中央研究所 成田 哲生博士、福井大学 Prof. Joel T. Asubar、熊本大学 谷田部 然治准教授に感謝いたします。

そして、日頃より研究において様々な協力を頂いた量子集積エレクトロニクス研究センターの大学院諸兄、学部4年の皆様、また技官並びに事務員の皆様にも心から感謝いたします。

日本学術振興会 特別研究員及び特別研究員奨励費 (JP23KJ0042)、文部科学省博士課程データ関連人材育成プログラム (D-DRIVE-HU)、北海道大学アンビシャス博士人材フェローシップの支援を受けました。

本研究における実験の一部は、北海道大学 創成研究機構 グローバルファシリティセンター オープンファシリティにて実施された。

最後になりますが、私の学位取得を最後まで応援してくださった両親に深く感謝申し上げます。

2024年2月

越智 亮太

目次

謝辞	i
目次	iii
第 1 章 序論	1
1.1 研究の背景	1
1.2 窒化物半導体の利点	3
1.2.1 高電子移動度トランジスタ (HEMTs)	6
1.3 GaN HEMTs の課題	8
1.3.1 絶縁ゲート構造の必要性	8
1.3.2 ゲート絶縁膜の選択	9
1.3.3 表面/界面準位による動作不安定性	10
1.4 本研究の目的	12
1.5 本論文の構成	12
参考文献	14
第 2 章 窒化物半導体の基礎とヘテロ構造	19
2.1 窒化物半導体の基礎物性	19
2.1.1 窒化物半導体の結晶構造	19
2.2 窒化物半導体の結晶成長	22
2.2.1 基板の選択	22
2.2.2 ハイドライド気相エピタキシャル成長 (HVPE) 法	22
2.2.3 有機金属気相エピタキシャル成長 (MOVPE) 法	25
2.3 AlGaN/GaN ヘテロ接合	26
2.3.1 窒化物半導体の混晶とヘテロ接合の多様性	26
2.3.2 窒化物半導体の分極効果	27
2.3.3 分極電荷密度	30

2.4	AlGaIn/GaN 高電子移動度トランジスタ	31
2.4.1	基本構造と動作原理	31
2.4.2	電流-電圧特性	33
2.4.3	容量-電圧特性	36
2.4.4	高周波特性	37
	参考文献	41
第3章	半導体表面・界面の物理	43
3.1	はじめに	43
3.2	半導体表面・界面における電子捕獲準位	43
3.2.1	表面・界面準位の起源	43
3.2.2	表面準位の影響	45
3.2.3	SRH 統計	46
3.3	金属/半導体界面の物理	48
3.3.1	ショットキー接触	49
3.3.2	オーミック接触	52
3.4	MIS ゲート構造 HEMTs の C-V 特性と界面準位密度	55
3.4.1	ワイドギャップ半導体における界面準位の取り扱い	56
3.4.2	C-V 特性と界面準位密度の影響	57
3.4.3	界面準位密度の評価手法	61
	参考文献	66
第4章	AlGaIn/GaN ヘテロ構造の表面状態が電気的特性に与える影響	69
4.1	序論	69
4.2	実験装置及び実験・評価方法	70
4.2.1	X 線電子分光法 (XPS)	70
4.2.2	光電気化学 (PEC) エッチング	72
4.2.3	オーミック特性評価 (TLM 法)	74
4.2.4	デバイス構造と実験方法	78
4.3	結果と考察	79
4.3.1	電気的特性評価	79
4.3.2	XPS による表面分析	80
4.3.3	PEC エッチングの効果	82
4.4	まとめ	84
	参考文献	85
第5章	HfSiO _x /AlGaIn/GaN 高電子移動度トランジスタのゲート制御性	89

5.1	序論	89
5.2	デバイス構造と作製プロセス	90
5.3	結果と考察	91
5.3.1	DC 特性評価	91
5.3.2	C-V 特性と界面特性評価	93
5.3.3	動作安定性	97
5.4	まとめ	97
	参考文献	99
第 6 章	AlGaIn/GaN MIS-HEMTs における順バイアス領域の電流非線形性要因	101
6.1	序論	101
6.2	電流非線形性の影響	102
6.3	デバイス構造と作製プロセス	104
6.4	結果と考察	106
6.4.1	電流非線形性要因の検討	106
6.4.2	パラレル伝導とその影響	108
6.4.3	2nd-barrier HEMT を用いた電気的特性評価	112
6.5	まとめ	115
	参考文献	117
第 7 章	まとめ	121
	研究業績	123
付録 A	物理定数	127
付録 B	AlGaIn/GaN MOS-HEMT の作製プロセス	129
B.1	Al ₂ O ₃ /AlGaIn/GaN MOS-HEMT	129
B.2	HfSiO _x /AlGaIn/GaN MOS-HEMT	132
	図目次	135
	表目次	139

第 1 章

序論

1.1 研究の背景

モバイルデータ通信は、1980年代に第1世代移動通信システム(1G)が実用化されて以降、データトラフィックの拡大に伴い、**図 1.1** に示す様に、移動通信技術は、概ね10年毎に進化をしてきた。3Gになると、通信速度の向上により携帯端末でのインターネット利用や静止画像の送受信が可能となり、2008年にはApple社からiPhoneが、2009年にはAndroid OSを搭載したスマートフォンの発売へとつながった。近年では、スマートフォンなどのモバイル端末が世界規模で爆発的に普及が進み、モバイルデータトラフィックは急激に増加している。また、2020年からサービス提供が開始された、第5世代移動通信システム(5G)や、2030年以降の提供が予定されている6G等の次世代無線通信システムは、従来のモバイルデータ通信の高度化に加えて、産業分野や医療などの分野での活用が想定されている。この様な分野では、高い信頼性と低遅延が要求される。更に、近年ではスマートフォンに加えて、あらゆるモノがインターネットにつな

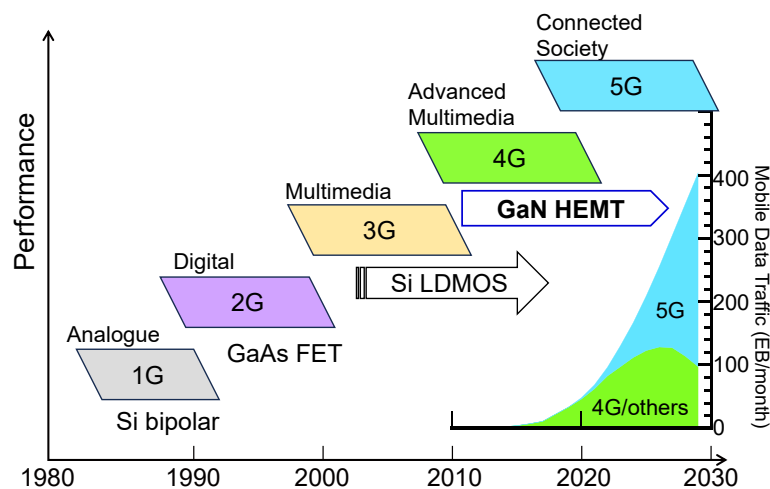


図 1.1 モバイルデータ通信の発展とデータトラフィック [1]

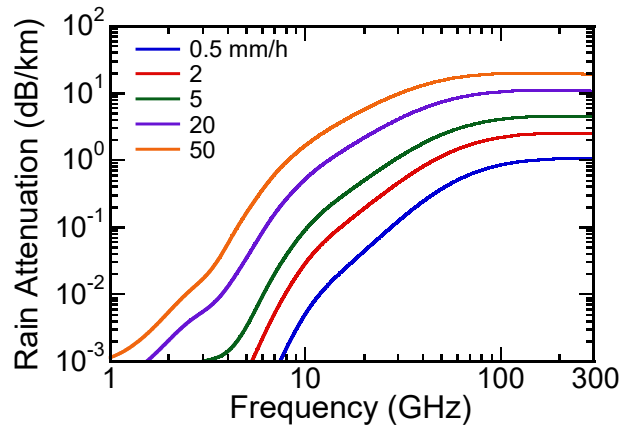


図 1.2 降雨による電波減衰の影響

がり、相互に通信することでデータの蓄積や自動化を実現させる IoT(Internet of Things) や、コネクテッドカーや自律ロボット等が相互につながる M2M(Machine to Machine) 通信の普及が進み、モバイルデータトラフィックの増加に加えて、無線通信端末の増加が予測される。Ericsson Mobility Report November 2023 によれば、図 1.1 に示す様に、2029 年にはモバイルデータトラフィックは 403 エクサバイト (EB)/月まで増加することが予想されている。そのため、従来用いられてきた周波数帯 (6 GHz 以下) では、急増するデータトラフィックに対応することが困難である。そこで、5G では新たな周波数帯として、30~300 GHz のミリ波帯の活用が想定されている。Shannon-Hartley の定理 [2] より、通信容量 (伝送速度) C の理論限界は、以下の式で与えられる。

$$C = W \log_2 \left(1 + \frac{S}{N} \right) \quad (1.1)$$

ここで、 W は帯域幅、 S は信号電力、 N は雑音電力である。 S/N 比の増大は、対数でしか寄与しないため、通信容量を増大するには帯域幅を広くすることが実現される。ミリ波帯は、マイクロ波帯と比較して未使用帯域が多く残っており、広い帯域幅を確保することが可能である。しかし、このような高周波帯をモバイル通信に用いるには課題もある。高周波になるほど、波長は短くなり、電波の直進性が強くなる。そのため、電波が物陰に回り込む性質が弱くなり、ビルなどの障害物の影響を受けやすくなり、長距離通信に適さない。そのため、ミリ波帯を活用する場合は、見通し内通信が基本となるため、基地局の増設が必須であり、基地局の小型化・高効率化が求められる。加えて、ミリ波帯は、降雨や大気中の酸素や水蒸気による減衰の影響を受けやすい。図 1.2 に、降水量の違いによる電波減衰の影響を示した。降水量が多くなるほど、減衰は大きくなり、80 GHz 付近までは周波数の上昇と共に減衰は急激に増大する [3]。また、大気中の水蒸気による減衰は 22, 183 GHz に、酸素による減衰は 60, 119 GHz 近傍に減衰ピークが現れる [4]。このような課題から、伝送距離の観点から、増幅器には高出力が要求される。また、将来的にはモバイルネットワークは、地上だけではなく、ドローンや人工衛

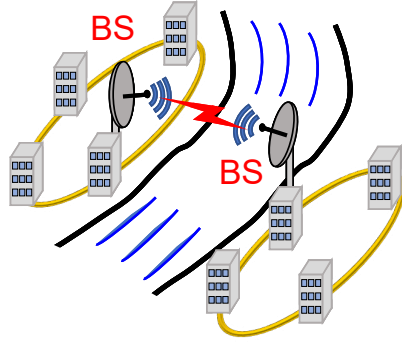


図 1.3 基地局間通信

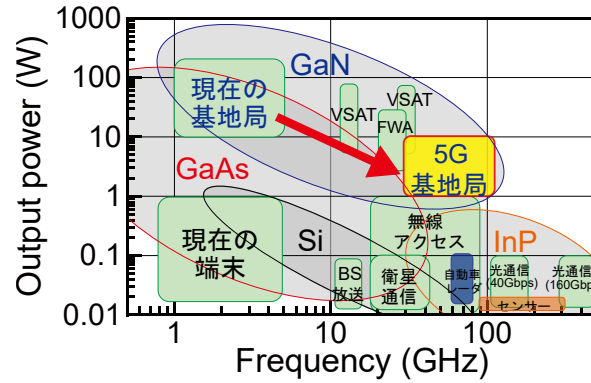


図 1.4 動作周波数と出力パワーの関係

星、航空機などを活用し、海上や空を含む、地球の大気圏全体に拡がるのが想定されており、より高出力・高周波で動作するデバイスが要求される。

また、5Gにおける基幹技術の一つに、図 1.3 に示す様な、基地局 (BS:Base Station) 間通信等のバックホール通信を、光ファイバーから無線通信で代替することがある。これにより、災害時等に光ファイバーが寸断されても、通信手段の確保が可能となる。更に、離島等の光ファイバーケーブルの敷設困難なデジタルデバインド地域での通信手段としても期待されている。光通信は、光を用いるため伝送速度は高速であり、さらに、低雑音というメリットがある。一方で、災害時などで光ファイバーが寸断されると、通信網に甚大な影響を及ぼす。無線基地局は、光ファイバーと比較して設置が容易で低コストというメリットがあり、この様な用途での活躍が期待される。光ファイバーと同程度以上の伝送容量を無線通信で実現する必要がある為、広い帯域幅を確保できるミリ波帯の利用が想定される。光ファイバーを代替する為の性能目標として、通信速度 10~20 Gbps、伝送距離 10 km 以上が要求される。これを実現する為には、高周波増幅器には、30~100 GHz というミリ波帯において 1 W 以上の出力が求められる。図 1.4 に、主な高周波半導体材料の動作周波数と出力パワーの関係を示した。Si や GaAs を用いたミリ波帯用の増幅器では、動作電圧の制約から、出力は 0.1 W 程度に制限される。一方で、窒化ガリウム (GaN) を用いたトランジスタでは、この様な要求条件を満たすことが可能であり、次世代無線通信システムにおける高周波増幅器として期待される。次節で、窒化物半導体が優れた高周波特性を有する理由について説明する。

1.2 窒化物半導体の利点

表 1.1 に、主な半導体の基礎物性値の比較を示す。GaN は、Si や GaAs と比較して約 3 倍広いバンドギャップを有している。そのため、高温動作が可能である。半導体結晶中には意図的なドーピングをしていない場合でもキャリアが存在する。このキャリア密

表 1.1 各種半導体材料の基礎物性値

	Si	GaAs	4H-SiC	GaN	AlN
格子定数 (Å)	5.431	5.654	$a = 3.073$ $c = 10.073$	$a = 3.189$ $c = 5.185$	$a = 3.112$ $c = 4.982$
バンドギャップ E_G (eV)	1.1	1.4	3.2	3.4	6.2
絶縁破壊電界 E_{crit} (MV/cm)	0.3	0.4	3.0	3.3	11.7
熱伝導率 κ (W/cmK)	1.5	0.5	4.9	2.5	3.2
電子の有効質量 m^*/m_0	0.19	0.067	0.33	0.22	0.29
電子移動度 μ (cm ² /Vs)	1450	8500	950	1300	450
光学フォノンエネルギー $\hbar\omega_{\text{op}}$ (meV)	64	35	104	92	99
飽和電子速度 v_{sat} ($\times 10^7$ cm/s)	1.0	1.3	2.0	2.8	2.0
比誘電率 ϵ	11.8	12.8	10.0	9.5	8.7

度は真性キャリア密度 n_i と呼ばれ、以下の式で表される。

$$n_i = \sqrt{N_C N_V} \exp\left(-\frac{E_G}{2k_B T}\right) \quad (1.2)$$

ここで、 N_C , N_V はそれぞれ伝導帯と価電子帯の実効状態密度、 k_B はボルツマン定数、 T は絶対温度である。図 1.5 に、各半導体における真性キャリア密度のアレニウスプロットを示す。式 (1.2) から分かるように、真性キャリア密度は、温度 T に指数関数的に依存する。SiC や GaN はバンドギャップが広いため、室温においても Si と比較して、真性キャリア密度は約 10 桁低くなる。Si の場合、300°C を超えると、 n_i はドーピング濃度と同程度かそれ以上になり、少数キャリアが無視できなくなる。この際、リーク電流が増大し、このリーク電流による発熱により更に温度上昇し少数キャリア濃度が増加することになり、熱暴走につながる [5, 6]。一方で、ワイドギャップ半導体は高温でも n_i が小さいため、高温でも安定動作が可能である。そのため、冷却設備の小型化又は省略が可能であり、システム全体の小型化につながる。同様に、耐放射線性能にも優れており、衛星通信用途においてもワイドギャップ半導体は有望な材料である [7]。また、GaN の絶縁破壊電界は Si や GaAs と比べて約 10 倍高い。そのため、素子サイズの微細化が可能である。また、高出力化には電流や電圧を大きくすることが有効であるが、電流を大きくする場合はジュール熱による損失が大きくなる。一方、絶縁破壊電界が高い GaN では、動作電圧を高くすることで出力を大きくすることが可能であり、低損失で高出力化を実現できる。

更に、高周波デバイスにおいて電子移動度と電子速度は非常に重要である。移動度は、以下の式で定義される。

$$v = \mu E \quad (1.3)$$

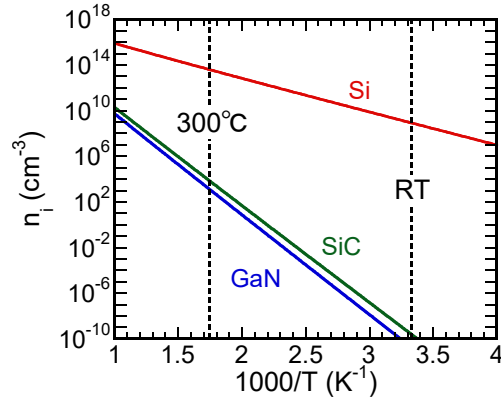


図 1.5 真性キャリア密度のアレニウスプロット

ここで、 v は電子速度、 μ は電子移動度、 E は電界である。低電界領域ではドリフト速度は電界に比例する。更に、電界を大きくしていくと、速度増加が鈍り、ドリフト速度は飽和する。そのため、デバイスの実動作領域においては、移動度よりも飽和電子速度が大きいことが重要である。GaN の移動度は GaAs と比べると小さいが、その大きな光学フォノンエネルギーにより、飽和電子速度 v_{sat} は高くなる。S. C. Jain ら [8] は、各種半導体の電界と電子速度の関係をモンテカルロシミュレーションにより計算している。GaN のピーク速度と飽和電子速度はそれぞれ、 3.0×10^7 cm/s と 1.5×10^7 cm/s である。Liberis ら [9] は、Si ドープの n 型 GaN において、290 kV/cm において、 $v_{\text{sat}} = 2.8 \times 10^7$ cm/s という値を実験的に決定している。これらの値は、Si や GaAs と比較しても高い値であり、GaN は高速動作が可能であることを示している。

高周波デバイスとしての性能指標として、Johnson 性能指数 (JFoM: Johnson's Figure of merit) がある [10]。電子が、チャンネル (ソースとドレイン間) を通過するのに必要な時間 τ は次式で表される。

$$\tau = L_{\text{ds}}/v_{\text{avg}} \quad (1.4)$$

ここで、 L_{ds} はドレイン-ソース間距離、 v_{avg} は、電子が L_{ds} を横切る際の平均速度である。 v_{avg} が飽和電子速度 v_{sat} であるときに、 τ は最小値 $\tau_{\text{min}} (= L_{\text{ds}}/v_{\text{sat}})$ を取る。遮断周波数 f_T は、ゲート電圧の変化に対してドレイン電流の増幅率が 1 となる時の周波数であるので、 τ_{min} を用いて、次のように表される。

$$f_T = \frac{1}{2\pi\tau_{\text{min}}} \quad (1.5)$$

また、ドレイン-ソース間に加わる電圧 V_{ds} は、チャンネルに平行方向の電界 E_x を用いて、

$$V_{\text{ds}} = - \int_0^{L_{\text{ds}}} E_x dx \quad (1.6)$$

と表される。 V_{ds} の最大値 V_m を取るとき、電界 E_x は絶縁破壊電界 E_{crit} となる。よって、

$$V_m = E_{\text{crit}}L_{\text{ds}} \quad (1.7)$$

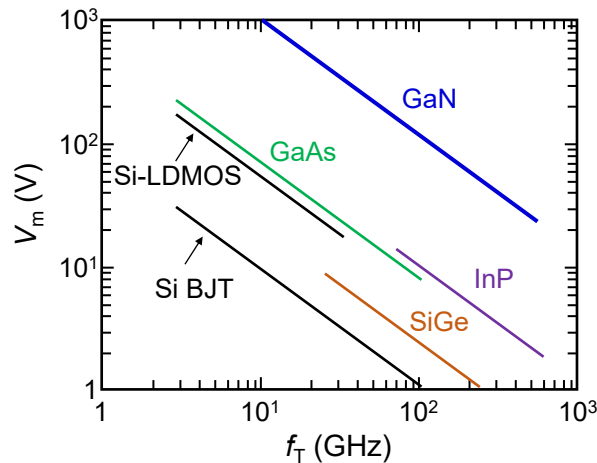


図 1.6 高周波デバイスにおける遮断周波数と最大動作電圧

となる。JFoM は、ある L_{ds} における遮断周波数 f_T と最大電圧 V_m の積で定義され、式 (1.5) と (1.7) から、次式のようになる。

$$\text{JFoM} = V_m f_T = \frac{E_{\text{crit}} v_{\text{sat}}}{2\pi} \quad (1.8)$$

式 (1.8) より、JFoM は、半導体材料の物性値により決まり一定の値となるため、 V_m と f_T はトレードオフの関係となる。図 1.6 に、主な高周波デバイスの遮断周波数と最大動作電圧の関係を示す。GaN は他の半導体材料に比べて、絶縁破壊電界と飽和電子速度が大きいので、高 f_T と高耐圧の両立が可能であり、この領域を必要とするアプリケーションにおいては GaN の独壇場である。

1.2.1 高電子移動度トランジスタ (HEMTs)

GaN の最大の特徴は、図 1.7 に示す様に、AlGaIn や InAlN 等をバリア層として、異種 (ヘテロ) 接合をすることで、そのヘテロ界面に 2 次元電子ガス (2DEG: 2-dimensional electron gas) が発生することにある。一般に、GaN 層やバリア層に不純物をドーピングすることなく、高密度の 2DEG が形成される。そのため、ヘテロ界面での不純物散乱が抑制され、高い電子移動度を示す。一般的に用いられている AlGaIn/GaN ヘテロ構造では、2DEG 密度は約 $1 \times 10^{13} \text{ cm}^{-2}$ 、移動度は約 $2000 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ である。このような、高電子密度・高電子移動度を有するトランジスタを、高電子移動度トランジスタ (HEMTs: High Electron Mobility Transistors) 又はヘテロ構造電界効果トランジスタ (HFETs: Hetero-structure Field-Effect Transistors) と呼ばれ、低雑音・高周波動作に優れている。

AlGaIn/GaN HEMTs は、1993 年に Asif Khan らによって、初めて実証された [11]。1994 年には Khan らによって、高周波デバイスとしての性能が初めて報告された [12]。その後、1996 年には Wu らによって、2 GHz で 1.1 W mm^{-1} という電力密度が報告さ

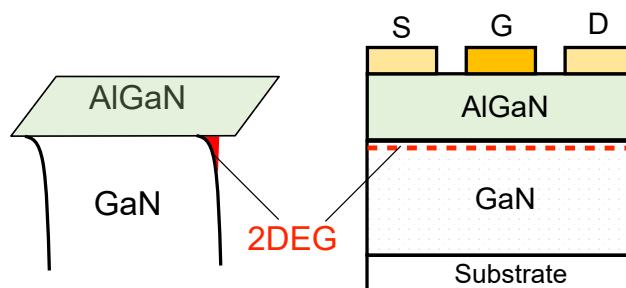


図 1.7 AlGaN/GaN ヘテロ構造とバンド図

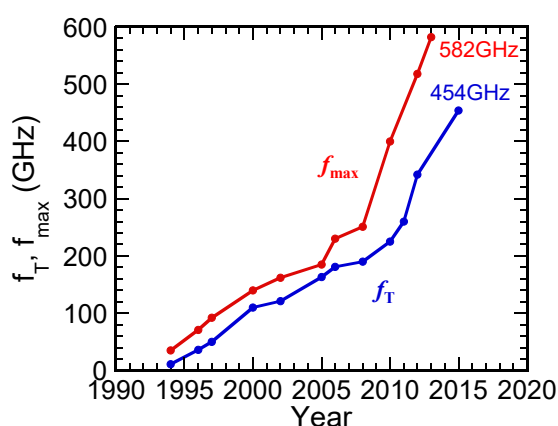


図 1.8 AlGaN/GaN HEMTs の高周波性能の向上 [12, 14–27]

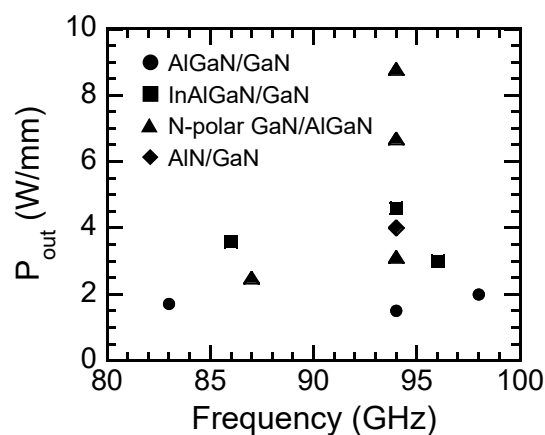


図 1.9 80~100 GHz における GaN 系 HEMTs の出力電力密度 [28–39]

れ、GaAs や InP といった材料に対する GaN の優位性が示された [13]。これ以降、高周波性能の向上が進んだ。図 1.8 に、GaN 系 HEMTs における遮断周波数 f_T と最大発振周波数 f_{max} の進展を示した [12, 14–27]。2000 年頃から、熱伝導度が高く放熱性に優れた 3 インチ SiC 基板が普及し始め、 f_T は 100 GHz 以上に大きく向上した。更に、2010 年頃からは微細加工技術の発展と共に、チャンネル長が 100 nm 以下にまでスケールアップされ、 f_T , f_{max} が急速に向上した。Shinohara らは、ゲート長が 20 nm の AlGaN/GaN HEMTs で、遮断周波数 $f_T=454$ GHz、最大発振周波数 $f_{max} = 582$ GHz の超高速動作を実現している [26, 27]。

図 1.9 に、80~100 GHz における GaN 系 HEMTs の出力電力密度 (P_{out}) を示す [28–39]。InAlN や InAlGaN 等の In 系バリア層を用いた GaN HEMTs は、大きな自発分極とバンドオフセットにより、高い 2DEG 密度が得られ、80 GHz 以上で、 3 W mm^{-1} 以上の出力電力密度が報告されている。また、AlN と GaN はバンドギャップ差が 2.6 eV あり、ヘテロ界面に深い量子井戸が形成され、高密度の 2DEG が得られ、94 GHz で 4 W mm^{-1} という高出力が報告されている [38]。更に、近年では N 極性 GaN HEMT が従来の Ga 極性 GaN HEMT よりも優れた高周波特性を示すことが報告されている。N 極性 GaN HEMT では、AlGaN バリア層を GaN の下部に設けた逆 HEMT 構造であり、

AlGaIn 層がバックバリアとして働き、強い電子の閉じ込め効果により、高い 2DEG 密度を実現する。この構造を利用し、Romanczyk らは 94 GHz で 8.84 W mm^{-1} という出力電力密度を報告している [32]。この様に、GaIn 系 HEMT は 5G や Beyond 5G における携帯電話基地局用の高周波増幅器として非常に魅力的であり、研究開発が進められている。

GaIn 系 HEMTs は、高い電子密度を有しており、高い移動度と飽和電子速度と相まって、大電流密度が可能である。また、高い絶縁破壊電界を有しており、高電圧動作が可能であり、高い出力電力密度が得られる。そのため、GaIn 系 HEMTs ではデバイスサイズの小型化が可能である。1~2 GHz を用いた、携帯電話基地局や WiMAX では、伝送距離と伝送レートの観点から、100 W クラスの出力が要求される。GaAs や Si を用いたトランジスタでは、ワンチップで得られる出力は 100 W 以下であるが、GaIn HEMTs ではワンチップで 100 W 以上が得られる。この様に、ワンチップで所望の出力が得られ、従来の Si や GaAs を用いたデバイスでは必要な合成回路が不要となり、小型化・高効率化を実現できる。この様な特徴から、GaIn HEMTs は 2006 年に 3G の携帯電話基地局用増幅器として実用化され、4G 以降での高周波化に伴い、GaIn HEMTs の普及が進み、5G においては GaIn HEMTs は無線通信を支えるキーデバイスとなっている。近年では、従来は真空管が用いられていたレーダーや衛星通信用途においても GaIn HEMTs への置き換えが進められている。一方で、マイクロ波帯などの比較的low周波では、依然として価格性能比に優れる Si-LDMOS も活用されており、その性能向上も進められている [40]。移動度では GaIn HEMTs の方が優位であり、高周波性能に優れている。また、データトラフィックの増加に伴い、ネットワーク通信全体での消費電力の増加が懸念されており、カーボンニュートラルの観点から、低消費電力化 (高効率化) が必須となっている。無線通信における電力消費の大部分を増幅器で消費していることから、GaIn HEMTs の高効率性は非常に魅力的であり、Si-LDMOS の置き換えが進められることが予測され、その重要性はますます高まると考えられる。

1.3 GaIn HEMTs の課題

1.3.1 絶縁ゲート構造の必要性

現在、実用化されている GaIn HEMTs のゲート構造は、シンプルなショットキーゲート (SG) 構造である。今後のさらなる動作周波数の高周波化や、高出力化に伴う大振幅動作時には、入力振幅が順バイアス領域に及ぶことが想定される。しかし、このような動作条件では、従来の SG 構造では図 1.10 に示す様に、ゲートリーク電流が急激に増加する [41, 42] ことが知られている。この様なリーク電流は、増幅器における効率の低下や動作不安定性を引き起こす要因となる。また、SG 構造において、順バイアスストレスを

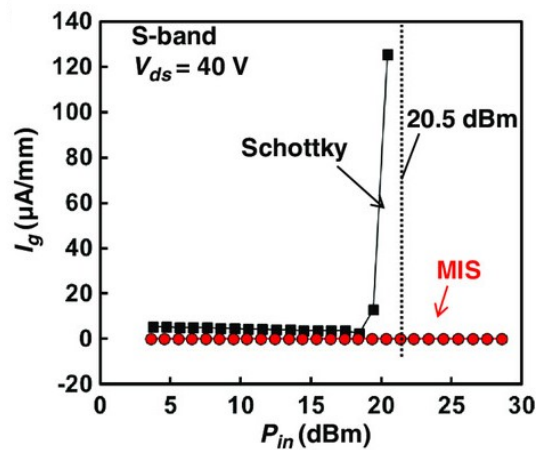


図 1.10 GaN 系 HEMTs における入力電力とゲートリーク電流 (Reproduced from ref. [41], with the permission of Jon Wiley and Sons)

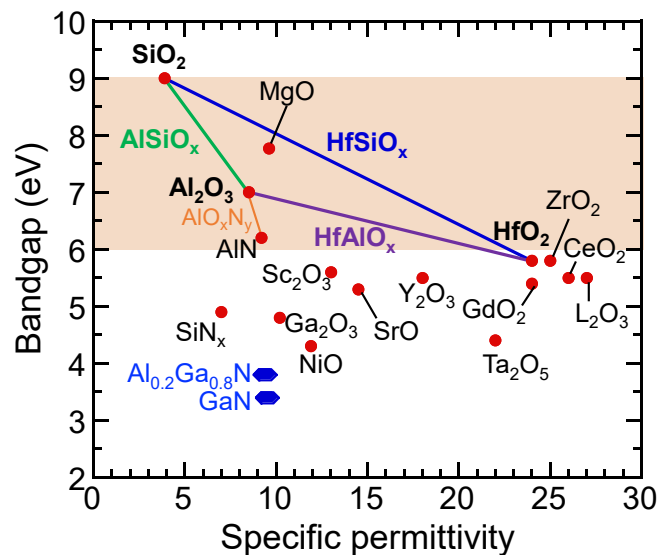


図 1.11 絶縁膜の比誘電率とバンドギャップの関係

印可すると、金属-半導体界面の化学的な劣化により、ゲートリーク電流が増大することが報告されている [43]。この様な、SG 構造に由来する課題を解決するためには、金属-半導体界面に化学的に安定な絶縁膜を挿入した、MIS(Metal-Insulator-Semiconductor) ゲート構造の実用化が望ましい。

1.3.2 ゲート絶縁膜の選択

MIS ゲート構造を作製する際には、バンドギャップ、誘電率、絶縁破壊電界、化学的安定性といった絶縁膜の基本特性を考慮する必要がある。図 1.11 に、主要な絶縁膜とその複合材料について、バンドギャップ E_G と比誘電率 κ の関係を示す。GaN や AlGaN

はワイドバンドギャップ材料であるため、適用できる絶縁膜は限られる。順バイアスでは絶縁膜に加わる電界により、伝導帯に対するポテンシャル障壁の実効的厚さが減少し、トンネル確率が増加し、Fowler-Nordheim(FN)トンネル電流によるゲートリーク電流が流れる。更に、リーク電流により、絶縁膜中に電子注入が生じ、性能や信頼性の劣化を引き起こす。例えば、SiNのバンドギャップ(4.9 eV)は、SiやGaAsに対しては電子や正孔をブロックするのに十分である。一方、GaNやAlGaNに適用する場合、バンドオフセットは1 eV以下となり、順バイアス領域でのゲートリーク電流に苦しむことが予測される。この点から、絶縁膜のバンドギャップはバンドオフセットを大きくするために、6 eV以上が望ましい。SiO₂は図 1.11 に示す様に、広いバンドギャップを有しており、十分なバンドオフセットが形成でき、また、熱的・化学的な安定性も高い。しかし、比誘電率が非常に低いため、相互コンダクタンス g_m が小さくなり、高周波性能の低下につながる。 g_m の低下を防ぐため薄く、かつ、高い誘電率 (high- κ) の絶縁膜が高周波 HEMTs 応用においては重要となる。但し、図 1.11 に示す様に、一般に絶縁膜のバンドギャップと比誘電率はトレードオフの関係にある。この様な要求条件から、比較的大きな比誘電率と広いバンドギャップを有する Al₂O₃ 膜が高周波 GaN HEMTs に対する絶縁膜として広く用いられている。更に、Al₂O₃ は、膜厚制御性に優れた原子層堆積 (ALD) 法により、プラズマを用いることなく良質な膜を形成できるというメリットがある。ALD 法は、原料の熱分解と表面化学吸着が基本であり、低エネルギープロセスであることから、半導体表面への欠陥導入を抑制でき、良好な界面が形成可能である。しかし、Al₂O₃ は高温アニールを行うと、結晶化しアモルファス構造では無くなり、結晶粒界を介してリーク電流が増大することが報告されている [44]。この様な点から、プロセス温度は 700 °C 以下に制限される。HfO₂ は、high- κ 絶縁膜として知られており、Si デバイスでは絶縁膜として用いられている。その比誘電率は、結晶構造により $\kappa = 16 \sim 50$ となる [45, 46]。しかし、HfO₂ もバンドギャップが小さく、また、結晶化する温度が Al₂O₃ よりも低く、プロセス温度は 400 °C 以下に制限される。この様な低誘電率や熱的不安定性という欠点を改善する目的で、近年では図 1.11 に示す様な、AlSiO_x や HfSiO_x 等の複合膜の研究が行われている [47–49]。

1.3.3 表面/界面準位による動作不安定性

一般に、半導体表面には表面準位、絶縁膜/半導体界面には界面準位と呼ばれる、電子捕獲準位が存在し、デバイス特性に影響を与えることが知られている。GaN HEMTs においても例外ではなく、依然として表面/界面準位に関連する課題は残っており、性能に影響を与えている [50, 51]。

表面準位に関連した課題として、電流コラプスが挙げられる。電流コラプスは、図 1.12(a) に示す様に、オフ状態で高いドレイン電圧ストレスを印可した場合に、ドレ

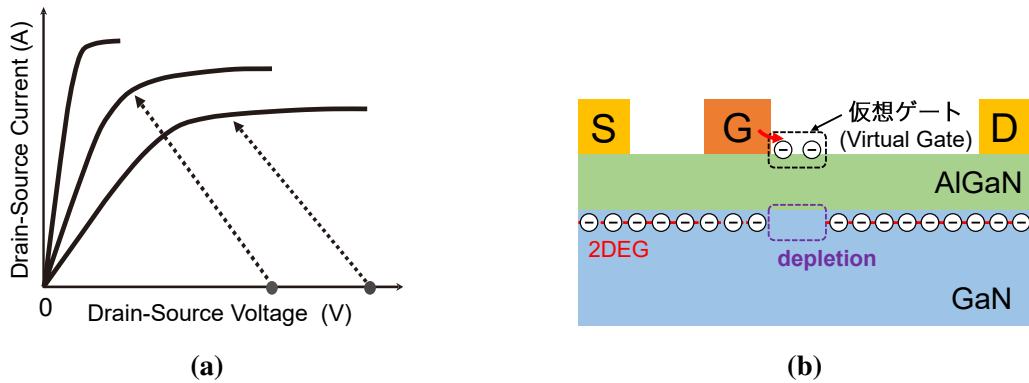


図 1.12 (a) 電流コラプス現象 (b) 電流コラプスのメカニズム

イン電流が減少する現象のことである。電流コラプスは、GaAs 系 HEMT[52] においても報告されており、GaN HEMT では、1994 年に Khan らによって初めて報告された [53]。電流コラプスは、特にゲート-ドレイン間のアクセス領域における、AlGaN 表面の表面帯電とポテンシャルピンニングによるものと考えられている。図 1.12(b) に示す様に、オフ状態でのドレイン電圧ストレス印加により、ゲート端から電子注入が生じ、AlGaN 表面に存在する表面準位への電子捕獲が生じる。AlGaN 表面の過剰負電荷で表面ポテンシャルが持ち上げられ、直下の 2DEG 密度の減少が生じ、ドレイン抵抗が増大させるため、電流コラプスが生じる。このモデルは、仮想ゲートモデル呼ばれている [54, 55]。表面準位にトラップされた電子の放出時定数は広範囲に及ぶため、電流変動には短い現象から非常に長い現象まで含まれる。

GaN 系 MIS-HEMTs の課題の一つとして、順バイアス印加後に、しきい値電圧が正方向にシフトすることが報告されている [56–58]。このしきい値シフトは、温度上昇や時間経過に伴い、元のしきい値電圧に戻る。しきい値電圧の不安定性は、適切なバイアスポイントがずれてしまい、効率低下等を引き起こす。この様な不安定性の要因の一つは、順バイアスで FN トンネルによるリーク電流により、絶縁膜中に電子がトラップされ負電荷として振る舞うことが考えられる。別の要因として、界面準位の影響が挙げられる。比較的深い準位にトラップされた電子の放出時定数は長いため、順バイアス印加によりアクセプタ型準位にトラップされた電子の一部が放出されず、負電荷として振る舞い、しきい値電圧の正方向シフトを生じさせる。

MIS ゲート構造のもう一つの重要な課題は、順バイアス領域における電流非線形性である。GaN 系 MIS-HEMTs において、順バイアス領域でドレイン電流が飽和し、 g_m が急激に低下することが報告されている [59, 60]。順バイアス印加時に、絶縁膜/半導体界面のアクセプタが準位に電子がトラップされる。このトラップされた電子は負電荷として振る舞うため、ゲート電圧印加によるゲート電界を遮蔽し、バリア層のポテンシャル変調を阻害する。その結果、ヘテロ界面での 2DEG 密度の増加が抑制され、ドレイン電流が飽和すると考えられている [60]。この様な電流線形性の劣化は、利得の減少や出力

信号歪みの要因となる。

この様に、表面/界面準位はデバイス性能や信頼性に影響を及ぼす。これらの課題を解決し、GaN HEMTs の更なる性能向上を目指すには、表面/界面準位を評価・制御をすることが非常に重要である。

1.4 本研究の目的

以上のように、GaN 系高電子移動度トランジスタ (HEMTs) は、高周波、かつ、高出力の電力増幅器として大きな可能性を秘めている。また、絶縁ゲート構造の実現は、高周波用途における GaN HEMTs の更なる性能向上に有効である。しかし、半導体表面や絶縁膜/半導体界面に存在する電子準位がデバイス性能を劣化させる要因となっている。そのため、このような電子準位を適切に評価し、また、制御することが非常に重要である。高周波 GaN HEMTs 用の絶縁膜としては、バンドギャップが広く、比較的高い誘電率を有する Al_2O_3 が広く用いられているが、熱的安定性に課題がある。加えて、AlGaIn/GaN MIS-HEMTs には、界面が2つ (絶縁膜/AlGaIn, AlGaIn/GaN) が存在し、バイアス条件によっては、それぞれの界面での並列電子輸送 (パラレル伝導) が生じる可能性がある。これまでに、絶縁膜/AlGaIn 界面での電子伝導を評価した例は無い。

本論文では、はじめに、AlGaIn 表面近傍領域が電気的特性に与える影響を調査することを目的とし、AlGaIn/GaN ヘテロ構造の電気的特性と XPS による表面分析との相関を評価した。続いて、GaN 系 HEMTs に対して広い禁制帯幅と高い誘電率を有するアモルファスの HfSiO_x 膜をゲート絶縁膜として適用し、MIS-HEMTs を作製し、その電気的特性評価と界面制御を実施した。さらに、実験と理論計算の両面から絶縁膜/AlGaIn 界面での電子蓄積 (チャンネル形成) が発生する条件を示し、これが GaN MIS-HEMTs の電流線形性に大きな影響を与えることを明らかにした。

1.5 本論文の構成

本論文は、7章から構成されている。以下にそれぞれの要旨を示す。

第1章では、本研究の背景を述べ、研究目的とその重要性を記した。

第2章では、GaN 系半導体の基礎物性と、AlGaIn/GaN ヘテロ構造の特徴について述べた。

第3章では、この論文を理解する上で重要となる、半導体表面および界面に形成される電子捕獲準位の起源について論じた。また、金属/半導体表面の物理について触れ、その後、AlGaIn/GaN MIS-HEMTs 構造に形成される界面準位の基礎理論に加え、シミュレーションを用いてその容量-電圧 (C-V) 特性に与える影響と界面準位密度の評価手法についてまとめた。

第4章では、異なる3種類の AlGaIn/GaN ヘテロ構造を用い、伝送線路モデル (TLM) 法を用いた電気的特性評価と X 線電子分光法 (XPS) を用いた表面分析を行い、その相関を調査した。また、表面フェルミレベル (E_{FS}) ピンニング位置が深い試料に対して、低損傷 PEC エッチングにより表面層除去を行い、その影響評価を行った。その結果、AlGaIn 表面状態の違いが、 E_{FS} の位置を変化させ、電気的特性に大きな影響を与える支配的要因となり得ることを明らかにした。

第5章では、GaN 基板上に成長した AlGaIn/GaN ヘテロ構造を用いて、 $Hf_{0.57}Si_{0.43}O_x$ /AlGaIn/GaN MOS-HEMTs を作製し電気的特性評価を行った。その高い誘電率から予測される高い相互コンダクタンスと、良好なゲート制御性が得られた。また、界面制御を行ったダイオード構造の C-V 特性と詳細な C-V 特性解析から、 $HfSiO_x$ /AlGaIn 界面での準位密度は、GaN HEMTs における報告で最小の値を得た。更に、高温下でも、非常に高い動作安定性を示し、 $HfSiO_x$ 膜が高周波 GaN HEMTs において有望であることを明らかにした。

第6章では、電気的特性と数値計算を用い、絶縁膜/AlGaIn 界面での電子準位と電子蓄積が電気的特性に与える影響を詳細に検証し、絶縁膜/AlGaIn 界面と AlGaIn/GaN 界面での平行伝導により、電流線形性が劣化することを明らかにした。絶縁ゲート HEMTs における、平行伝導と電気的特性の関係を示した初めての報告である。

第7章では、本論文の結論を述べた。

参考文献

- [1] Telefonaktiebolaget LM Ericsson, “Ericsson Mobility Report November 2023,” (2023).
- [2] C. Shannon, *Proc. IRE* **37**, 10 (1949).
- [3] I. Recommendation, “Specific attenuation model for rain for use in prediction methods,” Tech. Rep. (2005).
- [4] M. Marcus and B. Pattan, *IEEE Microw. Mag.* **6**, 54 (2005).
- [5] B. J. Baliga, *Fundamentals of Power Semiconductor Devices*, 2nd ed. (Springer International Publishing, Cham, 2019) Chap. 4, p. 185.
- [6] P. Neudeck, R. Okojie, and Liang-Yu Chen, *Proc. IEEE* **90**, 1065 (2002).
- [7] T. Satoh, K. Osawa, and A. Nitta, in *2018 IEEE BiCMOS Compd. Semicond. Integr. Circuits Technol. Symp.* (IEEE, 2018) pp. 136–139.
- [8] S. C. Jain, M. Willander, J. Narayan, and R. V. Overstraeten, *J. Appl. Phys.* **87**, 965 (2000).
- [9] J. Liberis, M. Ramonas, O. Kiprijanovic, A. Matulionis, N. Goel, J. Simon, K. Wang, H. Xing, and D. Jena, *Appl. Phys. Lett.* **89**, 202117 (2006).
- [10] E. Johnson, in *IRE Int. Conv. Rec.*, Vol. 13 (Institute of Electrical and Electronics Engineers, 1966) pp. 27–34.
- [11] M. Asif Khan, A. Bhattarai, J. N. Kuznia, and D. T. Olson, *Appl. Phys. Lett.* **63**, 1214 (1993).
- [12] M. Asif Khan, J. N. Kuznia, D. T. Olson, W. J. Schaff, J. W. Burm, and M. S. Shur, *Appl. Phys. Lett.* **65**, 1121 (1994).
- [13] Y. F. Wu, B. P. Keller, S. Keller, D. Kapolnek, S. P. Denbaars, and U. K. Mishra, *IEEE Electron Device Lett.* **17**, 455 (1996).
- [14] M. Khan, Q. Chen, M. Shur, B. Dermott, J. Higgins, J. Burm, W. Schaff, and L. Eastman, *Electron. Lett.* **32**, 357 (1996).
- [15] Y.-F. Wu, B. Keller, S. Keller, N. Nguyen, M. Le, C. Nguyen, T. Jenkins, L. Kehias, S. Denbaars, and U. Mishra, *IEEE Electron Device Lett.* **18**, 438 (1997).
- [16] M. Micovic, N. Nguyen, P. Janke, W.-S. Wong, P. Hashimoto, L.-M. McCray, and C. Nguyen, *Electron. Lett.* **36**, 358 (2000).
- [17] V. Kumar, W. Lu, R. Schwindt, A. Kuliev, G. Simin, J. Yang, M. A. Khan, and I. Adesida, *IEEE Electron Device Lett.* **23**, 455 (2002).
- [18] T. Palacios, E. Snow, Y. Pei, A. Chakraborty, S. Keller, S. DenBaars, and U. Mishra, in *IEEE Int. Devices Meet. 2005. IEDM Tech. Dig.*, Vol. 1 (IEEE, 2005) pp. 787–789.
- [19] T. Palacios, A. Chakraborty, S. Heikman, S. Keller, S. DenBaars, and U. Mishra, *IEEE*

- [Electron Device Lett.](#) **27**, 13 (2006).
- [20] M. Higashiwaki, T. Mimura, and T. Matsui, [Jpn. J. Appl. Phys.](#) **45**, L1111 (2006).
- [21] M. Higashiwaki, T. Mimura, and T. Matsui, [Appl. Phys. Express](#) **1**, 21103 (2008).
- [22] J. W. Chung, Tae-Woo Kim, and T. Palacios, in [2010 Int. Electron Devices Meet.](#) (IEEE, 2010) pp. 30.2.1–30.2.4.
- [23] K. Shinohara, A. Corrion, D. Regan, I. Milosavljevic, D. Brown, S. Burnham, P. J. Willadsen, C. Butler, A. Schmitz, D. Wheeler, A. Fung, and M. Micovic, in [2010 Int. Electron Devices Meet.](#) (IEEE, 2010) pp. 30.1.1–30.1.4.
- [24] K. Shinohara, D. Regan, I. Milosavljevic, A. L. Corrion, D. F. Brown, P. J. Willadsen, C. Butler, A. Schmitz, S. Kim, V. Lee, A. Ohoka, P. M. Asbeck, and M. Micovic, [IEEE Electron Device Lett.](#) **32**, 1074 (2011).
- [25] K. Shinohara, D. Regan, A. Corrion, D. Brown, Y. Tang, J. Wong, G. Candia, A. Schmitz, H. Fung, S. Kim, and M. Micovic, in [2012 Int. Electron Devices Meet.](#) (IEEE, 2012) pp. 27.2.1–27.2.4.
- [26] K. Shinohara, S. Member, D. C. Regan, Y. Tang, A. L. Corrion, D. F. Brown, J. C. Wong, J. F. Robinson, H. H. Fung, A. Schmitz, T. C. Oh, S. J. Kim, P. S. Chen, R. G. Nagele, A. D. Margomenos, and M. Micovic, [IEEE Trans. Electron Devices](#) **60**, 2982 (2013).
- [27] Y. Tang, K. Shinohara, D. Regan, A. Corrion, D. Brown, J. Wong, A. Schmitz, H. Fung, S. Kim, and M. Micovic, [IEEE Electron Device Lett.](#) **36**, 549 (2015).
- [28] A. Margomenos, A. Kurdoghlian, M. Micovic, K. Shinohara, D. F. Brown, A. L. Corrion, H. P. Moyer, S. Burnham, D. C. Regan, R. M. Grabar, C. McGuire, M. D. Wetzell, R. Bowen, P. S. Chen, H. Y. Tai, A. Schmitz, H. Fung, A. Fung, and D. H. Chow, in [2014 IEEE Compd. Semicond. Integr. Circuit Symp.](#) (IEEE, 2014) pp. 1–4.
- [29] D. Xu, K. K. Chu, J. A. Diaz, M. Ashman, J. J. Komiak, L. M. Pleasant, C. Creamer, K. Nichols, K. H. Duh, P. M. Smith, P. C. Chao, L. Dong, and P. D. Ye, [IEEE Electron Device Lett.](#) **36**, 442 (2015).
- [30] K. Makiyama, S. Ozaki, T. Ohki, N. Okamoto, Y. Minoura, Y. Niida, Y. Kamada, K. Joshin, K. Watanabe, and Y. Miyamoto, in [2015 IEEE Int. Electron Devices Meet.](#) (IEEE, 2015) pp. 9.1.1–9.1.4.
- [31] B. Romanczyk, M. Guidry, S. Wienecke, H. Li, E. Ahmadi, X. Zheng, S. Keller, and U. K. Mishra, in [2016 IEEE Int. Electron Devices Meet.](#) (IEEE, 2016) pp. 3.5.1–3.5.4.
- [32] B. Romanczyk, X. Zheng, M. Guidry, H. Li, N. Hatui, C. Wurm, A. Krishna, E. Ahmadi, S. Keller, and U. K. Mishra, [IEEE Electron Device Lett.](#) **41**, 349 (2020).
- [33] D. F. Brown, A. Williams, K. Shinohara, A. Kurdoghlian, I. Milosavljevic, P. Hashimoto, R. Grabar, S. Burnham, C. Butler, P. Willadsen, and M. Micovic,

- in *2011 Int. Electron Devices Meet.* (IEEE, 2011) pp. 19.3.1–19.3.4.
- [34] Y. Niida, Y. Kamada, T. Ohki, S. Ozaki, K. Makiyama, Y. Minoura, N. Okamoto, M. Sato, K. Joshin, and K. Watanabe, in *2016 IEEE Top. Conf. Power Amplifiers Wirel. Radio Appl.* (IEEE, 2016) pp. 24–26.
- [35] J. M. Schellenberg, *IEEE Trans. Microw. Theory Tech.* **63**, 2833 (2015).
- [36] S. Wienecke, B. Romanczyk, M. Guidry, H. Li, E. Ahmadi, K. Hestroffer, X. Zheng, S. Keller, and U. K. Mishra, *IEEE Electron Device Lett.* **38**, 359 (2017).
- [37] B. Romanczyk, M. Guidry, S. Wienecke, H. Li, E. Ahmadi, X. Zheng, S. Keller, and U. Mishra, *Electron. Lett.* **52**, 1813 (2016).
- [38] K. Harrouche, R. Kabouche, E. Okada, and F. Medjdoub, *IEEE J. Electron Devices Soc.* **7**, 1145 (2019).
- [39] J. Kotani, K. Makiyama, T. Ohki, S. Ozaki, N. Okamoto, Y. Minoura, M. Sato, N. Nakamura, and Y. Miyamoto, *Electron. Lett.* **59**, e12715 (2023).
- [40] V. Shilimkar and K. Kim, in *2021 IEEE BiCMOS Compd. Semicond. Integr. Circuits Technol. Symp.* (IEEE, 2021) pp. 1–4.
- [41] S. Ozaki, J. Yaita, A. Yamada, Y. Minoura, T. Ohki, N. Okamoto, N. Nakamura, and J. Kotani, *Phys. Status Solidi Appl. Mater. Sci.* **219**, 2100638 (2022).
- [42] M. Kanamura, T. Kikkawa, T. Iwai, K. Imanishi, T. Kubo, and K. Joshin, in *IEEE Int. Devices Meet. 2005. IEDM Tech. Dig.* (IEEE, 2005) pp. 572–575.
- [43] Y. Gao, W. Sasangka, C. Thompson, and C. Gan, *Microelectron. Reliab.* **100-101**, 113432 (2019).
- [44] Y. Hori, C. Mizue, and T. Hashizume, *Jpn. J. Appl. Phys.* **49**, 080201 (2010).
- [45] S. Migita, Y. Watanabe, H. Ota, H. Ito, Y. Kamimuta, T. Nabatame, and A. Toriumi, *Dig. Tech. Pap. - Symp. VLSI Technol.*, 152 (2008).
- [46] Y. Watanabe, H. Ota, S. Migita, Y. Kamimuta, K. Iwamoto, M. Takahashi, A. Ogawa, H. Ito, T. Nabatame, and A. Toriumi, *ECS Meet. Abstr. MA2007-02*, 1117 (2007).
- [47] T. Nabatame, E. Maeda, M. Inoue, K. Yuge, M. Hirose, K. Shiozaki, N. Ikeda, T. Ohishi, and A. Ohi, *Appl. Phys. Express* **12**, 011009 (2019).
- [48] R. Asahara, M. Nozaki, T. Yamada, J. Ito, S. Nakazawa, M. Ishida, T. Ueda, A. Yoshigoe, T. Hosoi, T. Shimura, and H. Watanabe, *Appl. Phys. Express* **9**, 101002 (2016).
- [49] D. Kikuta, K. Itoh, T. Narita, and T. Mori, *J. Vac. Sci. Technol. A Vacuum, Surfaces, Film.* **35**, 01B122 (2017).
- [50] Z. Yatabe, J. T. Asubar, and T. Hashizume, *J. Phys. D. Appl. Phys.* **49**, 393001 (2016).
- [51] T. Hashizume, K. Nishiguchi, S. Kaneki, J. Kuzmik, and Z. Yatabe, *Mater. Sci. Semicond. Process.* **78**, 85 (2018).
- [52] R. Fischer, W. Masselink, T. Henderson, J. Klem, D. Arnold, and H. Morkoc, *IEEE*

- Trans. Electron Devices **31**, 1963 (1984).
- [53] M. Khan, J. Kuznia, M. Shur, and Q. Chen, *Electron. Lett.* **30**, 2175 (1994).
- [54] R. Vetry, N. Zhang, S. Keller, and U. Mishra, *IEEE Trans. Electron Devices* **48**, 560 (2001).
- [55] G. Koley, V. Tilak, L. F. Eastman, and M. G. Spencer, *IEEE Trans. Electron Devices* **50**, 886 (2003).
- [56] Y. Lu, S. Yang, Q. Jiang, Z. Tang, B. Li, and K. J. Chen, *Phys. status solidi* **10**, 1397 (2013).
- [57] D. W. Johnson, R. T. Lee, R. J. Hill, M. H. Wong, G. Bersuker, E. L. Piner, P. D. Kirsch, and H. R. Harris, *IEEE Trans. Electron Devices* **60**, 3197 (2013).
- [58] P. Lagger, P. Steinschifter, M. Reiner, M. Stadtmüller, G. Denifl, A. Naumann, J. Müller, L. Wilde, J. Sundqvist, D. Pogany, and C. Ostermaier, *Appl. Phys. Lett.* **105**, 033512 (2014).
- [59] Z. Zhang, W. Li, K. Fu, G. Yu, X. Zhang, Y. Zhao, S. Sun, L. Song, X. Deng, Z. Xing, L. Yang, R. Ji, C. Zeng, Y. Fan, Z. Dong, Y. Cai, and B. S. Zhang, *IEEE Electron Device Lett.* **38**, 236 (2017).
- [60] K. Nishiguchi, S. Kaneki, S. Ozaki, and T. Hashizume, *Jpn. J. Appl. Phys.* **56**, 101001 (2017).

第 2 章

窒化物半導体の基礎とヘテロ構造

2.1 窒化物半導体の基礎物性

2.1.1 窒化物半導体の結晶構造

窒化物半導体は、13 族元素であるアルミニウム (Al), ガリウム (Ga), インジウム (In) 等と 15 族元素である窒素 (N) からなる化合物半導体の総称で、III-V 族化合物半導体の一種である。軽元素である窒素を V 族の構成原子として持つことから、GaAs や InP に代表される他の III-V 族化合物半導体とは異なる性質を有する。Si や Ge 等の IV 族半導体は、完全な共有結合を形成し、ダイヤモンド構造を取る。一方で、 sp^3 混成軌道から成る化合物半導体の結晶構造は、**図 2.1** に示す様に、主にウルツ鉱型と閃亜鉛鉱型の 2 種類の構造を取り得る。両者の違いは、結晶構造のイオン性によって説明される。III-V 族半導体や II-VI 族半導体では、最外殻電子の共有結合に加えて、電気陰性度の違いから、イオン性に基づくクーロン力による結合成分が含まれる。結合におけるイオン性

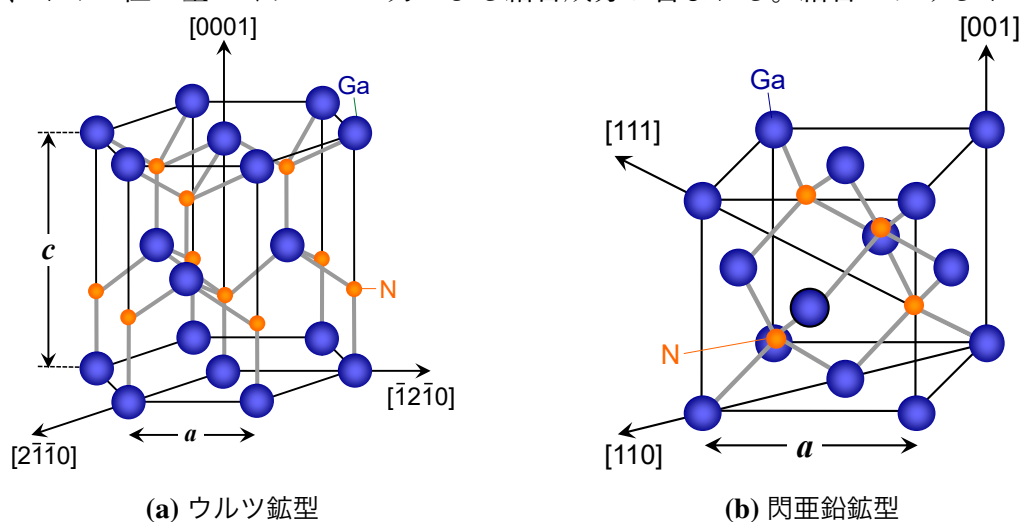


図 2.1 GaN 結晶構造の模式図 (a) ウルツ鉱型 (b) 閃亜鉛鉱型

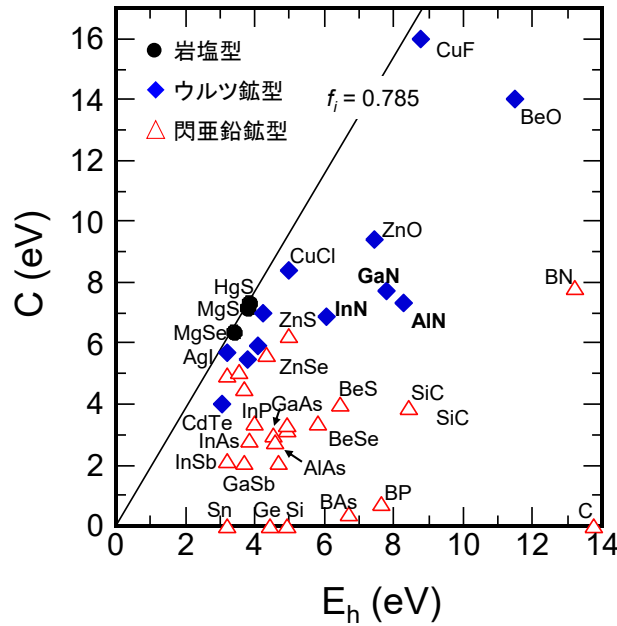


図 2.2 種々の材料の結晶構造と E_h vs C [1]

の占める割合をイオン性度と呼び、Philips の定義によると、式 (2.1) のようになる [1]。

$$f_i = \frac{C^2}{E_{g0}^2} = \frac{C^2}{E_h^2 + C^2} \quad (2.1)$$

ここで、 E_{g0} は、バンドギャップであり、結合準位と反結合準位のエネルギー差、 C はイオン結合に関わる結合状態と反結合状態の電子エネルギー差、 E_h は共有結合に関わる結合状態と反結合状態の電子エネルギー差を表している。図 2.2 に、種々の材料の結晶構造と E_h , C の関係を示す。Si 等の単元素結晶では、共有結合成分しか存在しないため、イオン性度は 0 となる。III-V 族半導体である GaAs では $f_i = 0.310$ であるのに対して、窒化物半導体の GaN は $f_i = 0.500$ 、InN は $f_i = 0.578$ となり、結合におけるイオン性の寄与が大きくなる。ウルツ鉱型と閃亜鉛鉱型の結晶構造の違いは、 sp^3 結合の結合角の違いにより説明でき、図 2.3 に、それぞれの結晶構造を示す。イオン性度が大きい場合、図 2.3(a) に示す様に電子の存在確率は、アニオン側で高くなるため、アニオン原子とカチオン原子の間にクーロン引力が働き、アニオン原子の真上にカチオン原子が来るように原子が配列され、ウルツ鉱型構造となる。一方で、イオン性度が小さい場合には、結合電子の存在確率はアニオン原子とカチオン原子のほぼ中間で高くなり、結合手間にクーロン斥力が働くため、図 2.3(b) に示す様に、上下のカチオン原子とアニオン原子は 60° ねじれた位置に配列される。ウルツ鉱型構造と閃亜鉛鉱型には、イオン性度による明確な境界はないが、一般に、イオン性度が大きいとウルツ鉱型構造となる。但し、図 2.2 に示す様に、イオン結合性が強くなり $f_i > 0.785$ では、結晶構造は岩塩型構造 (塩化ナトリウム型構造) となる。窒化物半導体では、窒素の電気陰性度が大きいいため、電子分布は窒素側に非対称となり、ウルツ鉱型構造となる。更に、窒化物半導体

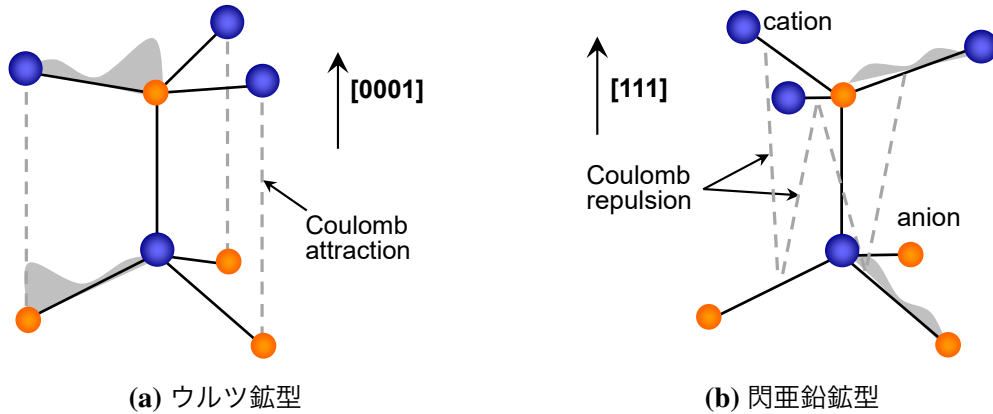


図 2.3 結晶構造の違い (a) ウルツ鉱型 (b) 閃亜鉛鉱型

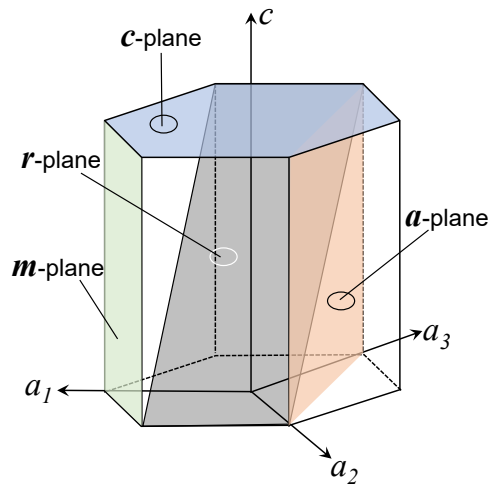


図 2.4 六方晶ウルツ鉱型構造の結晶面

の混晶においても、ウルツ鉱型構造が熱力学的に安定である [2]。但し、GaN におけるイオン性の寄与はそれほど大きくないため、基板の結晶構造や成長条件によっては、準安定相である閃亜鉛鉱型の構造も取り得る。また、高圧下では岩塩型構造へ相転移することが知られている。

図 2.4 に、六方晶ウルツ鉱型構造の結晶面の模式図を示す。窒化物半導体は、前述の通り c 軸方向 $[0001]$ に強いイオン性を有しており、 c 軸方向に分極効果が生じ、 c 面は正又は負の極性を有する為、極性面と呼ばれる。一方、 a 面 $(11\bar{2}0)$ と m 面 $(1\bar{1}00)$ は、 c 軸に平行な面であり、分極効果を示さないため、無極性面又は非極性面と呼ばれる。また、 r 面 (1102) 等の c 面と無極性面との間の面を半極性面と呼ぶ。高電子移動度トランジスタを含む GaN デバイスでは、通常は分極を示す c 面上に作製される。トレンチゲート縦型 GaN デバイス等では、無極性面がチャンネルとして用いられる。

表 2.1 GaN エピタキシー用基板の特徴

	Sapphire	SiC	Si	GaN
格子定数 $a(\text{\AA})$	4.758	3.081	5.430	3.189
格子不整合度 (%)	16	3.1	-17	0
熱膨張係数 (10^{-6} K^{-1})	7.5	4.4	2.6	5.6
熱伝導率 ($\text{W cm}^{-1} \text{ K}^{-1}$)	0.25	4.9	1.6	2.3

2.2 窒化物半導体の結晶成長

2.2.1 基板の選択

Si や GaAs は、大気圧での融点がそれぞれ、1414, 1238 °C である為、Czochralski 法や Bridgman 法等の融液成長が可能である。一方で、GaN の融点は非常に高く、常圧下では高温にすると Ga と N に分解され、融液を得るには、6 万気圧で 2220 °C が必要である [3]。そのため、融液成長は困難であり、GaN の単結晶基板を得ることが難しく、Si, SiC, Sapphire 等の異種基板上への成長により技術発展してきた。表 2.1 に、基板材料の特性をまとめた。GaN は、Ga と N の結合力が強く、格子定数が小さいため、格子定数の整合性が良い基板が得られない。(0001) GaN と (111)Si や c 面 Sapphire との格子不整合度は 16~17% と非常に大きい。このため、高い転位密度を有する。また、格子不整合の他にエピタキシャル層と基板との熱膨張係数の違いも重要である。熱膨張係数に違いがある場合、高温でのエピタキシャル成長後に、降温する過程で、圧縮又は引っ張り応力が GaN に働き、反りやクラック形成の要因となる。デバイス応用の観点からは、熱伝導率も重要である。GaN は高出力デバイスへの応用が期待されており、自己発熱も大きくなる。この熱を効率的に放出するには、熱伝導率が高い方が有利である。SiC は結晶構造の整合性があり、格子整合性も良く、熱伝導率も高く、基板として優れた材料である。しかし、コストが高いという課題がある。コストの観点からは、12 インチという大口径基板が得られる Si が非常に有利である。現在では、成長技術の向上に伴い、HVPE 法、アモノサーマル法、Na フラックス法により GaN 基板 [4, 5] が得られるようになっており、実用化されている基板は 4 インチと SiC 基板の 6 インチと比べても小さい。また、基板コストも非常に高い。しかし、転位密度は非常に小さくでき、最も低いものでは 10^4 cm^{-2} オーダーを実現している。

2.2.2 ハイドライド気相エピタキシャル成長 (HVPE) 法

HVPE(Hydride Vapor Phase Epitaxy: HVPE) 法は、1969 年に Maruska によってサファイア基板上に GaN を成長し、バンドギャップが約 3.4 eV の直接遷移型の半導体で

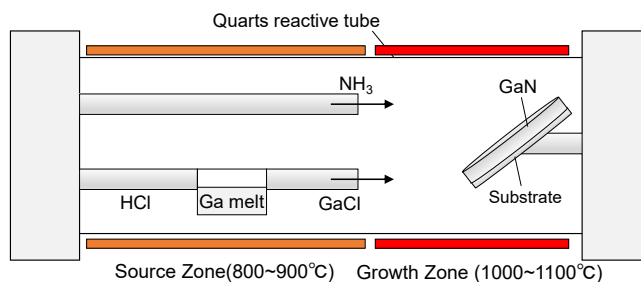
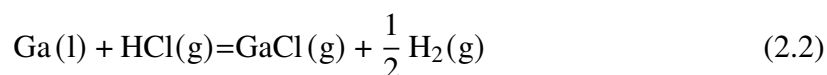


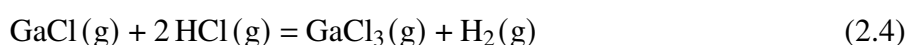
図 2.5 HVPE 法の反応装置模式図

あることを明らかにした成長法である [6]。

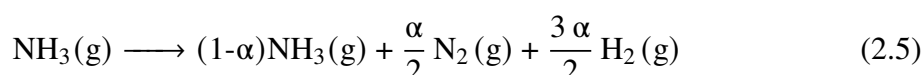
図 2.5 に、反応装置の模式図を示す。HVPE 法では、石英リアクタ内に設置された Ga 融液と HCl ガスとの反応により、GaCl を発生させ、NH₃ と反応させることにより、基板上に GaN が成長される。石英リアクタは加熱されており、ソース領域では約 800～900℃ に、成長領域では、約 1000～1100℃ となっている。ソース領域では以下の反応が生じる。



成長領域では、以下の平衡反応が生じる。



但し、アンモニアは 350℃ 以上では H₂ と N₂ に分解される。この反応には金属触媒が必要であり、これがない場合には分解反応は遅くなる。分解率を α と置くと、



となる。HVPE 法では金属触媒は存在せず、分解率 α は Ban らの実験によると 950℃ で $\alpha = 0.03$ である [7]。また、成長ゾーンにおいて原料が基板に到達する前にアンモニアとハライドが混ざらないように、水素や窒素ガスをキャリアガスとしてアンモニアと HCl と一緒に反応炉へ導入される。

HVPE 法の特徴は、成長速度が速く [8]、有機金属を用いないため炭素 (C) フリーであり低コストということが上げられる。C は、n-GaN, p-GaN にもキャリアの補償効果を持つ [9]。HVPE 法における成長レートは、最適化された温度においては、HCl 流量と反応ガスの混合点と基板間距離に依存する。HCl 流量に対して線形的に増加し、混合点と基板の距離と共に指数関数的に減少することが報告されている。

一方、HVPE 法の課題として、Si や O の混入 (反応炉の石英由来) が挙げられる。また、超薄膜成長には適さない。最近、Fujikura らは石英を使用しない HVPE(quartz free HVPE:QF-HVPE) 法を開発した [10]。この方法を用いると、自立 GaN 基板上に残留不純物濃度が極めて低い高純度な GaN を成長させることができる。特に、Si 濃度は

SIMS 測定を検出限界以下となっている、また、O 及び C 濃度も検出限界以下となっている。この QF-HVPE 法を用い、Kaneki らは、バルク GaN の室温移動度の最高値である $1480 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ を報告している [11]。

また、HVPE 法ではサファイア等の異種基板上に GaN を成長させるため、大口径の GaN 結晶が得られるはずである。実際には、基板と GaN 間の格子定数と熱膨張係数差により、結晶面が曲がり、これにより転位密度が高くなる。転位同士が会合することで転位が消滅するため、厚く成長するほど転位密度を低くできる [12, 13]。また、この方法では横方向の転位密度分布が一様になるというメリットがある。しかし、異種基板上への成長では、基板と成長した GaN 層間に応力が発生し、厚膜成長させると結晶が割れる。そのため、サファイア基板上での GaN は $20 \mu\text{m}$ までしか成長できない。そこで、転位低減法として、GaN を島状成長させることで、基板界面から引き継がれる貫通転位を曲げて転位の会合・消滅を促進する ELO (Epitaxial Lateral Overgrowth) 法が提案された。しかし、この方法では成長方位である c 面以外の斜面の不純物濃度が高くなる課題がある。更に、ウェハ表面における横方向の転位密度分布が不均一になる。さらに、転位密度は 10^7 cm^{-2} 程度までしか下げることができない。更なる低転位密度化には、GaN を厚くする必要はあるが、異種基板上では厚く成長するのは困難である。

現在、実用化されている GaN 基板は、HVPE 法を用いて異種基板上に GaN を成長させた後、基板を剥離させることで自立 GaN 基板を得ている。基板を除去する手法として、VAS (Void Assisted Separation) 法がある [14]。VAS 法は、まず、サファイアなどの異種基板上に薄い GaN 下地層を成長し、その表面に Ti 薄膜を蒸着する。これに、 $\text{H}_2 + \text{NH}_3$ 雰囲気中で熱処理を加えることで、Ti 薄膜が TiN 網目状構造へ変化すると同時に、GaN 層内にボイドを形成する。このボイド上に HVPE 法により GaN 結晶成長させると、界面で自然剥離し自立 GaN 基板を得ることができる。このほかに、基板を剥離する方法としてレーザーリフトオフ (LLO) 法 [15] 等も提案されている。LLO 法は、サファイア (基板) のバンドギャップより小さく、GaN のバンドギャップよりも大きなエネルギーを持つレーザーを、基板側から照射させる。このとき、レーザー光は GaN/サファイア界面で吸収され、レーザー出力が十分に大きければ、界面の GaN は液体の Ga と気体の N_2 に分解される。この分解速度は高温になるほど増加する。レーザーを全体に走査させることで、界面の GaN を分解し、剥離することが可能である。また、GaAs 基板を用いる場合は、サファイアや SiC と比べて柔らかく化学的な安定性も高くないため、機械的に除去することも可能である [16]。

いずれの方法でも、自立 GaN 基板を得るためには異種基板を初期成長基板として必要とするため、コストがかかるという課題がある。また、異種基板上に成長するため、転位密度など結晶性の向上に限界がある。基板から剥離する方法で得られる転位密度は 10^6 cm^{-2} 程度であり、また一般に曲率半径も数 $\text{m} \sim 10 \text{ m}$ と小さいため、大口径化が難しい。最近、Fujikura らは、GaN 結晶の強度を成長条件により変化させることによって

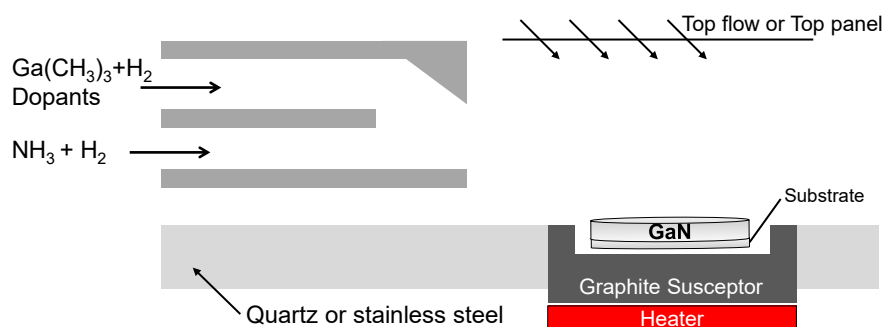


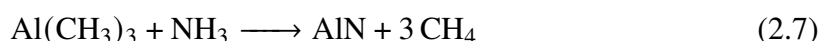
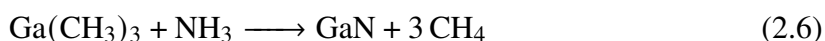
図 2.6 MOVPE 法における反応炉の模式図

6 インチの自立 GaN 基板の成長に成功している [17]。また、厚膜化 (>6 mm) にも成功しており、転位密度を 10^5 cm^{-2} 程度まで低減させている。

2.2.3 有機金属気相エピタキシャル成長 (MOVPE) 法

MOVPE(Metal Organic Vapor Phase Epitax) 法は有機金属を原料とした気相エピタキシー法である。有機金属を用いるのは、単体の金属元素と比較して蒸気圧が非常に高いためである。MOVPE 法は、多数枚成長や装置の大型化が可能であり、量産化に適した成長法である。現在、市販される光デバイスや HEMT は、この MOVPE 法により作製されている。図 2.6 に MOVPE 法における反応炉の模式図を示した。MOVPE 法における GaN の成長温度は約 $900 \sim 1100^\circ\text{C}$ と高温であるため、基板以外の冷却と熱対流抑制が反応炉設計において重要である。反応炉には、単純な水平型 (図 2.6 において Top panel の場合) や、トップフローにより基板上の熱対流を抑制させたツーフロー型などがある [18]。基板は、サセプター上に設置し、ヒーターにより加熱される。加熱方法には、抵抗加熱・高周波誘導加熱・ランプ加熱などがある。また、図 2.6 に示す様に、有機金属と NH_3 はサセプターの直前まで分離して供給される。

窒化物半導体の成長は、Ga, Al 原料としてそれぞれ、トリメチルガリウム $\text{Ga}(\text{CH}_3)_3$ 、トリメチルアルミニウム $\text{Al}(\text{CH}_3)_3$ が用いられ、キャリアガス (H_2 や N_2) により反応炉に供給され、加熱された基板表面で窒素の原料であるアンモニア NH_3 ガスと反応することによって生じる。GaN と AlN は、以下の反応により成長される。



AlGaN 等の三元混晶や AlGaInN 四元混晶の成長における組成制御は、III 族原料ガスの供給量比と基板温度の適正化によって行われる。また、ヘテロ構造の成長時には、格子不整合が存在することに注意が必要である。AlGaN/GaN 構造では、Al 組成比を高くすると格子不整合度が大きくなりクラックが発生する。また、臨界膜厚を超えて GaN 上に AlGaN を成長するとミスフィット転位も生じる。

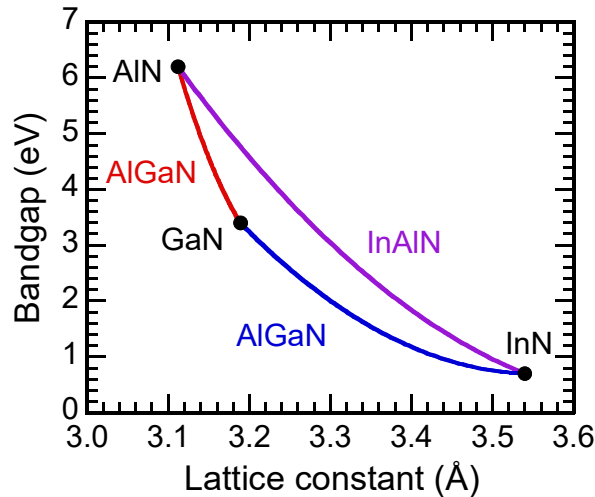


図 2.7 窒化物半導体の禁制帯幅と格子定数

MOVPE 法の課題として、不純物の取り込みが多いことが挙げられる。不純物として、反応炉に使われている石英に由来する Si、キャリアガスや原料の NH_3 に由来する H、有機金属に由来する C、サセプタ由来の Fe[19] 等がある。

2.3 AlGaN/GaN ヘテロ接合

2.3.1 窒化物半導体の混晶とヘテロ接合の多様性

窒化物半導体 (AlN, GaN, InN) は、これらの三元又は四元混晶により、これらの中間的な性質を有する混晶半導体を得ることが出来る。AlGaN 等の三元混晶半導体 ($\text{A}_x\text{B}_{1-x}\text{N}$) におけるバンドギャップと格子定数はベガード則から次式で表される。

$$a(\text{A}_x\text{B}_{1-x}\text{N}) = xa_{\text{AN}} + (1-x)a_{\text{BN}} \quad (2.8)$$

$$E_{G,\text{A}_x\text{B}_{1-x}\text{N}} = xE_{G,\text{AN}} + (1-x)E_{G,\text{BN}} - bx(1-x) \quad (2.9)$$

ここで、 x は A のモル分率 ($0 \leq x \leq 1$)、 $a_{\text{AN}}, a_{\text{BN}}$ はそれぞれ AN と BN の格子定数、 $E_{G,\text{AN}}, E_{G,\text{BN}}$ は AN と BN のバンドギャップである。また、 b はボーイングパラメータと呼ばれ、AlGaN では、 $b=1.0\text{eV}$ [20]、InAlN では $b=3.0\text{eV}$ [21]、InGaN では $b=2.5\text{eV}$ [22] という値が報告されている。図 2.7 に、AlN, GaN, InN とこれらの三元混晶半導体の格子定数とバンドギャップの関係を示す。窒化物半導体は混晶により、幅広いバンドギャップ (0.7~6.2 eV) と格子定数 (3.112~3.545 Å) を有する混晶半導体を得ることができる。

窒化物半導体の最大の特徴は、混晶半導体を用いてヘテロ接合を形成することで高電子移動度トランジスタ (HEMTs) を作製できることにある。AlN と GaN の混晶である AlGaN と GaN のヘテロ接合を用いた、AlGaN/GaN HEMTs は現在の GaN トランジスタの基本構造となっている。また、図 2.7 に示す様に、In 組成を 17% とした InAlN は

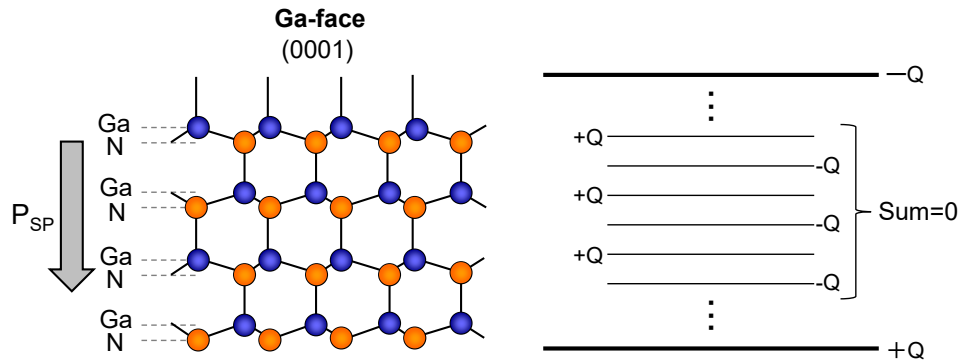


図 2.8 自発分極と内部電界

GaN と格子整合が得られ、トランジスタの微細化を可能にする。

2.3.2 窒化物半導体の分極効果

GaN 系 HEMTs では、分極効果を用いることで、不純物ドーピングすることなく、ヘテロ界面に高密度のキャリアを得ることが可能である。

2.3.2.1 自発分極

ウルツ鉱型構造を取る窒化物半導体では、窒素が Al, Ga, In と比べて電気陰性度が非常に大きいので、III族原子は正に帯電し、窒素原子は負に帯電する。その結果、 c 軸方向に分極が生じ、これを自発分極 (P_{SP}) と呼ぶ。図 2.8 に示す様に、結晶内部では分極は打ち消されるが、境界面では非対称性から、III族極性面に負電荷が、N 極性面に正電荷が現れ、内部電界が生じる。窒化物半導体の自発分極の大きさは、以下の値が Bernardini らによって報告されている [23]。

$$P_{SP}^{AlN} = -0.081 \text{ (C/cm}^2\text{)} \quad (2.10)$$

$$P_{SP}^{GaN} = -0.029 \text{ (C/cm}^2\text{)} \quad (2.11)$$

$$P_{SP}^{InN} = -0.032 \text{ (C/cm}^2\text{)} \quad (2.12)$$

この AlN, GaN, InN の自発分極を電界に換算すると、それぞれ約 10.2, 3.4, 2.4 (MV/cm) となる。図 2.3(a) にも示す様に、上下に位置する III 族原子と N 原子間にはクーロン引力が働き、この力により III 族原子と N 原子が理想的な位置からずれ、結晶内に歪みを生じさせる。これが、窒化物半導体における大きな自発分極の一因となっている。表 2.2 に、窒化物半導体の a, c 軸方向の格子定数と、その比 (c/a) を示しているが、理想の c/a 比からずれが生じており、 c 軸方向に歪みが生じていることが分かる。この歪みが大きいほど (c/a が小さくなるほど)、自発分極は大きくなる。

表 2.2 窒化物半導体の格子定数・弾性定数・圧電定数

Parameters	AlN	GaN	InN
格子定数 $a(\text{\AA})^a$	3.112	3.189	3.545
格子定数 $b(\text{\AA})^a$	4.982	5.185	5.703
c/a	1.601	1.626	1.609
$c/a(\text{ideal})^b$	1.619	1.634	1.627
弾性定数 C_{11} (GPa)	410 ^c	370 ^c	223 ^a
C_{12} (GPa)	140 ^c	145 ^c	115 ^a
C_{13} (GPa)	100 ^c	110 ^c	92 ^a
C_{33} (GPa)	390 ^c	390 ^c	224 ^a
C_{44} (GPa)	120 ^c	90 ^c	48 ^a
圧電定数 e_{31} (C/m ²) ^b	-0.60	-0.49	-0.57
e_{33} (C/m ²) ^b	1.46	0.73	0.97

^aRef.[24], ^bRef.[23], ^cRef.[25]

2.3.2.2 ピエゾ分極

格子不整合系でのヘテロ接合時には、自発分極に加えて格子歪みに起因するピエゾ分極 (P_{PE}) が発生する。AlGaIn/GaN ヘテロ接合を例にすると、**図 2.7** に示す様に、 a 軸方向の格子定数は AlGaIn の方が GaN よりも小さい。格子定数の大きな GaN 上に AlGaIn 層をエピタキシャル成長させると、AlGaIn に引っ張り歪みが生じる。**図 2.9(a)** に示す様に、歪みがない場合、電気双極子モーメントは互いに相殺されゼロとなる。しかし、面内に引っ張り歪みを受けると、**図 2.9(b)** に示す様に、III 族原子 (Ga, Al) を中心として正四面体の底面を形成する 3 つの N 原子が c 軸と成す角が θ_1 から θ_2 に変化 ($\theta_2 > \theta_1$) し、内部電界のバランスが崩れ、 $P_1 + P_2 + P_3 + P_4 = P_{\text{PE}}$ として、ピエゾ分極 P_{PE} が生じる。ピエゾ分極は、自発分極とは異なり、閃亜鉛鉱型構造でも生じる。

ウルツ鉱型構造において、上部層 (AlGaIn/GaN ヘテロの場合は AlGaIn 層) に生じる圧電分極は以下の式で表される。

$$\begin{pmatrix} P_x \\ P_y \\ P_z \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & e_{15} & 0 \\ 0 & 0 & 0 & e_{15} & 0 & 0 \\ e_{31} & e_{31} & e_{33} & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} \varepsilon_{xx} \\ \varepsilon_{yy} \\ \varepsilon_{zz} \\ \varepsilon_{yz} \\ \varepsilon_{zx} \\ \varepsilon_{xy} \end{pmatrix} = \begin{pmatrix} e_{15}\varepsilon_{zx} \\ e_{15}\varepsilon_{zy} \\ e_{31}(\varepsilon_{xx} + \varepsilon_{yy}) + e_{33}\varepsilon_{zz} \end{pmatrix} \quad (2.13)$$

ここで、 c 軸垂直平面を xy 平面とし、 c 軸方向を z 軸としている (x は $[1\bar{1}00]_m$ 方向、 y は $[11\bar{2}0]_a$ 方向に対応する)。また、 $x \equiv 1, y \equiv 2, z \equiv 3$ の対応関係がある。 e_{ij} は圧電定数、 ε は歪み量である。 c 面上の AlGaIn/GaN 構造では圧電分極は z 軸方向 (c 軸方向)

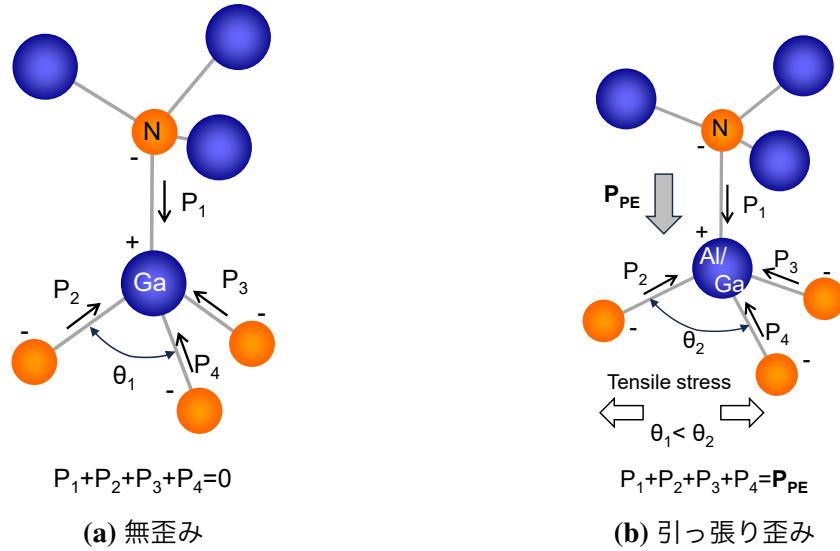


図 2.9 ピエゾ分極のメカニズム

にのみ生じるので、 P_z のみを考える ($P_x = P_y = 0$)。歪み量 ε は以下のようになる (二軸性応力なので、 x, y 方向には等方的な歪みとなる)。

$$\varepsilon_{xx} = \varepsilon_{yy} = \frac{a - a_0}{a_0}, \quad \varepsilon_{zz} = \frac{c - c_0}{c_0} \quad (2.14)$$

ここで、 a_0, c_0 は無歪み時の格子定数 (AlGa_{1-x}GaN の格子定数) で、 a, c は歪み後の格子定数である。また、結晶に印可される応力 σ と歪み ε は弾性定数 C を用いて以下の関係式で表される。

$$\begin{pmatrix} \sigma_{xx} \\ \sigma_{yy} \\ \sigma_{zz} \\ \sigma_{yz} \\ \sigma_{zx} \\ \sigma_{xy} \end{pmatrix} = \begin{pmatrix} C_{11} & C_{12} & C_{13} & 0 & 0 & 0 \\ C_{12} & C_{11} & C_{13} & 0 & 0 & 0 \\ C_{13} & C_{13} & C_{33} & 0 & 0 & 0 \\ 0 & 0 & 0 & C_{44} & 0 & 0 \\ 0 & 0 & 0 & 0 & C_{44} & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{C_{11} - C_{12}}{2} \end{pmatrix} \begin{pmatrix} \varepsilon_{xx} \\ \varepsilon_{yy} \\ \varepsilon_{zz} \\ \varepsilon_{yz} \\ \varepsilon_{zx} \\ \varepsilon_{xy} \end{pmatrix} \quad (2.15)$$

ここで、 z 方向には応力が加わらないので、 $\sigma_{yz} = \sigma_{zx} = \sigma_{zz} = 0$ が成り立つ。よって、式 (2.15) より、 z 方向成分を含む歪み量は以下のようになる。

$$\varepsilon_{33} \equiv \varepsilon_{zz} = -2 \frac{C_{13}}{C_{33}} \varepsilon_{xx} \quad (2.16)$$

$$\varepsilon_{yz} = \varepsilon_{zx} = 0 \quad (2.17)$$

式 (2.13), (2.14), および (2.16) より、AlGa_{1-x}GaN に生じる piezoelectric 分極は以下のようになる。

$$\begin{aligned} P_{PE}^{AlGaN} &= P_z = e_{31}(\varepsilon_{xx} + \varepsilon_{yy}) + e_{33}\varepsilon_{zz} \\ &= 2 \frac{a - a_0}{a_0} \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right) \end{aligned} \quad (2.18)$$

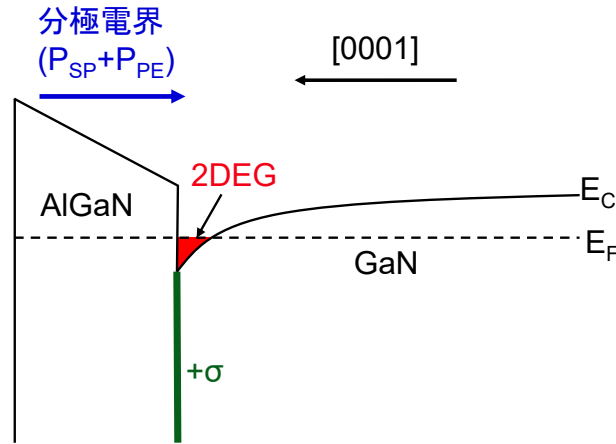


図 2.10 AlGaN/GaN ヘテロ構造における伝導帯のバンド図

ここで、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ において、 $[e_{31} - e_{33}(C_{13}/C_{33})]$ は常に負となるため、 P_{PE} は引張り歪み ($a > a_0$) に対して負となり、圧縮歪み ($a < a_0$) に対して正となる。従って、AlGaN に引張り歪みが生じる Ga 面 AlGaN/GaN ヘテロ構造では、 piezo 分極と自発分極は平行の向きとなる。但し、AlGaN 膜厚が臨界膜厚を超えると、歪みが緩和され、piezo 分極が消失し、ヘテロ界面での分極電荷密度は減少する。

このように自発分極と piezo 分極による分極効果によって、図 2.10 に示すようにヘテロ界面で AlGaN のバンドが下向きに曲げられる。分極が大きくなると、伝導帯がフェルミ準位より下に曲げられ、AlGaN/GaN ヘテロ界面に三角ポテンシャルが形成され、二次元電子ガス (2DEG) の形成につながる。この様に、窒化物半導体のヘテロ接合では、半導体に意図的に不純物をドーピングすることなく、内部電界が生じる。そのため、ヘテロ界面に生じる 2DEG は、不純物散乱の影響を受けず、非常に高い移動度を示すことが知られている。このような、特徴を利用したトランジスタを、高電子移動度トランジスタ (HEMTs) 又は、ヘテロ接合電界効果トランジスタ (HFETs) と呼ぶ。

2.3.3 分極電荷密度

前述の自発分極と piezo 分極の大きさを計算することで、AlGaN/GaN ヘテロ接合における分極電荷密度が求まる [26]。AlGaN の自発分極は、以下の式で求められる。

$$P_{SP}^{\text{Al}_x\text{Ga}_{1-x}\text{N}} = P_{SP}^{\text{AlN}}x + P_{SP}^{\text{GaN}}(1-x) \quad (2.19)$$

よって、ヘテロ界面における AlGaN と GaN の自発分極電荷の差 ΔP_{SP} は、

$$\Delta P_{SP} = P_{SP}^{\text{Al}_x\text{Ga}_{1-x}\text{N}} - P_{SP}^{\text{GaN}} \quad (2.20)$$

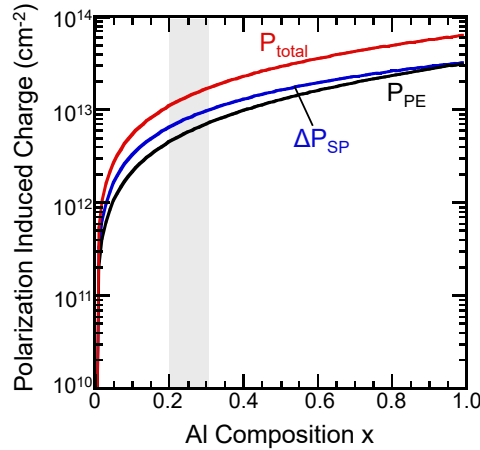


図 2.11 Al_xGa_{1-x}N の Al 組成比と分極電荷密度

と表せる。続いて、ピエゾ分極について考える。Al_xGa_{1-x}N の弾性定数及び圧電定数は以下の式で与えられる。

$$C_{13}(\text{Al}_x\text{Ga}_{1-x}\text{N}) = C_{13}(\text{AlN})x + C_{13}(\text{GaN})(1-x) \quad (2.21)$$

$$C_{33}(\text{Al}_x\text{Ga}_{1-x}\text{N}) = C_{33}(\text{AlN})x + C_{33}(\text{GaN})(1-x) \quad (2.22)$$

$$e_{13}(\text{Al}_x\text{Ga}_{1-x}\text{N}) = e_{13}(\text{AlN})x + e_{13}(\text{GaN})(1-x) \quad (2.23)$$

$$e_{33}(\text{Al}_x\text{Ga}_{1-x}\text{N}) = e_{33}(\text{AlN})x + e_{33}(\text{GaN})(1-x) \quad (2.24)$$

ここで、 $C_{13}(\text{AlN or GaN})$, $C_{33}(\text{AlN or GaN})$ は AlN, GaN の弾性定数である。また、 $e_{13}(\text{AlN or GaN})$, $e_{33}(\text{AlN or GaN})$ は AlN, GaN の圧電定数である。これらの定数は、表 2.2 にその値を示した。これらの式を式 (2.18) に代入することで、Al_xGa_{1-x}N のピエゾ分極電荷が求まる。

以上から、AlGa_xN/GaN ヘテロ界面での総分極電荷密度は、

$$P_{\text{total}} = \Delta P_{\text{SP}} + P_{\text{PE}}^{\text{Al}_x\text{Ga}_{1-x}\text{N}} \quad (2.25)$$

と表される。図 2.11 に、Al_xGa_{1-x}N の Al モル分率 x と分極電荷密度の計算結果を示す。通常、Al_xGa_{1-x}N/GaN ヘテロ接合では、Al 組成比は 20~30% が用いられる。この組成比範囲では、 P_{total} は約 10^{13} cm^{-2} となり、一般的な Si や SiC MOS の界面反転層キャリア密度よりも一桁高い値を示す。

2.4 AlGa_xN/GaN 高電子移動度トランジスタ

2.4.1 基本構造と動作原理

図 2.12 に、AlGa_xN/GaN 高電子移動度トランジスタ (HEMTs) の断面構造とゲート直下のエネルギーバンド (伝導帯) の模式図を示す。AlGa_xN/GaN ヘテロ構造は、基板上にバッファ層 (C や Fe ドープ層)、その上にチャネル層としてアンドープの GaN 層、バ

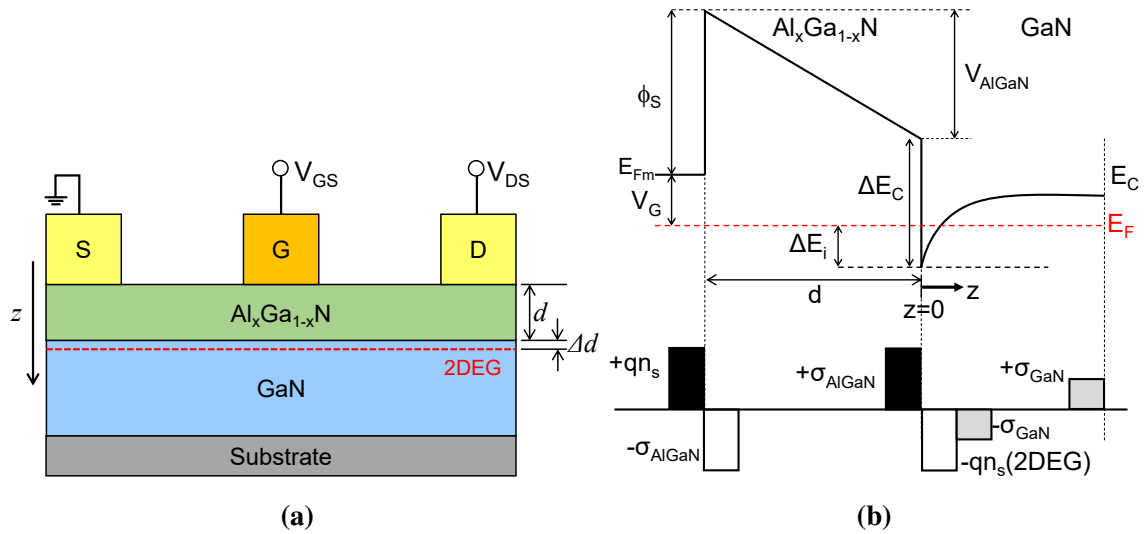


図 2.12 AlGaIn/GaN HEMTs の (a) 断面構造、(b) ゲート金属直下のエネルギーバンド図

リア層として $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層が順に成長された構造となっている。オーミック電極であるソース及びドレイン電極を挟んでゲート電極が、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層とショットキー接触を形成している。AlGaIn/GaN HEMTs は、前述の通り分極効果によりヘテロ界面のポテンシャル井戸に 2次元電子ガス (2DEG) が形成されるため、ノーマリオン動作となる。しきい値電圧以上のゲート電圧を印加することで、2DEG 密度を変調し、ドレイン電圧を印加すると、ゲート電圧変化に応じて増幅されたドレイン電流が流れる。また、ゲート電極と 2DEG の間隔は、AlGaIn バリア層厚さとほぼ等しい為、AlGaIn 層は一定の容量を有する誘電体と見なせる。ゲート電圧 (V_G) と 2DEG 密度の関係は、深さ方向のポアソン方程式を解くことにより求められる。図 2.12(b) はゲート直下のエネルギーバンド図であり、図中の ϕ_B はショットキーバリア高さ、 E_F はフェルミレベル、 E_i は 2DEG 密度が 0 の時のフェルミエネルギーである。境界条件は、

$$V(z) = \begin{cases} 0 & (z = 0) \\ -V_{\text{AlGaIn}} & (z = -d) \end{cases} \quad (2.26)$$

である。ここで、 $V(z)$ は任意の位置におけるポテンシャルであり、ポアソン方程式を解くことにより求まる。ポアソン方程式は、以下の式で表される。

$$\frac{d^2V(z)}{dz^2} = -\frac{q\sigma(z)}{\varepsilon} \quad (2.27)$$

ここで、 ε は $\text{Al}_x\text{Ga}_{1-x}\text{N}$ の誘電率、 $\sigma(z)$ は分極電荷密度である。また、AlGaIn バリア層の深さ方向の伝導帯電位差 V_{AlGaIn} は以下の式で表せる。

$$V_{\text{AlGaIn}} = -F_S d + \frac{q\sigma d}{\varepsilon} \quad (2.28)$$

ここで、 F_S はヘテロ界面での電界強度、 d は AlGaIn 層厚さである。ここで、ガウスの定理から、 F_S と 2DEG 密度 (n_{2DEG}) の関係は次式で表せる。

$$qn_{2DEG} = \varepsilon F_S \quad (2.29)$$

また、図 2.12(b) より、 V_{AlGaIn} は以下の式で表される。

$$qV_{AlGaIn} = q\phi_s - qV_{GS} + \Delta E_i - \Delta E_C \quad (2.30)$$

式 (2.28) から (2.30) より、 F_S を消去し、 n_{2DEG} と V_G の関係を求めると次のようになる。

$$n_{2DEG} = \frac{\varepsilon}{q(d + \Delta d)} \left\{ V_{GS} - \left(\phi_B - \frac{\Delta E_C}{q} - \frac{q\sigma d}{\varepsilon} + \frac{\Delta E_i}{q} \right) \right\} \quad (2.31)$$

ここで、 Δd は、波動関数の拡がり由来するヘテロ界面から 2DEG までの距離であり、GaIn 系 HEMT では、 Δd は、2 nm である [27]。式 (2.31) より、しきい値電圧 V_{th} は次式で表される。

$$V_{th} = \phi_s - \frac{q\sigma d}{\varepsilon} - \frac{\Delta E_C}{q} + \frac{\Delta E_i}{q} \quad (2.32)$$

2.4.2 電流-電圧特性

電界効果トランジスタ (FET) では、ドレイン電圧によりチャネルに沿った横方向の電界が生じる。チャネルに沿った横方向座標 x における 2DEG 密度とチャネル電位を $n_s(x), V(x)$ とすると、式 (2.31) より、

$$n_s(x) = \frac{\varepsilon}{qd_{AlGaIn}} (V_G - V_{th} - V(x)) \quad (2.33)$$

となる。ここで、GaIn 系 HEMT では Δd と ΔE_i は無視できる。グラデュアル・チャネル近似のもとで、チャネル中のある点 x におけるドレイン電流は以下の式で表せる。

$$I_{DS} = W_G \cdot q \cdot n_s(x) \cdot v(x) \quad (2.34)$$

ここで、 W_G はゲート幅、 $v(x)$ はある点でのキャリア速度である。低電界では移動度 ($\mu = v/E$) は一定となるが、高電界下ではキャリア速度は飽和する。キャリア速度と電界の関係は、経験的に次の式で表せることが知られている [28, 29]。

$$v(E) = \frac{\mu E}{(1 + (E/E_C)^n)^{1/n}} \quad (2.35)$$

電子の場合は $n = 2$ 、正孔の場合は $n = 1$ である。 E_C は臨界電界で、キャリア速度が飽和するときの印加電界のことであり、次式で与えられる。

$$E_C = \frac{v_{sat}}{\mu} \quad (2.36)$$

ここで、 v_{sat} はキャリアの飽和速度である。電子の場合を考えるには $n = 2$ についての考える必要がある。しかし、 $n = 2$ の場合の解の導出は煩雑である [30]。ここでは、 $n = 1$ の場合を考える。すなわち、

$$v(E) = \frac{\mu E}{1 + E/E_C} \quad (2.37)$$

の場合を考える。式 (2.37) を式 (2.34) に代入すると、

$$I_{DS} = \frac{W_G \mu C \{ (V_G - V_{th}) - V(x) \} \frac{dV(x)}{dx}}{1 + \frac{1}{E_C} \frac{dV(x)}{dx}} \quad (2.38)$$

ドレイン電流はチャンネルに方向に対して一定であるので、 $x = 0 \sim L_G$ で積分して、 I_{DS} について整理すると、ドレイン電流の式は以下の様になる。

$$I_{DS} = \frac{\mu(W_G/L_G)C}{1 + V_{DS}/L_G E_C} \left\{ (V_G - V_{th})V_{DS} - \frac{1}{2}V_{DS}^2 \right\} \quad (2.39)$$

続いて、飽和領域におけるドレイン電流 $I_{DS,sat}$ を考える。 $dI_{DS}/dV_{DS} = 0$ より、

$$I_{DS,sat} = \beta L_G E_C (V_G - V_{th} - V_{DSsat}) \quad (2.40)$$

ここで、 $\beta = W_G \mu C / L_G$ である。また、式 (2.39) で $V_{DS} \rightarrow V_{DSsat}$ と置くと、

$$I_{DS,sat} (V_{DSsat} + L_G E_C) = \beta L_G E_C \left\{ (V_G - V_{th})V_{DSsat} - \frac{V_{DSsat}^2}{2} \right\} \quad (2.41)$$

式 (2.40) と式 (2.41) は一致するので、 V_{DSsat} について解くと、

$$V_{DSsat} = \sqrt{(L_G E_C)^2 + 2(L_G E_C)(V_G - V_{th})} - L_G E_C \quad (2.42)$$

となる。式 (2.40) に式 (2.42) を代入することで、飽和領域におけるドレイン電流 $I_{DS,sat}$ は以下のようにになる。

$$I_{DS,sat} = \frac{1}{2} \frac{W_G \mu C}{L_G} (L_G E_C)^2 \left(\sqrt{1 + \frac{2(V_{GS} - V_{th})}{L_G E_C}} - 1 \right)^2 \quad (2.43)$$

である。また、相互コンダクタンスは、

$$g_m = \left(\frac{\partial I_{DS,sat}}{\partial V_G} \right)_{V_D=const.} = \frac{W_G \mu C}{L_G} (L_G E_C) \left(1 - \frac{1}{\sqrt{1 + \frac{2(V_G - V_{th})}{L_G E_C}}} \right) \quad (2.44)$$

と表せる。また、 $V_{GS} - V_{th} = qn_s/C$ を満たすときに最大値を取る。

キャリア速度は電界を加えていくと最終的には飽和する。この時のキャリア速度を v_{sat} とすると、式 (2.34) に代入すると、

$$I_{DS}^{sat} = qW_G n_s v_{sat} = W_G C (V_G - V_{th}) v_{sat} \quad (2.45)$$

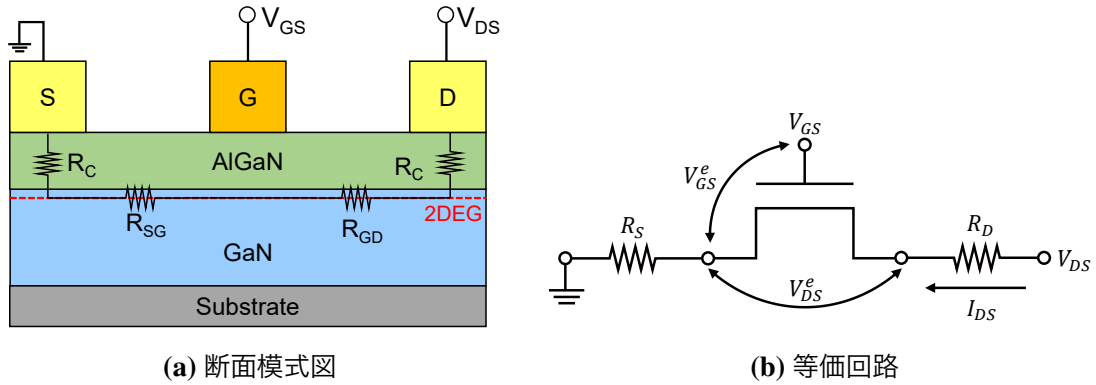


図 2.13 AlGaIn/GaN HEMT の寄生抵抗を含むデバイス (a) 断面図 (b) 等価回路図

となる。このように、速度飽和が起こると、ドレイン電流がチャンネル長に依存しなくなる。このとき、相互コンダクタンス g_m^{sat} は

$$g_m^{sat} = \frac{dI_{DS}^{sat}}{dV_G} = W_G v_{sat} C \quad (2.46)$$

と表される。

2.4.2.1 寄生抵抗成分を考慮した電流-電圧特性

電流電圧特性をより正確に解析するには、FET の寄生抵抗を考慮することが必要である。図 2.13 に、AlGaIn/GaN HEMT の構造と寄生抵抗を含む単純な等価回路を示す。ここで、 R_C はコンタクト抵抗、 R_{GS} 、 R_{GD} は、それぞれゲート-ソース間とゲート-ドレイン間のチャンネル抵抗である。寄生ソース抵抗 R_S は、ソース電極と半導体のコンタクト抵抗とソース・ゲート間のアクセス領域の抵抗 R_{SG} の和となる。また、ドレイン側には同様に寄生ドレイン抵抗 R_D が存在する。よって、寄生ドレイン抵抗と寄生ソース抵抗は以下の式で表せる。

$$R_D = \frac{R_C}{W_G} + \frac{1}{qN_S\mu} \frac{L_{GD}}{W_G} = \frac{R_C}{W_G} + R_{SH} \frac{L_{GD}}{W_G} \quad (2.47)$$

$$R_S = \frac{R_C}{W_G} + \frac{1}{qN_S\mu} \frac{L_{GS}}{W_G} = \frac{R_C}{W_G} + R_{SH} \frac{L_{GS}}{W_G} \quad (2.48)$$

ここで、 W_G はゲート幅、 L_G はゲート長、 L_{GD} はゲート・ドレイン間距離、 L_{GS} はゲート・ソース間距離、 q は素電荷量、 N_S は 2DEG 密度、 μ は 2DEG の移動度、 $R_{SH}(= 1/qN_S\mu)$ はシート抵抗である。これらの抵抗を考慮すると、実効的なドレイン電圧 (V_{DS}^e) とゲート電圧 (V_{GS}^e) は、図 2.13(b) より、それぞれ以下ようになる。

$$V_{DS}^e = V_D - (R_S + R_D)I_{DS} \quad (2.49)$$

$$V_{GS}^e = V_G - R_S I_{DS} \quad (2.50)$$

となる。これらの式を式 (2.39) に代入すると、ドレイン電流の式は、以下のように表せる。

$$I_{DS} = \frac{A}{1 + V_{DS}^e/B} \left[(V_{GS}^e - V_{th})V_{DS}^e - \frac{V_{DS}^e{}^2}{2} \right] \quad (2.51)$$

ここで、A と B は、

$$A = \frac{\mu W_G C}{L_G}, \quad B = \frac{v_{sat} L_G}{\mu} \quad (2.52)$$

である。式 (2.51) を I_{DS} について解くと、

$$I_{DS} = \frac{-Y + \sqrt{Y^2 - 4X \cdot Z}}{2X} \quad (2.53)$$

$$X = (R_S + R_D) \left\{ \frac{A}{2}(R_S - R_D) - \frac{1}{B} \right\}$$

$$Y = A \{ V_{DS} R_D - (V_{GS} - V_{th})(R_S + R_D) \} - 1 - \frac{V_{DS}}{B}$$

$$Z = A \left\{ (V_G - V_{th})V_{DS} - \frac{1}{2}V_{DS}^2 \right\}$$

寄生ドレイン抵抗が大きくなると、knee 電圧のシフトとオン抵抗の増大が生じる。一方、寄生ソース抵抗が大きくなると、knee 電圧は変化せずに、飽和ドレイン電流値の低下とオン抵抗の増大が生じる。

相互コンダクタンス g_m について考えると、式 (2.45) と (2.50) より、寄生抵抗を含むドレイン電流は以下の式で表される。

$$\begin{aligned} I_{DS}^{sat} &= W_G C (V_G - R_S I_{DS}^{sat} - V_{th}) v_{sat} \\ \Leftrightarrow I_{DS}^{sat} &= \frac{W_G C (V_G - V_{th}) v_{sat}}{1 + W_G C v_{sat} R_S} \end{aligned} \quad (2.54)$$

よって、寄生抵抗 (ソース抵抗) を考慮した相互コンダクタンス g_m^{ext} は、寄生抵抗成分を除外した真性相互コンダクタンス $g_m^{int} (= W_G C v_{sat})$ を用いて、

$$g_m^{ext} = \frac{g_m^{int}}{1 + R_S g_m^{int}} \quad (2.55)$$

と表される。

2.4.3 容量-電圧特性

図 2.14(a) に、2 種類の AlGaIn 膜厚 ($d_{AlGaIn}^1 > d_{AlGaIn}^2$) の C-V 特性の測定例を示す。AlGaIn/GaN ヘテロ構造では、2DEG がヘテロ界面に局在しているため、このようなステップ状の容量値が得られる。C-V 特性の立ち上がり電圧は、HEMT におけるしきい

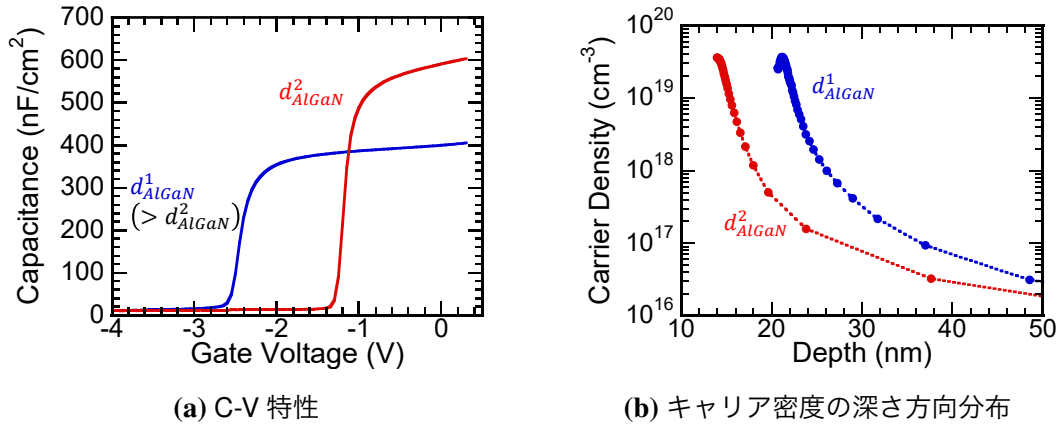


図 2.14 異なる AlGaIn 膜厚を有する AlGaIn/GaN ショットキーゲート構造 (a) 容量電圧特性と (b) キャリア密度分布

値電圧と一致する。この時、AlGaIn 膜厚が薄い場合、2DEG 密度が小さくなる為、しきい値電圧は図に示すように浅くなる。一方、立ち上がり後の一定値に近い容量値は、AlGaIn 容量となる。このゲート電圧領域は、しきい値電圧以上であり、AlGaIn/GaN 界面に 2DEG が形成されており、ゲート金属と GaN 層に挟まれたキャパシタと見なせるためである。実際には、ゲート電圧の増加に伴い、2DEG 密度も増加するため、容量値は緩やかに上昇し続ける。よって、この領域の C-V 特性からキャリア密度及びキャリア密度の深さ方向分布の情報を得ることが可能である。キャリア密度 N_{C-V} と深さ z_{C-V} は以下の式で求められる [26]。

$$N_{C-V} = \frac{C^3}{q\epsilon} \frac{dV}{dC} \quad (2.56)$$

$$z_{C-V} = \frac{\epsilon}{C} \quad (2.57)$$

ここで、 V はゲート電圧、 C は測定された容量値 ($F\text{cm}^{-2}$)、 ϵ は AlGaIn 層の誘電率、 q は電気素量である。図 2.14(b) には、これらの式を用いて求めた、深さ方向のキャリア密度分布の計算結果である。この様に、AlGaIn の膜厚の違いがはっきりと見て取ることができる。また、2DEG 密度は以下の式から求めることができる。

$$n_{2DEG} = \int_{-\infty}^{\infty} N_{C-V}(z_{C-V}) dz_{C-V} \quad (2.58)$$

2.4.4 高周波特性

図 2.15 に、GaN 系 HEMTs の小信号等価回路を示す。ゲート上の電荷が ΔQ だけ変化すると、チャンネルでも ΔQ の電荷変化が生じる。デバイスが、この変化に応答するのに必要な時間を Δt とすると、チャンネル内の電流 (ソース-ドレイン間を流れる電流) I_D

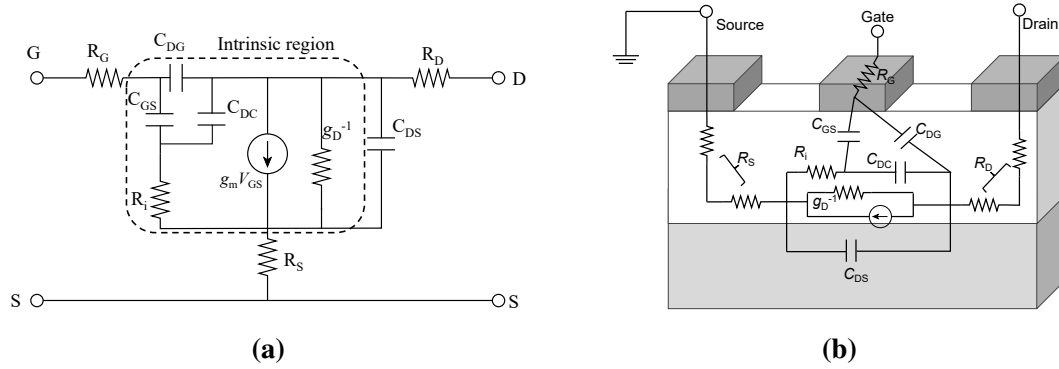


図 2.15 GaN HEMTs の (a) 小信号等価回路 (b) 素子構造の断面模式図

は、次式のようになる。

$$\Delta I_D = \frac{\Delta Q}{\Delta t} \quad (2.59)$$

ここで、 Δt は、電子がデバイス内を移動に必要な平均時間 τ と考えることができる。また、相互コンダクタンス g_m は、

$$\begin{aligned} g_m &= \left. \frac{\partial I_D}{\partial V_G} \right|_{V_D} = \left. \frac{\partial I_D}{\partial Q} \right|_{V_D} \left. \frac{\partial Q}{\partial V_G} \right|_{V_D} \\ &= \frac{C_G}{\Delta t} = \frac{C_G}{\tau} \end{aligned} \quad (2.60)$$

ここで、 C_G がゲート-チャンネル間のキャパシタンスであり、ゲート電圧とゲート電荷の関係を表す。また、図 2.15 に示す様に、 C_G は、ゲート-ソース間キャパシタンス C_{GS} とゲート-ドレイン間キャパシタンス C_{GD} の和で与えられる。ドレインコンダクタンス g_D は、次式で定義される。

$$g_D = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS}} \quad (2.61)$$

寄生成分としては、ゲート抵抗 R_G 、ドレイン抵抗 R_D 、ソース抵抗 R_S がある。また、寄生容量として、ドレイン-ソース間容量 (C_{DS})、ドレイン-チャンネル間容量 (C_{DC}) がある。高周波増幅器における重要なパラメータに、カットオフ周波数 (電流利得遮断周波数) f_T がある。 f_T は出力を短絡した状態で測定され、電流利得が 1 となる最大周波数のことである。図 2.16(a) は、簡略化した AC 等価回路を示しており、入力抵抗を全て R_i 集約されており、出力は $R_{DS} = 1/g_D$ で表されている。カットオフ周波数においては、ゲート電流 I_{in} は、出力チャンネル電流 $g_m V_{GS}$ と等しい。入力電流はゲート容量に起因する電流であるので、以下の式で表される。

$$I_{in} = j\omega C_G V_{GS} \quad (2.62)$$

これが、 $I_{out} = g_m V_{GS}$ と等しく、 $\omega = 2\pi f$ とすると、カットオフ周波数 f_T は次式で与えられることが分かる。

$$f_T = \frac{g_m}{2\pi C_G} = \frac{1}{2\pi\tau} \quad (2.63)$$

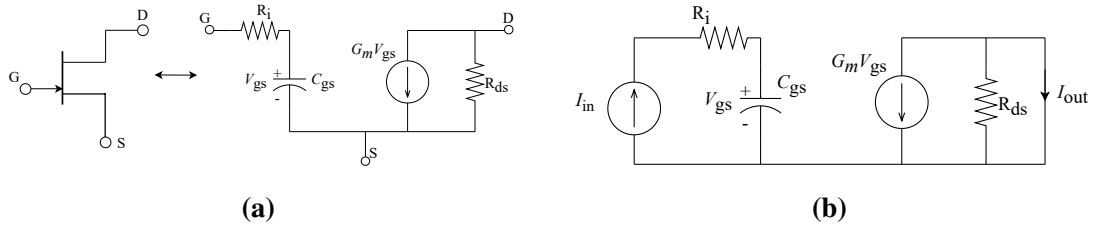


図 2.16 (a) 解析に用いるトランジスタの簡略化した高周波 π モデル、(b) 短絡電流増幅

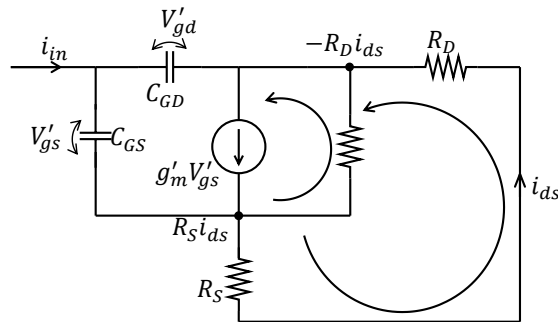


図 2.17 カットオフ周波数に対する寄生抵抗の影響

ここで、 τ はチャネルを通過する電子の通過時間 (遅延時間) であり、電子の速度を飽和速度 (v_s) であると仮定すると、 τ は、

$$\tau = \frac{L}{v_s} \tag{2.64}$$

となる。ここで、 L はチャネル長である。式 (2.63) と (2.64) より、遮断周波数は以下の式でも表される。

$$f_T = \frac{v_s}{2\pi L} \tag{2.65}$$

次に、寄生成分を含む場合を考える。寄生抵抗 R_S と R_D が存在する場合、抵抗 R_{DS} を流れる電流経路が新たに生じる。そのため、抵抗分圧により電流利得は、 $1 + (R_S + R_D)/R_{DS}$ 倍に減少する。また、寄生抵抗によりソース-ドレイン間に電位差が生じるため、ゲート容量成分についても、 C_{GD} での電圧降下は C_{GS} での電圧降下よりも大きくなる。その結果、ミラー効果により、 C_{GD} は、 $(1 + g_m R)$ 倍に増加する (ここで、 $R = (R_S + R_D)/(1 + (R_S + R_D)/R_{DS})$)。これらの影響を式 (2.63) に代入すると、

$$\tau = \frac{C_{GS} + C_{GD}}{g_m} + (C_{GS} + C_{GD})(R_S + R_D) \frac{g_d}{g_m} + C_{GD}(R_S + R_D) \tag{2.66}$$

となる。 g_d と C_{GD} が十分に小さいときは、右辺第 2 項と第 3 項を 0 と近似でき、式 (2.63) 式と一致する。

トランジスタにおけるもう一つの重要な性能指標として、最大発振周波数 (maximum oscillation frequency) f_{\max} がある。 f_{\max} は、電力利得が1となる時の周波数のことであり、以下の式で表される。

$$f_{\max} = \frac{f_T}{2\sqrt{(R_G + R_S)(2\pi f_T C_{GD} + g_d)}} \quad (2.67)$$

参考文献

- [1] J. C. PHILLIPS, *Rev. Mod. Phys.* **42**, 317 (1970).
- [2] S. Strite and H. Morkoç, *J. Vac. Sci. Technol. B Microelectron. Nanom. Struct. Process. Meas. Phenom.* **10**, 1237 (1992).
- [3] W. Utsumi, H. Saitoh, H. Kaneko, T. Watanuki, K. Aoki, and O. Shimomura, *Nat. Mater.* **2**, 735 (2003).
- [4] T. Paskova, D. A. Hanser, and K. R. Evans, in *Proc. IEEE*, Vol. 98 (Institute of Electrical and Electronics Engineers Inc., 2010) pp. 1324–1338.
- [5] F. Kawamura, H. Umeda, M. Morishita, M. Kawahara, M. Yoshimura, Y. Mori, T. Sasaki, and Y. Kitaoka, *Jpn. J. Appl. Phys.* **45**, L1136 (2006).
- [6] H. P. Maruska and J. J. Tietjen, *Appl. Phys. Lett.* **15**, 327 (1969).
- [7] V. S. Ban, *J. Electrochem. Soc.* **119**, 761 (1972).
- [8] A. Koukitu, S.-i. Hama, T. Taki, and H. Seki, *Jpn. J. Appl. Phys.* **37**, 762 (1998).
- [9] T. Narita, K. Tomita, K. Kataoka, Y. Tokuda, T. Kogiso, H. Yoshida, N. Ikarashi, K. Iwata, M. Nagao, N. Sawada, M. Horita, J. Suda, and T. Kachi, *Jpn. J. Appl. Phys.* **59**, SA0804 (2020).
- [10] H. Fujikura, T. Konno, T. Yoshida, and F. Horikiri, *Jpn. J. Appl. Phys.* **56**, 085503 (2017).
- [11] S. Kaneki, T. Konno, T. Kimura, K. Kanegae, J. Suda, and H. Fujikura, *Appl. Phys. Lett.* **124**, 012105 (2024).
- [12] S. Mathis, A. Romanov, L. Chen, G. Beltz, W. Pompe, and J. Speck, *J. Cryst. Growth* **231**, 371 (2001).
- [13] S. Mathis, A. Romanov, L. Chen, G. Beltz, W. Pompe, and J. Speck, *Phys. status solidi* **179**, 125 (2000).
- [14] Y. Oshima, T. Eri, M. Shibata, H. Sunakawa, K. Kobayashi, T. Ichihashi, and A. Usui, *Jpn. J. Appl. Phys.* **42**, L1 (2003).
- [15] W. S. Wong, T. Sands, and N. W. Cheung, *Appl. Phys. Lett.* **72**, 599 (1998).
- [16] K. Motoki, T. Okahisa, S. Nakahata, N. Matsumoto, H. Kimura, H. Kasai, K. Take-moto, K. Uematsu, M. Ueno, Y. Kumagai, A. Koukitu, and H. Seki, *J. Cryst. Growth* **237-239**, 912 (2002).
- [17] H. Fujikura, T. Konno, T. Suzuki, T. Kitamura, T. Fujimoto, and T. Yoshida, *Jpn. J. Appl. Phys.* **57**, 065502 (2018).
- [18] K. Ohkawa, A. Hirako, and M. Yoshitani, *Phys. Status Solidi Appl. Res.* **188**, 621 (2001).
- [19] T. Narita, M. Horita, K. Tomita, T. Kachi, and J. Suda, *Jpn. J. Appl. Phys.* **59**, 105505

- (2020).
- [20] Y. Koide, H. Itoh, M. R. H. Khan, K. Hiramatu, N. Sawaki, and I. Akasaki, *J. Appl. Phys.* **61**, 4540 (1987).
- [21] W. Walukiewicz, S. Li, J. Wu, K. Yu, J. Ager, E. Haller, H. Lu, and W. J. Schaff, *J. Cryst. Growth* **269**, 119 (2004).
- [22] V. Davydov, A. Klochikhin, V. Emtsev, S. Ivanov, V. Vekshin, F. Bechstedt, J. Furthmüller, H. Harima, A. Mudryi, A. Hashimoto, A. Yamamoto, J. Aderhold, J. Graul, and E. Haller, *Phys. status solidi* **230**, R4 (2002).
- [23] F. Bernardini, V. Fiorentini, and D. Vanderbilt, *Phys. Rev. B* **56**, R10024 (1997).
- [24] I. Vurgaftman and J. R. Meyer, *J. Appl. Phys.* **94**, 3675 (2003).
- [25] C. Deger, E. Born, H. Angerer, O. Ambacher, M. Stutzmann, J. Hornsteiner, E. Riha, and G. Fischerauer, *Appl. Phys. Lett.* **72**, 2400 (1998).
- [26] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, L. F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck, *J. Appl. Phys.* **85**, 3222 (1999).
- [27] U. K. Mishra and J. Singh, in *Semicond. Device Phys. Des.* (Springer Netherlands, Dordrecht, 2008) pp. 356–432.
- [28] D. Caughey and R. Thomas, *Proc. IEEE* **55**, 2192 (1967).
- [29] C. Sodini, Ping-Keung Ko, and J. Moll, *IEEE Trans. Electron Devices* **31**, 1386 (1984).
- [30] G. W. Taylor, *AT&T Bell Lab. Tech. J.* **63**, 1325 (1984).

第 3 章

半導体表面・界面の物理

3.1 はじめに

金属/半導体 (M-S)、半導体-半導体 (S-S)、絶縁体/半導体 (I-S) 界面は、半導体デバイスに基本的な構成要素である。この様な界面は、半導体デバイスの性能を大きく左右するため、その特性を理解し制御することが重要である。本章では、まず、表面/界面準位の起源とその影響について記す。次に、金属/半導体界面の物理と表面準位の影響について扱う。更に、I-S 界面における界面準位の影響とその評価法について、容量-電圧 (C-V) 特性を中心に説明する。なお、本論文で扱う半導体材料は全て n 型伝導を示すため、本章で取り扱う半導体は n 型とする。

3.2 半導体表面・界面における電子捕獲準位

3.2.1 表面・界面準位の起源

半導体表面や半導体とその他の材料の界面では、バンドギャップ中に電子準位が形成され、“表面準位”又は“界面準位”と呼ばれている。この様なギャップ中準位では、フェルミ準位の位置に応じてキャリアの捕獲・放出が生じ、荷電状態を変化させるため、半導体デバイスにおける様々な動作不安定性や信頼性の低下につながる要因となる。そのため、表面・界面準位の理解は、非常に重要である。本節では、表面・界面準位の起源について記述する。

図 3.1 に、Ga 極性 GaN の原子配列の模式図を示した。バルク中での原子配列は周期性を持っているため、バンド分離が生じ、禁制帯が形成される。しかし、この周期性は表面では成立せずに、規則性に乱れが生じる。この様に、半導体表面では周期性の破綻によりエネルギーバンドの分離が曖昧となり、禁制帯中に局在準位が生じると考えられる。更に、図 3.1 に示す様に、結合を形成する電子の相手となる原子が存在しないた

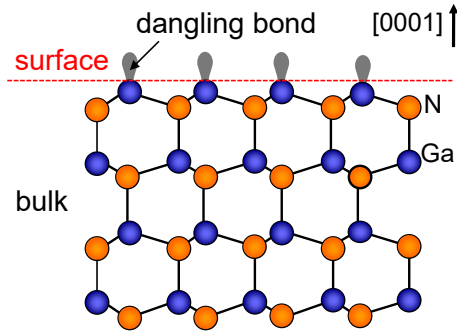


図 3.1 GaN(0001) の原子配列の模式図

め、不対電子の状態となっている。これをダングリングボンド (未結合手) と呼ぶ。このダングリングボンドの電子は化学的に活性であり、禁制帯中に局在準位を形成する。以上の理由から、現実の半導体では、欠陥の無い完全結晶であっても、禁制帯中に電子捕獲準位が形成される。これを、表面準位と呼んでいる。この様な真性的表面準位の発生は、1939 年に Shockley[1] によって予言されており、Shockley 準位とも呼ばれる。

Tersoff[2] は、図 3.2 に示す様に、禁制帯中の表面準位は、半導体の伝導帯と価電子帯からの状態密度の染み出しにより形成されるとしている。そのため、ミッドギャップより上側では伝導帯の性質を受け継いだ電子準位、下側では価電子帯の性質を持つ準位が形成され、その境界を branch point と呼ぶ。この点では、両バンドから染み出した波動関数が最も減衰するため、準位密度は最小値を取る。一方で、両バンド近傍では準位密度は高くなる。よって、図 3.2 に示す様に、一般的に表面準位は U 字型に連続分布する。この様にギャップ中準位は、エネルギー分布を持つため、準位密度は、単位面積当たり且つ単位エネルギー当たりの量として表現され、次元は $[\text{cm}^{-2} \text{eV}^{-1}]$ となる。また、表面準位の荷電状態も、伝導帯と価電子帯の性質を引き継ぐ。伝導帯は、電子が存在しない状態が中性であり、自由電子が生成されると負電荷が現れる。すなわち、電子準位が電子を占有すると負電荷となり、非占有で中性となる。これはアクセプタと同様の振る舞いであることから、表面準位の伝導帯側の準位をアクセプタ型と呼ぶ。一方、価電子帯は電子で占有されている状態が中性であり、電子が抜けると正孔が発生し正に帯電する。この様な性質の準位を、ドナー型準位と呼ぶ。これら 2 種類の準位の分岐点 (branch point) では電荷が発生しないため、電荷中性点 (Charge Neutrality Level, E_{CNL}) と呼ばれている。

この様な周期性の破綻による真性的な準位以外にも、ギャップ中に外因性の準位が形成される場合がある。不純物をドーピングした際には、バンドギャップ中に不純物準位が形成される。また、実際の半導体表面では、結晶成長やプロセス中に導入される空孔等の表面欠陥や、異種原子の吸着が存在し、表面に固有の離散準位を形成する場合がある。例えば、GaN 中の Ga 空孔と N 空孔は、それぞれ価電子帯と伝導帯近傍に離散準位を形成することが報告されている [3-5]。この様な表面欠陥は、離散準位の形成だけ

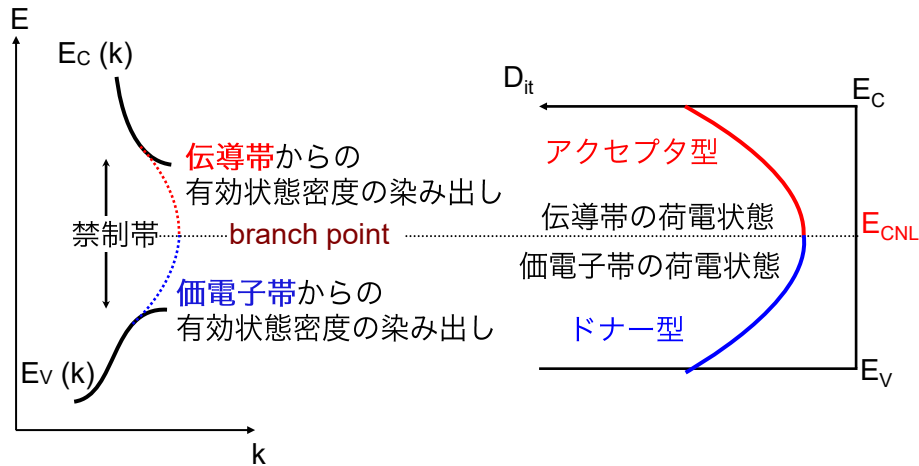


図 3.2 真性表面準位のモデル

では無く、近接ボンドの歪みを生じさせることが報告されている [6]。例えば、Ga 空孔の形成は第 2 層の窒素原子のダングリングボンドを 2 つ生じさせることになる。このダングリングボンドによる電荷変化の為に、最近接の Ga-N ボンドに歪みが生じ、結合角や結合長の変化が生じる。この様な格子歪みは、表面欠陥の種類、近接の原子配列、ダングリングボンド等の影響を受けるため、離散的ではなく、エネルギー的に幅を持つ連続準位密度を高めることにつながる。DIGS(disorder-induced gap state) モデル [7] では、この様な表面でのボンドの乱れが、エネルギーと空間の両方に密度分布を持つ電子準位を作り出すとしている。また、 m 面 GaN 表面では、理論計算から Ga-N ダイマー形成が予測されている [8–10]。この様な表面での原子再構成は、エネルギーの幅を持つ表面バンドを形成する場合がある。実際の半導体表面・界面では、上記の真性的準位と外因性準位の両方が合体した密度分布を示す。周期性の破綻による本質的な準位については制御することはできない。そのため、表面・界面準位密度の低減には、表面欠陥を抑制することとダングリングボンドを終端させることが重要である。Zywietz らは、GaN において Ga ダングリングボンドを酸素で終端することで、ギャップ中の状態密度を低減できることを計算で示している [11]。

3.2.2 表面準位の影響

表面準位が存在する場合、ゼロバイアス時でも半導体はフラットバンドとはならず図 3.3 に示す様にバンド曲がりが生じる。半導体がフラットバンドであると仮定すると、半導体中では伝導帯の電子と浅いドナーがペアで存在し電荷的には中性となる。しかし、この時フェルミ準位はアクセプタ型準位内に位置していることから負に帯電している。すなわち、電荷中性条件が満たされない。そのため、電荷中性条件を満たすために、半導体の表面ポテンシャルが引き上げられ、空乏層が形成される。空乏層内では、正のドナー電荷 N_D^+ が生じる。同時に、半導体中のフェルミ準位はフラットバンド状態

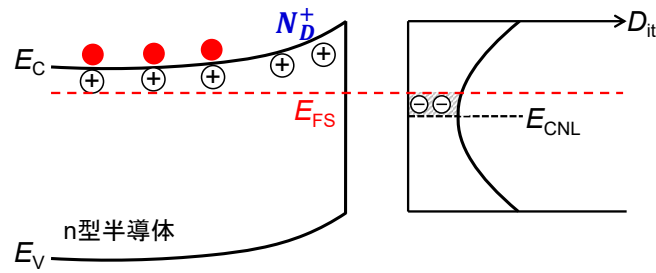


図 3.3 表面準位によるバンド曲がり

と比べるとミッドギャップ方向へ移動し、負電荷量が減少する。よって、半導体表面のバンドは、半導体空乏層中の N_D^+ とアクセプタ型準位による負電荷量が等しくなり、電荷中性条件を満たす。この様に、半導体表面ではフェルミ準位 (E_{FS}) は特定のエネルギー位置に固定される。この現象を、「フェルミレベルピンニング」と呼んでいる。表面準位密度が高くなるにつれて、半導体表面のバンド曲がりは大きくなり、 E_{FS} は電荷中性点 E_{CNL} 近傍にピンニングされるようになる。

3.2.3 SRH 統計

半導体中の深い準位の評価を行うには、その挙動を理論的に記述し、それを基に測定量からパラメータを決定する必要がある。Schokley, Read, Hall らは深い準位とキャリアの捕獲と放出を統計的に記述する方法を提案している [12–14]。これを SRH 統計と呼んでいる。現在用いられている深い準位の電気的特性評価法は、この SRH 統計を基礎として構築されている。

SRH 統計では、深い準位と伝導帯・価電子帯とのキャリアの授受を図 3.4 に示す 4 つの過程 (1) 伝導帯からの電子の捕獲、(2) 深い準位から伝導帯への電子の放出、(3) 価電子帯からの正孔の捕獲 (電子の価電子帯への放出)、(4) 価電子帯への正孔の放出 (価電子帯からの電子の捕獲) に分けて考える。また、SRH モデルでは、トラップ準位のキャリア密度は半導体中の多数キャリアに比べて小さいと仮定する。図中の C_n, C_p は、電子とホール捕獲係数 (単位: $[\text{cm}^3 \text{s}^{-1}]$) であり、単位濃度のキャリアを単位時間内に捕獲する割合を表す。また、 e_n, e_p は、電子とホールの放出速度 (単位: $[\text{s}^{-1}]$) であり、トラップ準位に捕獲されているキャリアを単位時間に放出する割合のことである。

トラップ準位への単位体積・単位時間当たりの電子捕獲割合 $U_{cn} (\text{cm}^{-3} \text{s}^{-1})$ は、半導体中の電子密度 (n)、電子の捕獲係数 (C_n)、空のトラップ準位密度 ($N_T - n_T$) の関数となり、電子の放出割合 (U_{en}) は、電子の放出速度 (e_n) とトラップ準位に捕獲されている電子密度 (n_T) にのみ依存する。よって、 U_{cn}, U_{en} は以下のように表される。

$$U_{cn} = nC_n(N_T - n_T) \quad (3.1)$$

$$U_{en} = e_n n_T \quad (3.2)$$

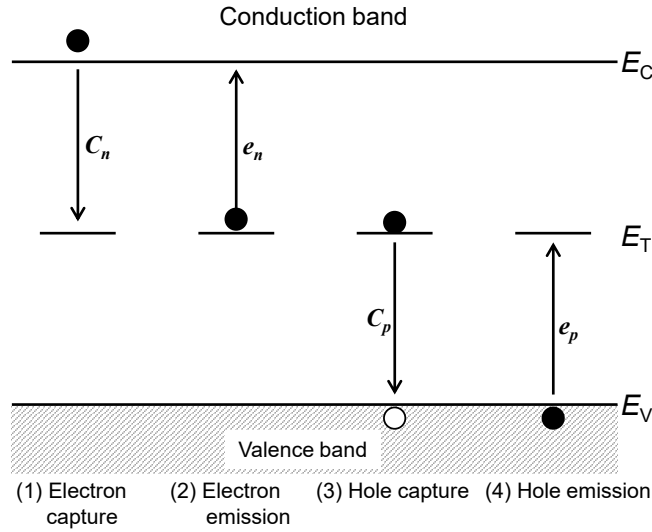


図 3.4 SRH 統計における 4 つの過程 (1) 電子の放出 (2) 電子の捕獲 (3) 正孔の捕獲 (4) 正孔の放出

ホールの捕獲・放出についても同様に考えることができ、ホールの捕獲割合 U_{cp} と放出割合 U_{ep} は、半導体中のホール濃度 p を用いて、以下のように表される。

$$U_{cp} = pC_p n_T \quad (3.3)$$

$$U_{ep} = e_p (N_T - n_T) \quad (3.4)$$

これらを用いて、図 3.4 に示す過程に対して、速度方程式を記述すると、

$$-\frac{dn}{dt} = U_{cn} - U_{en} = C_n (N_T - n_T) n - e_n n_T \quad (3.5)$$

$$-\frac{dp}{dt} = U_{cp} - U_{ep} = C_p N_T p - e_p (N_T - n_T) \quad (3.6)$$

$$\frac{dn_T}{dt} = -\frac{dn}{dt} + \frac{dp}{dt} \quad (3.7)$$

となる。熱平衡状態では詳細平衡の原理が成り立ち、電子と正孔に対してそれぞれ、捕獲と放出が釣り合い、見かけ上の時間変化がなくなる。すなわち、式 (3.5)、式 (3.6) の左辺は 0 となる。このとき、

$$\begin{aligned} C_n (N_T - n_T) n &= e_n n_T \\ C_p N_T p &= e_p (N_T - n_T) \end{aligned} \quad (3.8)$$

が成り立つ。

捕獲係数 $C_{n,p}$ は、単位時間当たりの掃引体積と考えることができ、次式で与えられる。

$$C = \sigma v_{th} \quad (3.9)$$

ここで、 $\sigma [\text{cm}^2]$ は捕獲断面積であり、捕獲されやすさを示すパラメータである。また、

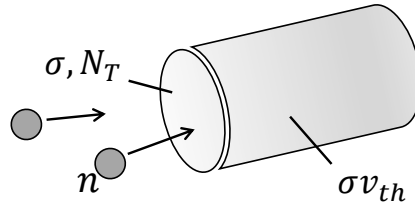


図 3.5 準位へのキャリアの捕獲と捕獲断面積の概念

v_{th} はキャリアの熱速度であり、以下の式で与えられる。

$$\frac{1}{2}m^*v_{th}^2 = \frac{3}{2}k_B T \Leftrightarrow v_{th} = \sqrt{\frac{3k_B T}{m^*}} \quad (3.10)$$

ここで、 m^* はキャリアの有効質量、 k_B はボルツマン定数、 T は絶対温度である。また、トラップ準位に捕獲されている電子・ホール密度はフェルミディラックの分布関数に従うため、

$$\begin{aligned} n_T &= N_T \left[1 + g \exp\left(\frac{E_T - E_F}{k_B T}\right) \right]^{-1} \\ p_T &= N_T \left[1 + g^{-1} \exp\left(\frac{E_F - E_T}{k_B T}\right) \right]^{-1} \end{aligned} \quad (3.11)$$

となる。ここで、 g はトラップ準位の縮退因子である。半導体中の自由電子・ホール濃度は、伝導帯と価電子帯の有効状態密度 N_C 、 N_V を用いて、それぞれ

$$\begin{aligned} n &= N_C \exp\left\{-\frac{E_C - E_F}{k_B T}\right\} \\ p &= N_V \exp\left\{\frac{E_V - E_F}{k_B T}\right\} \end{aligned} \quad (3.12)$$

で与えられる。式 (3.11) と (3.12) を式 (3.8) に代入し、整理すると、

$$e_n = C_n N_C g^{-1} \exp\left\{-\frac{E_C - E_T}{k_B T}\right\} \quad (3.13)$$

$$e_p = C_p N_V g \exp\left\{\frac{E_V - E_T}{k_B T}\right\} \quad (3.14)$$

トラップ準位から伝導帯への電子の放出時定数 τ_n [s] は、 e_n の逆数で表すことができ、縮退因子 $g = 1$ の場合、放出時定数は次式のように求めることができる。

$$\tau_n = \frac{1}{\sigma v_{th} N_C} \exp\left(\frac{E_C - E_T}{k_B T}\right) \quad (3.15)$$

3.3 金属/半導体界面の物理

金属/半導体接触界面は、半導体デバイスにおける重要な構成要素である。図 3.6 に、金属と n 型半導体のエネルギーバンド図を示す。図中の ϕ_m は金属の仕事関数、 χ_s は

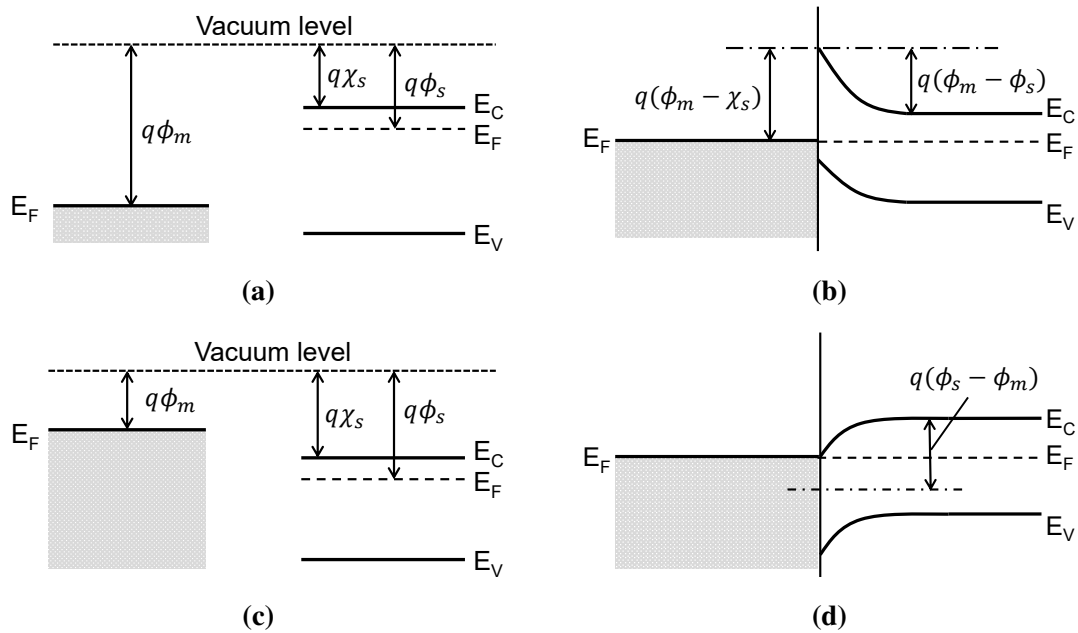


図 3.6 金属/ n 型半導体接触におけるエネルギーバンド図 (a)~(b) $\phi_m > \phi_s$: (a) 接触前, (b) 接触後、(c)~(d) $\phi_m < \phi_s$: (c) 接触前, (d) 接触後

電子親和力、 ϕ_s は半導体の仕事関数である。また、図 3.6(a) と 3.6(c) は非熱平衡状態の孤立した金属と半導体のエネルギーバンド図、図 3.6(b) と 3.6(d) は接触後の熱平衡状態におけるエネルギーバンド図である。熱平衡状態では、金属と半導体のフェルミ準位は一致する。

3.3.1 ショットキー接触

金属/半導体接触においては、整流性が現れるショットキー接触と整流性の無いオーミック接触の 2 種類に分類される。初めに、金属/ n 型半導体界面において、 $\phi_m > \phi_s$ の場合を考える。界面形成時に、半導体の伝導帯に存在する電子は金属側へ移動し、金属表面は負に帯電する。一方、半導体は電子を失った分だけ正に帯電 (ドナーイオンが残された状態) することから、接触面から半導体内部に向かって空乏層が形成される。この際、半導体のフェルミ準位は正に帯電する過程で低下し、熱平衡状態に達すると、金属と半導体のフェルミ準位が一致する。この時、図 3.6(b) に示す様に、半導体のバンドは上に曲げられ、電子に対する障壁が形成される。このような金属/半導体接触では、金属から半導体側へ流れる電流と半導体側から金属側へと流れる電流成分が現れる。電圧を印加しない熱平衡状態では、両者は釣り合っており、正味の電流は流れない。また、バイアスを印加しても、金属側から見た障壁高さは変化しない為、金属から半導体側へ流れる電流はバイアスに因らず同じである。一方で、半導体側から見た障壁高さは、順バイアスを印可すると低くなり、半導体から金属側へ電子が流れやすくなり、電流が流れ

表 3.1 主な半導体における S 値の報告例

Semiconductor	S
Si[17]	0.27 ± 0.05
GaAs[17]	0.07 ± 0.05
GaN[18]	0.385

るようになる。逆バイアスを印可した場合、半導体側から見た障壁高さは大きくなり、半導体から金属側へ流れる電子流は非常に少なくなる。この様に、 $\phi_m > \phi_s$ の場合、整流性を示し、ショットキー接触となる。この障壁をショットキー障壁と呼び、障壁高さ ϕ_{Bn} は、理想的な場合、金属の仕事関数と半導体の電子親和力の差となる [15, 16]。

$$q\phi_{Bn} = q(\phi_m - \chi_s) \quad (3.16)$$

同様に、金属と p 型半導体との理想的な接触の際の障壁高さ $q\phi_{Bp}$ は次式で与えられる。

$$q\phi_{Bp} = E_G - q(\phi_m - \chi_s) \quad (3.17)$$

ここで、 E_G は半導体のバンドギャップである。式 (3.16) と (3.17) より、 n 型半導体と p 型半導体の障壁高さの和はバンドギャップと等しくなる ($q(\phi_{Bn} + \phi_{Bp}) = E_G$)。

この様に、ショットキー障壁高さが仕事関数に依存する場合を、Schottky-Mott 極限と呼ぶ。しかし、実際の金属/半導体接触において、障壁高さは金属の仕事関数に殆ど依存しない。これは、接触界面において、半導体表面には表面準位が存在し、フェルミ準位があるエネルギー位置にピンニングされる為であると考えられている。ショットキー障壁高さの金属の仕事関数依存性を示す指標として S 値があり、以下の式で定義される。

$$S = \frac{d\phi_B}{d\phi_m} \quad (3.18)$$

$S=1$ となる時が Schottky-Mott 極限であり、S 値が小さくなるにつれてピンニングが強くなることを示しており、 $S=0$ は Bardeen 極限 [19] と呼ばれ、障壁高さは半導体表面におけるフェルミレベルピンニング位置によってのみ決まり、金属によらず障壁高さは同じになる。実際の半導体では、S 値は 0~1 の間の値を取る。表 3.1 に、主な半導体の S 値を示した。GaN の S 値は 0.385 と他の半導体材料と比べて大きな値を示し、 ϕ_B は金属の仕事関数に依存する。ショットキー接触は、トランジスタにおいてはゲート電極に用いられる。ゲート金属の選択においては、ゲートリーク電流を抑制する為高い ϕ_B が求められるため、仕事関数が高い金属が候補となる。GaN 系デバイスでは、高出力用途で用いられ高温動作となるため熱的安定性や、プロセス中の高温プロセスにおいて低反応性であることも要求される。この様な点から、ゲート電極には Ni が広く用いられている。

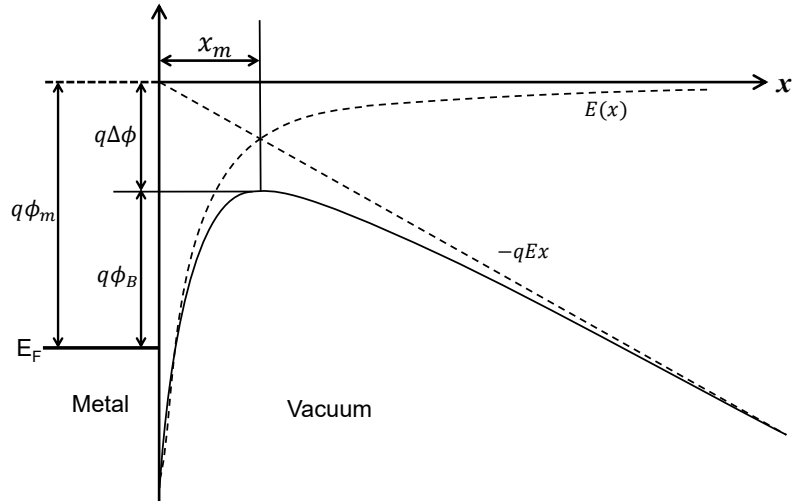


図 3.7 電界の存在下における金属-真空界面のショットキー効果

3.3.1.1 ショットキー効果

実際の金属/半導体接触では、鏡像力により、障壁高さが少し低くなる。ここで、自由空間にある金属を考えると、熱平衡状態における真空準位とフェルミエネルギー差は、金属の仕事関数 (ϕ_m) となる。外部電界が印可される状況においては、鏡像力による仕事関数の低下が生じる。この様な電界による金属の仕事関数の低下をショットキー効果と呼ぶ。

電子が金属表面から距離 x だけ離れたところに存在するとき、静電誘導により金属表面には正電荷が誘起される。電子と誘起された正電荷との間の引力は、電子と $-x$ の位置にある正電荷との間に存在する引力と等価であると見なせ、この正電荷を鏡像電荷と呼ぶ。この時、発生する引力は鏡像力と呼ばれ、次式で表される。

$$F = \frac{-q^2}{4\pi\epsilon_0(2x^2)} \quad (3.19)$$

ここで、 q は素電荷、 ϵ_0 は真空の誘電率である。この鏡像力による電子のポテンシャルエネルギー $E(x)$ は、

$$E(x) = - \int_{\infty}^x F dx = \frac{-q^2}{16\pi\epsilon_0 x} \quad (3.20)$$

となる。また、外部電界 E が印加されると、電子の全ポテンシャルエネルギー PE は、次のようになる。

$$PE(x) = \frac{-q^2}{16\pi\epsilon_0 x} - qEx \quad (3.21)$$

$d(PE)/dx = 0$ の時、最大値を取り、この時の $x(=x_m)$ は

$$x_m = \sqrt{\frac{q}{16\pi\epsilon_0 E}} \quad (3.22)$$

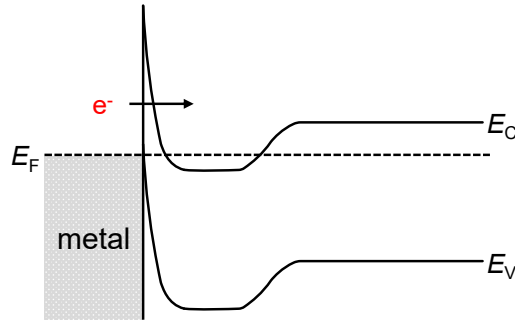


図 3.8 金属- n^+ - n 型半導体接触のエネルギーバンド図

となり、仕事関数 ϕ_m の電界による低下分 $\Delta\phi$ は、以下の式で与えられる。

$$\Delta\phi = \sqrt{\frac{q|E|}{4\pi\epsilon_0}} = 2|E|x_m \quad (3.23)$$

式 (3.22) と (3.23) から、例えば、 $E = 10^5 \text{ V cm}^{-1}$ の場合には、 $x_m = 6 \text{ nm}$ 、 $\Delta\phi = 0.12 \text{ V}$ となる。このショットキー効果は、金属-半導体界面でも起きる。この時、真空の誘電率を半導体の誘電率 (ϵ_s) に置き換えることで計算可能である。金属-半導体接触においては、内蔵電位が存在する為、バイアス印加がない場合でも電界は 0 とならない。また、 ϵ_s は金属-真空系よりも大きくなるので、 $\Delta\phi$ は小さくなる。例えば、 $\epsilon_s = 9.5\epsilon_0$ の時、式 (3.23) より、電界 $E = 10^5 \text{ V cm}^{-1}$ で $\Delta\phi = 0.039 \text{ V}$ となる。特に、逆バイアスを印可する場合、金属表面の電界が強くなり、ショットキー効果が顕著になり、障壁高さが低下し逆方向電流の増加につながる。

3.3.2 オーミック接触

図 3.6(c) と 3.6(d) に示す様に、金属/ n 型半導体接触において $\phi_m < \phi_s$ となる場合、空乏層は形成されずに、半導体表面にキャリアが蓄積される。そのため、双方向に電気伝導が可能となる。このような金属/半導体接触をオーミック接触と呼ぶ。通常の半導体デバイスにおけるオーミック接触の形成には、図 3.8 に示す様に、接触界面に高濃度にドーピングした半導体層を設けることによって実現させている。高ドーピング層では空乏層幅が非常に小さくなるため、トンネル効果によるキャリアの移動が可能となる。

オーミック接触の性能指数として、次式で定義される接触抵抗率が用いられる。

$$\rho_C \equiv \left(\frac{\partial J}{\partial V} \right)_{V=0}^{-1} [\Omega \text{ cm}^2] \quad (3.24)$$

図 3.9 に、 n 型半導体のドーピング濃度毎の、電子の伝導メカニズムを示す。ドーピング濃度が低い場合は、 ϕ_B のポテンシャル障壁より大きな運動エネルギーを有する電子が障壁を越えることによる電流、熱電子放出 (Thermionic Emission: TE) 電流が支配的となる。更にドーピング濃度を高くすると、障壁がトンネリング可能な薄いエネルギー

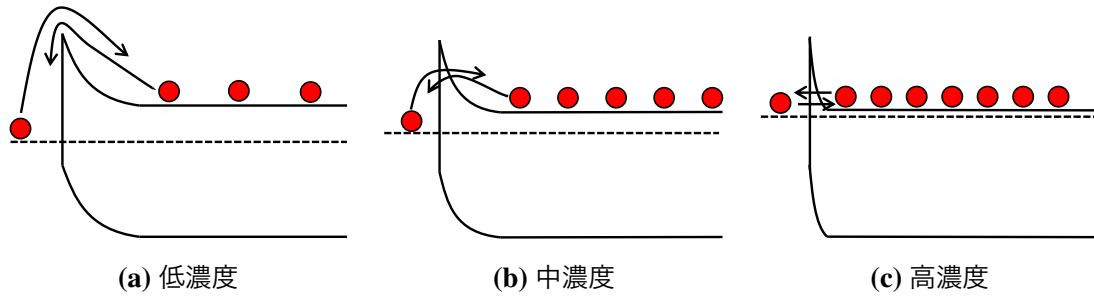


図 3.9 n 型半導体におけるドーピング濃度の違いによる伝導機構

までキャリアが熱励起され、トンネリング現象により電子が移動する、熱励起電界放出 (Thermionic Field Emission: TFE) 電流が支配的となる。ドーピング濃度が非常に高い場合は、障壁が非常に薄くなり、電子が伝導帯の下端又はその近傍で直接トンネリングすることによる、電界放出 (Field Emission: FE) 電流が支配的となる。TE, TFE, FE 電流の場合における ρ_C は以下の様になる [20, 21]。

$$\rho_C(TE) \propto \exp\left(\frac{\phi_B}{k_B T}\right) \quad (3.25)$$

$$\rho_C(TFE) \propto \exp\left(\frac{q\phi_B}{\sqrt{N_D} \coth(E_{00}/k_B T)}\right) \quad (3.26)$$

$$\rho_C(FE) \propto \exp\left(\frac{\phi_B}{E_{00}}\right) \quad (3.27)$$

$$E_{00} = \frac{qh}{4\pi} \sqrt{\frac{N_D}{m^* \epsilon_s}} \quad (3.28)$$

ここで、 q は電気素量、 m^* は半導体中の電子有効質量、 ϵ_s は半導体の誘電率、 N_D はドナー密度、 k_B はボルツマン定数、 T は絶対温度、 A^{**} はリチャードソン定数、 h はプランク定数である。オーミック接触を実現するには、界面での抵抗が十分に小さくなる必要があり、トンネル電流を介した電流輸送が必要である。そのため、TFE, FE 電流が重要となる。また、式 (3.26) と (3.27) より、コンタクト抵抗率は $\exp(\phi_B/\sqrt{N_D})$ に比例する。よって、コンタクト抵抗率は、(1) ϕ_B を小さくすること、(2) N_D を高くすることにより、低くすることが可能である。

3.3.2.1 GaN 及び AlGaIn/GaN ヘテロ構造におけるオーミック接触の実現

オーミック金属/半導体界面での接触抵抗は、デバイス特性に影響を与える重要な要素である。GaN や AlGaIn はワイドギャップ半導体であり、金属との接触界面におけるバリア高さは大きくなり、熱電子放出によるオーミック接触の実現は期待できない。そのため、GaN 及び AlGaIn/GaN ヘテロ構造では、通常、(Al)GaN 表面に金属積層構造を形成し、アニールにより合金を形成することで、オーミックコンタクトを実現している。AlGaIn/GaN ヘテロ構造のオーミック電極として、様々な金属の組み合わせが提

案されている。その中でも、Ti/Al ベースの金属積層構造を用いて、高温でアニールを行うことで、オーミック接触を得る方法が広く用いられている [22–26]。高温 (800°C ~900°C) でアニールすることで、Ti/(Al)GaN 界面に Ti(Al)N 層が形成され、結果的に (Al)GaN に窒素空孔を生じさせる [27]。N 空孔は浅いドナーとして働くため [3]、界面近傍の半導体側が図 3.8 に示す様に n^+ 層となり障壁が薄くなり、トンネリングによりオーミック接触が得られる。また、形成される Ti (Al)N は非常に薄いため、電子はトンネリングにより通過することができる。これにより、Ti/Al 電極は AlGaN/GaN ヘテロ構造に対して良好なオーミックコンタクトが形成できる。近年では、下地金属に Ti ではなく Mo, V や Ta を用いることで、より低温でのアニールでも良好なオーミックコンタクトが形成されることが報告されている [28–31]。

Ti と (Al)GaN の反応は、非常に活性であり、Ti と (Al)GaN 接触だけでは、界面で大量の窒素を消費し、TiN/GaN 界面にボイドが形成されることが知られている [32]。これを抑制するために Al が用いられる。Al は Ti と反応することで、TiAl₃ 合金を形成する。これにより、Ti と N 間の反応を抑制でき、ボイドの形成防止になる [32]。このとき、TiN を形成できるだけの十分な厚さの Ti が必要だが、Ti を厚くしすぎると Al を Ti 上に堆積しても、ボイドを形成する。また、オーミック金属の多層構造では、Ti/Al/金属 (ブロッキングレイヤー)/Au とすることが一般的である。ブロッキングレイヤーには、Ti, Ni, Mo, Pt 等が用いられる。このブロッキング層は、最表面の Au の拡散と Ti 及び Al の拡散を抑制することが目的で挿入される。Al の上に金を堆積すると、Al-Au 金属間化合物が形成され、高抵抗となりオーミックコンタクトの形成には適さなくなる。最表面の Au は、高い導電性を維持すると共に、Ti/Al の酸化を防ぐ役割を持つ。

Ti/Al によるオーミックコンタクト形成の別モデルとして、金属や Ti(Al)N が AlGaN バリアを貫通し、チャンネル (2DEG) に直接コンタクトするというものがある [33–36]。Wang ら [35, 36] によると、貫通転位に沿って TiN スパイクが GaN 層まで侵入していることを報告している。また、TiN と AlGaN 層の間に、Au shell が形成される。これにより、2DEG と金属間で AlGaN を横切ってキャリアの輸送が可能となり、低抵抗接触が実現されるとされている。しかし、低温アニールによるオーミックコンタクトにおいて、金属や金属窒化物の侵入は観測されないという報告もある [37]。

最近、GaN や AlGaN/GaN におけるオーミックコンタクト形成メカニズムとして、分極ドーピングが報告されている [38, 39]。オーミック金属の形成が、GaN や AlGaN に対して引っ張り歪みを与え、分極に空間分布が生じる。これにより分極ドーピングが生じ、空乏層幅が薄くなることでオーミック接触が実現されるとしている。更に、オーミックコンタクト形成後に、オーミック電極を除去すると、オーミック形成前と同等の特性に戻ることから、半導体中に高濃度ドナーは形成されないとしている。

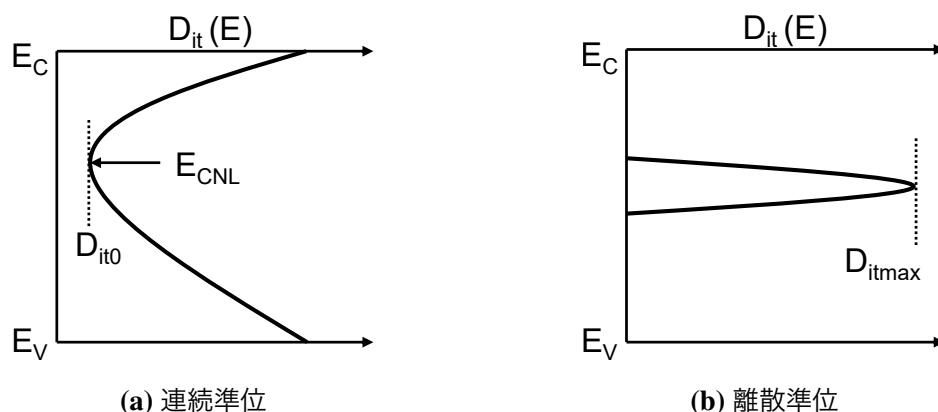


図 3.10 界面準位密度分布 (a) 連続準位 (b) 離散準位

3.4 MIS ゲート構造 HEMTs の C-V 特性と界面準位密度

前節では、金属/半導体界面における表面準位の影響について述べた。ショットキー接触におけるポテンシャル制御に対しては、表面準位の影響は極めて小さい。金属/半導体界面でのショットキー障壁高さ ϕ_B は固定されており、表面準位における電子の占有状態は変化しない。 ϕ_B より深いエネルギーの表面準位は電子が捕獲されており、アクセプタ型準位に捕獲された電子は負電荷として振る舞うが、金属は例えれば電子の海であり、これに埋もれてしまい、観測することはできない。これは、バイアス印加時も同じであり、ゲート電圧の変化により準位電荷が変化することはない。そのため、ショットキーゲート HEMT において表面準位が与える影響は、 ϕ_B の制御を困難にする程度である。一方、絶縁ゲート構造の GaN HEMTs においては、絶縁膜/半導体界面に界面準位が存在する。この、界面準位はデバイスの安定性やゲート制御性に大きく影響するため、その理解は非常に重要である。しかし、単一の半導体層を有する MIS 構造 (絶縁膜/n-GaN 等) と比較すると、絶縁膜/半導体界面の評価は非常に困難である。MIS ゲート構造 HEMTs では、ゲート電極の下に、絶縁膜/バリア層とバリア層/GaN の 2 つの界面が形成される。このため、印可される電界が、絶縁膜・バリア層・GaN 層の 3 つに分割され、ポテンシャル変調が複雑になる。加えて、半導体ヘテロ界面に 2DEG が局在するため、空乏層が連続的に変化するという振る舞いでは無く、2DEG の生成・空乏に従って、容量変化はステップ状となる。

本節では、 $\text{Al}_2\text{O}_3/\text{AlGaIn}/\text{GaN}$ ヘテロ構造に焦点を当て、絶縁膜/AlGaIn 界面における界面準位の基本的な振る舞いを理解するために、数値計算を用いて C-V 特性の計算と、界面準位密度評価手法を取り扱う。

3.4.1 ワイドギャップ半導体における界面準位の取り扱い

絶縁膜/半導体界面における、界面準位密度分布には、**図 3.10** に示す様に、DIGS モデルに基づいた U 字型の連続準位と結晶欠陥等による離散準位の 2 種類がある。連続準位密度は、電荷中性点 E_{CNL} で最低値 $D_{\text{it}0}$ を取り、 E_{CNL} よりも伝導帯側がアクセプタ型準位、価電子帯側がドナー型準位となる。また、これらの連続準位は以下の式で与えられる [40, 41]。

$$D_{\text{it}}^{A,D}(E) = D_{\text{it}0} \exp \left[\left(\frac{|E - E_{\text{CNL}}|}{E_{0A,0D}} \right)^{n_{A,D}} \right] \quad (3.29)$$

ここで、 E_{0A}, n_A, E_{0D}, n_D はそれぞれアクセプタ型 ($E_{\text{CNL}} < E < E_C$)、ドナー型 ($E_V < E < E_{\text{CNL}}$) 準位における、 D_{it} 分布の曲率であり、 $D_{\text{it}0}$ は準位密度の最小値である。離散準位は、ガウス関数で記述でき、次式で与えられる [40, 41]。

$$D_{\text{it-Discrete}}^{A,D}(E) = D_{\text{itmax}} \exp \left[-4 \log 2 \left(\frac{E - E_{A,D}}{\text{FWHM}} \right)^2 \right] \quad (3.30)$$

ここで、 D_{itmax} は離散準位の最大の準位密度であり、 $E_{A,D}$ が離散準位のエネルギー位置、FWHM はガウス分布する準位の半値幅である。

熱平衡状態では、界面準位における電子の占有確率はフェルミディラックの分布関数に従う。また、界面準位にトラップされた電子の放出時定数は、SRH 統計より、**式 (3.15)** で表され、トラップ準位のエネルギー深さに従って指数関数的に増加する。**図 3.11(a)** に、 $\sigma = 1 \times 10^{-16} \text{ cm}^2$ と仮定した際の、電子の放出時定数 τ のエネルギー深さ依存性を示した。この図及び**式 (3.15)** より、室温において、 $E = E_C - 0.7 \text{ eV}$ における τ は約 100 s となるが、GaN や AlGaIn のミッドギャップ近傍やそれ以上深いエネルギーにある界面準位からの放出時定数は非常に長くなる ($\tau \geq 10^{20} \text{ s}$)。このような深いエネルギー準位に一度トラップされた電子は、放出されずに捕獲されたままとなる。従って、通常の C-V 測定において、バイアス掃引により荷電状態を変化させることはできない。この様に、測定中に界面準位から放出される電子はわずかであり、電子の放出効率 η_e は、C-V 測定時間 (t_{meas}) を用いて、次式で与えられる。

$$\eta_e = 1 - \exp \left(-\frac{t_{\text{meas}}}{\tau(E)} \right) \quad (3.31)$$

また、**式 (3.31)** より、測定中に応答する最も深いエネルギー準位を E_{Tm} と置くと、 E_{Tm} は次式で表せる。

$$E_{Tm} = k_B T \ln (\sigma N_C v_{\text{th}} t_{\text{meas}}) \quad (3.32)$$

図 3.11(b) に、室温 (RT) から 300 °C における、 $t_{\text{meas}} = 100 \text{ s}$ 、 $\sigma = 1 \times 10^{-16} \text{ cm}^2$ の時の、電子の放出確率とトラップ準位の関係を示す。室温で測定時間 100 秒以内に電子

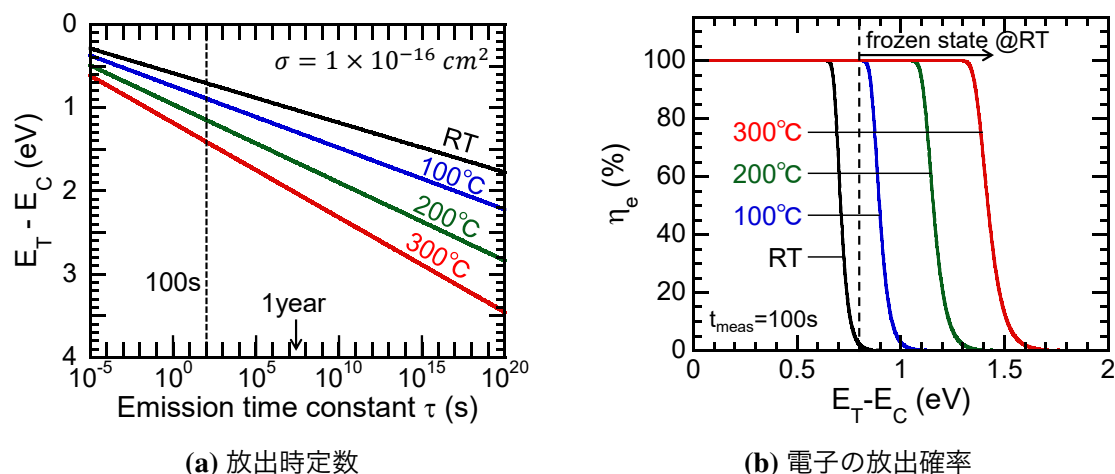


図 3.11 (a) 放出時定数と (b) トラップ電子の放出確率のエネルギー深さ及び温度依存性

放出可能な準位は、伝導帯下端から約 0.7 eV の範囲であり、0.8 eV より深い準位では、 $\eta_e = 0$ となり、捕獲された電子は放出されず、“凍結準位”と呼ばれる。

上記の界面準位密度分布 D_{it} と電子の放出効率 η_e を用いると、各ゲートバイアスにおける界面電荷量 Q_{it} は次式で表される。

$$Q_{it} = q \int_{E_V}^{E_C} D_{it}^D(E) [1 - f_0(1 - \eta_e) - \eta_e f] dE - q \int_{E_V}^{E_C} D_{it}^A(E) [f_0(1 - \eta_e) + \eta_e f] dE \quad (3.33)$$

ここで、 f_0 と f は、それぞれ測定開始バイアスと各ゲートバイアスにおけるフェルミディラックの分布関数である。

3.4.2 C-V 特性と界面準位密度の影響

図 3.12 は、表 3.2 に示したパラメータを用いて計算した、 $\text{Al}_2\text{O}_3/\text{AlGaN}/\text{GaN}$ 構造の C-V 特性である。計算は、分極効果に由来する AlGaN/GaN 界面電荷を考慮したポアソン方程式を自己無撞着に解くことにより、行った [41, 42]。図 3.12 に示す様に、界面準位密度が存在しない理想の場合の C-V 特性は、2 段階の容量変化を示す。これは、2 つの界面を有する MIS-HEMT 構造の特徴である [43]。また、C-V 特性に対する界面準位の影響を見るために、図 3.12(b) に示す様な 2 種類の界面準位密度 (D_{it}) 分布を仮定し、同様に C-V 特性のシミュレーションを行った。シミュレーションに用いた、物理パラメータは表 3.2 に示した。

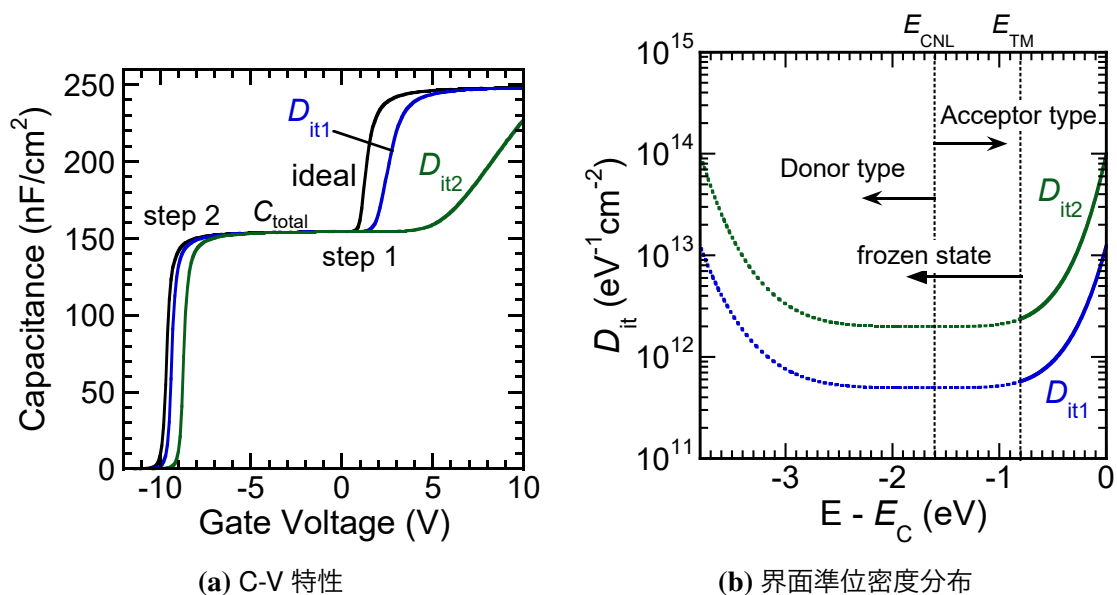


図 3.12 (a) $\text{Al}_2\text{O}_3/\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{GaN}$ 構造の C-V 特性のシミュレーション (b) 仮定した $\text{Al}_2\text{O}_3/\text{AlGaN}$ 界面準位密度分布

表 3.2 シミュレーションに用いたパラメータ

パラメータ	Symbol (単位)	数値
バンドギャップ	E_G (eV)	3.4 (GaN)[44]
		3.8 (AlGaN) [44]
		7.0 (Al_2O_3) [45]
電子の有効質量	m_e/m_0	0.20 (GaN)[46]
		0.23 (AlGaN)[46]
比誘電率	ε	9.5 (GaN)
		9.4 ($\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$)
伝導帯オフセット	ΔE_C (eV)	0.23 (AlGaN/GaN)[44]
		2.1 ($\text{Al}_2\text{O}_3/\text{AlGaN}$)[45]
バリア高さ	ϕ_s (eV)	3.5 (Ni/ Al_2O_3)[47]
2DEG 密度	n_s (cm^{-2})	1×10^{13} (AlGaN/GaN)
電荷中性準位	E_{CNL}	$E_C - 1.6$ eV (AlGaN)[47, 48]
界面準位密度の最小値	$D_{\text{it}0}$ ($\text{eV}^{-1} \text{cm}^{-2}$)	5×10^{11} ($D_{\text{it}1}$)
		2×10^{12} ($D_{\text{it}2}$)
アクセプタ型準位の曲率	E_{0A}	1.233948 ($D_{\text{it}1}$)
		1.181613 ($D_{\text{it}2}$)

(続く)

表 3.2 (続き)

パラメータ	Symbol (単位)	数値
	n_A	4.5
ドナー型準位の曲率	E_{0D}	1.6966784 (D_{it1})
		1.624718 (D_{it2})
	n_D	4.5
捕獲断面積	σ (cm ²)	1×10^{-16} [41]
温度	T (K)	300
測定時間	t_{meas} (s)	100

MIS-HEMTs の C-V 特性を理解するために、まずは理想の場合の C-V 特性について考える。界面準位密度がない場合、step1 と step2 における立ち上がりは急峻である。ゲート金属と Al₂O₃/AlGa_{0.3}N 界面までの距離は AlGa_{0.3}N/GaN 界面のそれと比べて近くなるため、step1 の立ち上がりの方がより急峻となる。比較的大きな順バイアス領域においては、一定容量が観測される。この様なバイアス領域では、図 3.13(a) に示す様に、AlGa_{0.3}N はほぼフラットバンドに近いポテンシャル分布となる。そのため、Al₂O₃/AlGa_{0.3}N 界面への電子蓄積が生じる。そのため、容量は、絶縁膜容量 ($C_{\text{Al}_2\text{O}_3}$) の一定値となる。逆バイアス領域でも一定の容量値 C_{total} が観測される。この領域に対応するバンド図を、図 3.13(c) に示す。このバイアス領域では、AlGa_{0.3}N/GaN 界面に 2DEG が存在しており、容量値は式 (3.34) で表される、絶縁膜と AlGa_{0.3}N 容量の直列合成容量に近い値となる。

$$C_{\text{total}} = \frac{C_{\text{Al}_2\text{O}_3} C_{\text{AlGaN}}}{C_{\text{Al}_2\text{O}_3} + C_{\text{AlGaN}}} \quad (3.34)$$

実際には、2DEG 容量は逆バイアスが大きくなるに従って、徐々に減少するため、容量値も緩やかに減少する。最後に、逆バイアス領域の step2 では、図 3.13(d) に示す様に 2DEG は完全に空乏し、GaN 層全体に空乏層が伸びるため、容量値はほぼゼロまで急激に減少する。この電圧は、HEMT 動作時におけるしきい値電圧 (V_{th}) に対応する。

次に、界面準位が C-V 特性に与える影響について記述する。図 3.12 に示す様に、界面準位密度の影響は step1 と step2 に現れるが、その挙動は異なっている。順バイアス領域の step1 においては、界面準位密度が大きくなるにつれて、立ち上がりの傾きが鈍くなる。図 3.13 に示す様に、このバイアス領域では、Al₂O₃/AlGa_{0.3}N 界面におけるフェルミ準位 (E_F) は、伝導帯下端近傍に位置している。そのため、大部分のアクセプタ型準位は E_F 以下にあり、電子の占有確率が高くなり、電子がトラップされる可能性が高くなる。この時、ドナー型準位にも電子がトラップされるが、中性として振る舞うため C-V 特性に影響を与えることはない。一方で、アクセプタ型準位は電子を捕獲すると負電荷として振る舞う。この様な過剰負電荷にゲートバイアス印加による電気力線が終

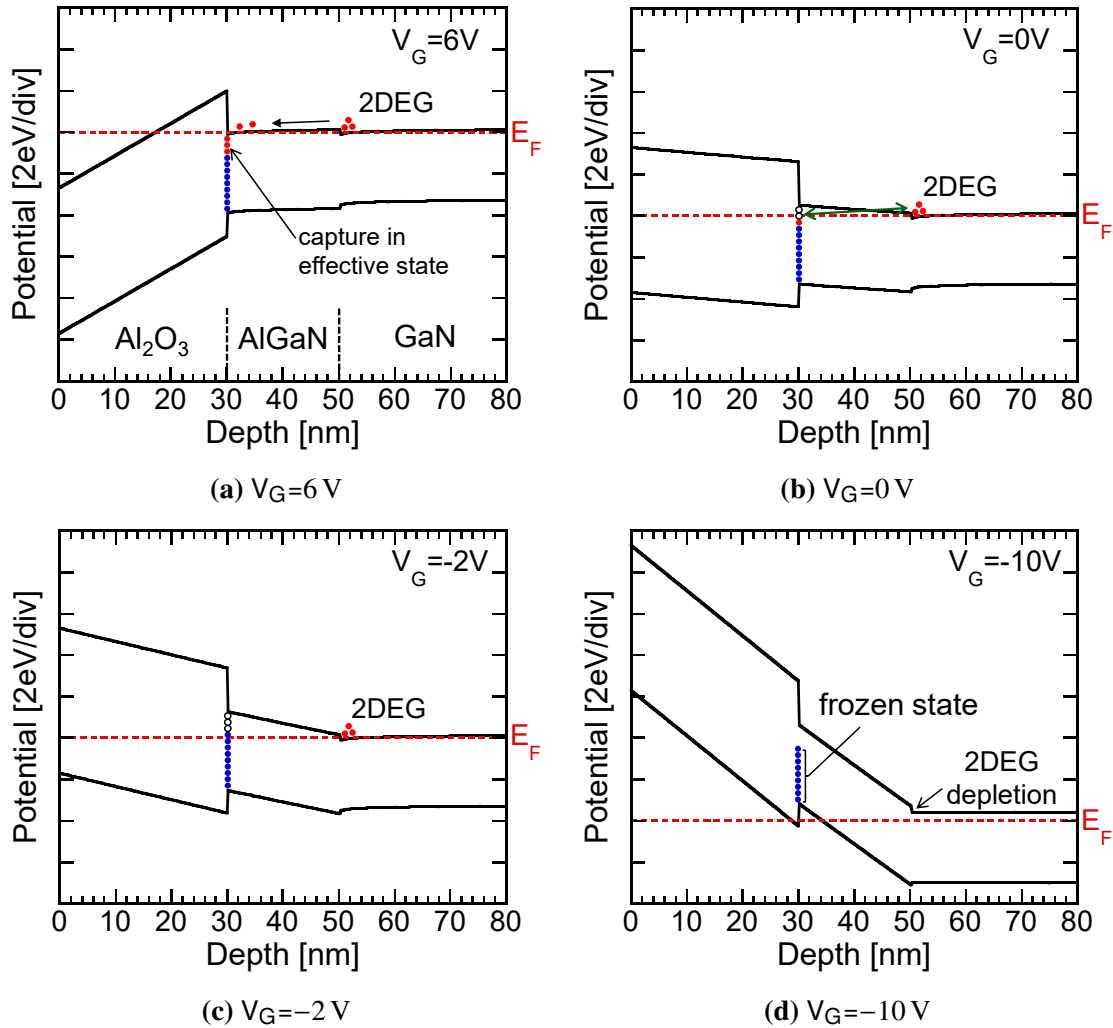


図 3.13 エネルギーバンド図 (a) $V_G = 6\text{ V}$, (b) $V_G = 0\text{ V}$, (c) $V_G = -2\text{ V}$, (d) $V_G = -10\text{ V}$

端し、ゲート電界を遮蔽するため、AlGaIn のポテンシャル変調が阻害される。加えて、フェルミ準位はゲート電圧 V_G により AlGaIn バンドギャップ内を移動し、界面準位における電子の占有確率は変化する。それに伴い、過剰電荷密度も変化するため、C-V 曲線の傾きの減少を引き起こす。絶縁膜/半導体界面の界面準位密度が非常に高い場合は、順バイアスを印可しても step1 が観察されない場合もある [49, 50]。一方で、step2 では図 3.12 に示す様に、界面準位密度が高い場合でも傾きは変化しない。図 3.13(d) に示す様に、この領域ではフェルミ準位は AlGaIn の価電子帯下端 (E_V) よりも低い位置にある。そのため、界面準位における電子の占有確率は 0 となり、ゲートバイアス掃引によって占有確率は変化しない。そのため、step1 で見られるようなストレッチアウトは観測されない。しかし、第 3.4.1 章で述べたように、室温では深いエネルギー準位からの電子の放出時定数は非常に長くなり、測定時間が 100 s の時、伝導帯下端から約 0.8 eV よりも深い準位に捕獲された電子は放出されない。そのため、電子を捕獲したままのアクセプタ型準位が負の固定電荷として振る舞い、しきい値電圧の正方向シフトを

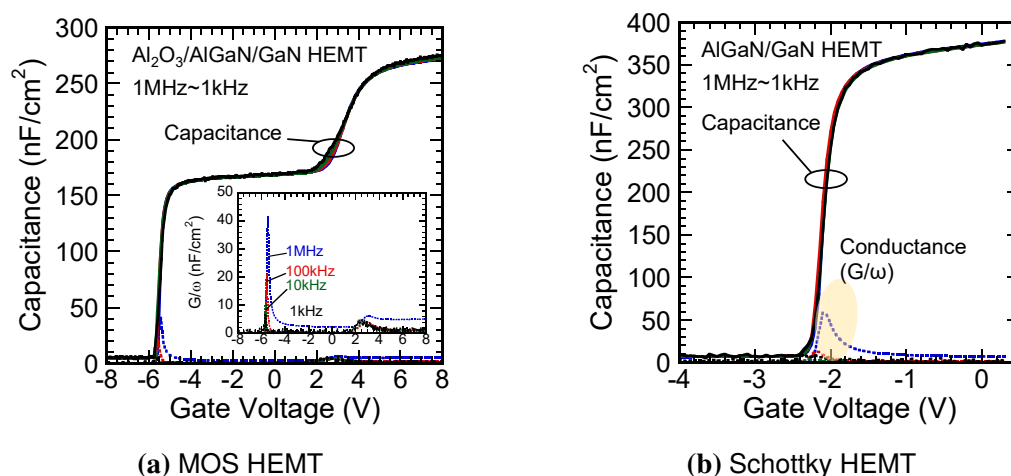


図 3.14 C-V 及び G-V 測定結果例 (a)MOS-HEMT (b)Schottky-HEMT 構造

生じさせる。

3.4.3 界面準位密度の評価手法

本節では、実際に MIS-HEMT の C-V 特性から界面準位密度を評価する方法について記述する。従来の、単一の半導体層を有する MIS 構造では、Terman 法やコンダクタンス法を用いて界面準位密度の評価が行われている。Terman 法 [51] は、測定される容量値と表面ポテンシャルが 1 対 1 で対応する場合に適用できる評価手法であり、MIS-HEMT の様に界面が複数ある場合には用いることはできない。コンダクタンス法は、従来の MOS 構造における界面準位密度評価として信頼性の高い評価法である。先行研究の中には、MIS-HEMT 構造に対してコンダクタンス法を用いて界面準位密度を評価しているものがある [52–54]。しかし、MIS-HEMT におけるコンダクタンス法の適用について注意が必要である。図 3.14(a) に、 $\text{Al}_2\text{O}_3/\text{AlGaIn}/\text{GaN}$ MOS-HEMT で実際に測定した C-V 及び G-V 特性を示す。MOS-HEMT では、コンダクタンスはしきい値電圧近傍 (step2) と順バイアスにおける step1 の立ち上がり電圧近傍でピークを示すことが分かる。特に、step2 のゲート電圧範囲に対してコンダクタンス法を適用している例が多いが、図 3.14(b) に示す様に、界面準位のないショットキーゲート構造 HEMT においても、しきい値電圧近傍ではコンダクタンス変化が現れる。この様なしきい値電圧近傍でのコンダクタンスピークは、AlGaIn/GaN 界面における 2DEG の生成と空乏の際のエネルギー的な損失に因ると考えられている [55–57]。ここで、図 3.15 に示す様に、ゲート電極下部領域に図 3.15(a) に示す様な回路要素を考える。順バイアスでは AlGaIn/GaN 界面に高密度の 2DEG が生成され、チャンネル抵抗 (R_{ch}) は非常に小さくなるので、 $R_{\text{ch}} \approx 0$ と近似すると、AlGaIn 容量のみが観測される。一方で、2DEG が完全に空乏する領域では、チャンネル抵抗を ∞ と近似すると、 C_{AlGaIn} と空乏層容量 C_{dep} の

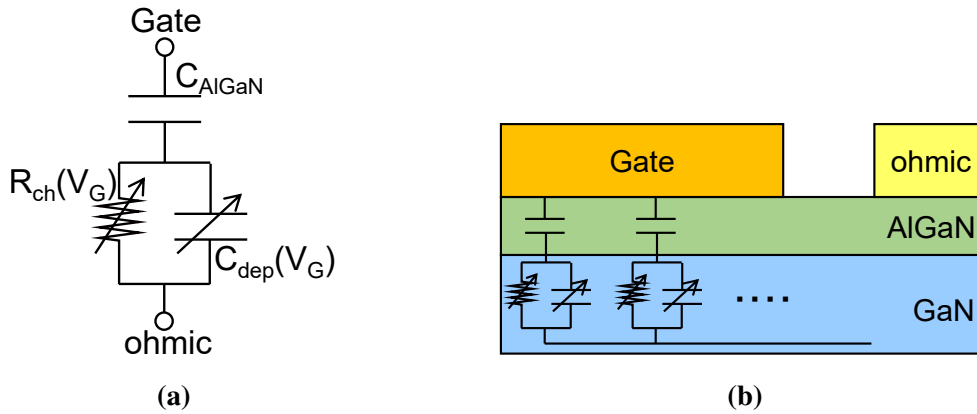


図 3.15 しきい値電圧近傍でのコンダクタンスピークの要因

直列合成容量と見なせる。実際には、空乏層は GaN 層まで完全に伸びるため、 C_{dep} は非常に小さくなり、結果として C_{dep} が観測される。この両パターンの中にある、しきい値電圧近傍での 2DEG の生成/空乏時には、 R_{ch} は有限の値を持ち、 C_{dep} と同程度のアドミタンスを取り得り、実効的な時定数を持つことになる。これにより、コンダクタンスピークが観測されると考えられる。実際に、ショットキーゲート構造 [56, 57] と界面準位が存在しない MOS 構造 [55] の場合に、図 3.15(b) に示す様な分布定数等価回路を用いた解析から、しきい値電圧近傍でコンダクタンスピークが発生することが報告されている。また、しきい値電圧近傍での絶縁膜/AlGaN 界面でのフェルミ準位は、非常に深いエネルギーに位置している。この様なエネルギー位置から電子の放出時定数は非常に長いため、コンダクタンスピークと界面準位は無関係であると考えるのが妥当である。また、step1 でもコンダクタンスピークが見られる。このゲート範囲でのエネルギーバンドは、図 3.13(b) であり、電子は AlGaN/GaN 界面から絶縁膜/AlGaN 界面に遷移することが可能である。この遷移の際、AlGaN/GaN 界面には伝導帯オフセット ΔE_C があり、エネルギーの損失を伴うため、コンダクタンスピークが観測される。

この様に、絶縁ゲート型 HEMT での界面準位密度評価には、従来の手法を適用することができない。本節では、MIS-HEMT における C-V 特性を用いた、界面準位密度の評価法として、数値計算を用いた C-V 曲線のフィッティング [42, 58] と光支援 C-V 法 [43] について記述する。

3.4.3.1 数値計算

図 3.16 に、MIS-HEMT における伝導帯下端 (E_C) 近傍の界面準位密度分布を、C-V 特性の実験値と計算値のフィッティングにより推定する際のフローチャートを示す。まず、C-V 測定を行い、実験値を求める。次に、式 (3.29) と (3.30) で表される界面準位密度分布を仮定する。続いて、Poisson-Schrödinger 方程式を自己無撞着に解くことにより、各ゲート電圧 V_G 毎のポテンシャル分布を計算する。この際、界面準位における

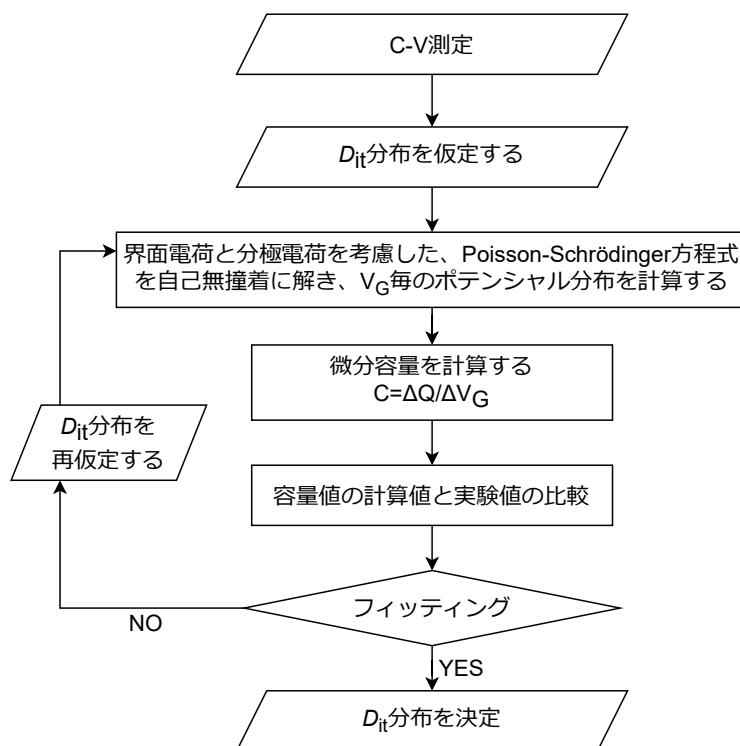


図 3.16 MIS-HEMT 構造における界面準位密度分布を実験と計算の C-V 特性フィッティングから推定する方法

電荷と分極電荷を取り入れ、界面準位については第 3.4.1 章で述べたように、フェルミディラックの分布関数及び SRH 統計を用い、準位エネルギーによる電子の放出時定数を考慮する必要がある。更に、 $V_G \pm \Delta V_G$ (20 mV) のポテンシャル分布を計算し総電荷量を求める。この $V_G \pm \Delta V_G$ における総電荷量から、 V_G における微分容量 ($C = dQ/dV$) を求める。この様にして求めた、C-V 特性を実験値と一致するかを比較する。計算値と実験値が、よく一致していれば、仮定した界面準位密度分布が正しいと判断でき、一致していない場合は、実験値と計算値が一致するまで界面準位密度分布を修正して計算を繰り返す。

3.4.3.2 光支援 C-V 法

前節での数値計算による界面準位密度分布の推定では、室温では、伝導帯下端から約 0.8 eV の範囲のみしか評価することはできない。しかし、放出時定数の長い深いエネルギー準位は、しきい値電圧シフトなどの原因となるため、深いエネルギーの準位密度を評価することが重要である。図 3.11 から、例えば高温で測定することにより、C-V 測定で応答するエネルギー範囲を広げることが可能である。室温において、ミッドギャップ近傍の界面準位密度を評価する手法として、光支援 C-V 法 [43] が提案されている。

図 3.17 に、光支援 C-V 法を用いて界面準位密度を推定する方法を示す。まず初めに、暗状態で絶縁膜容量が現れるゲート電圧まで掃引し、そのバイアスで数秒間ホールドす

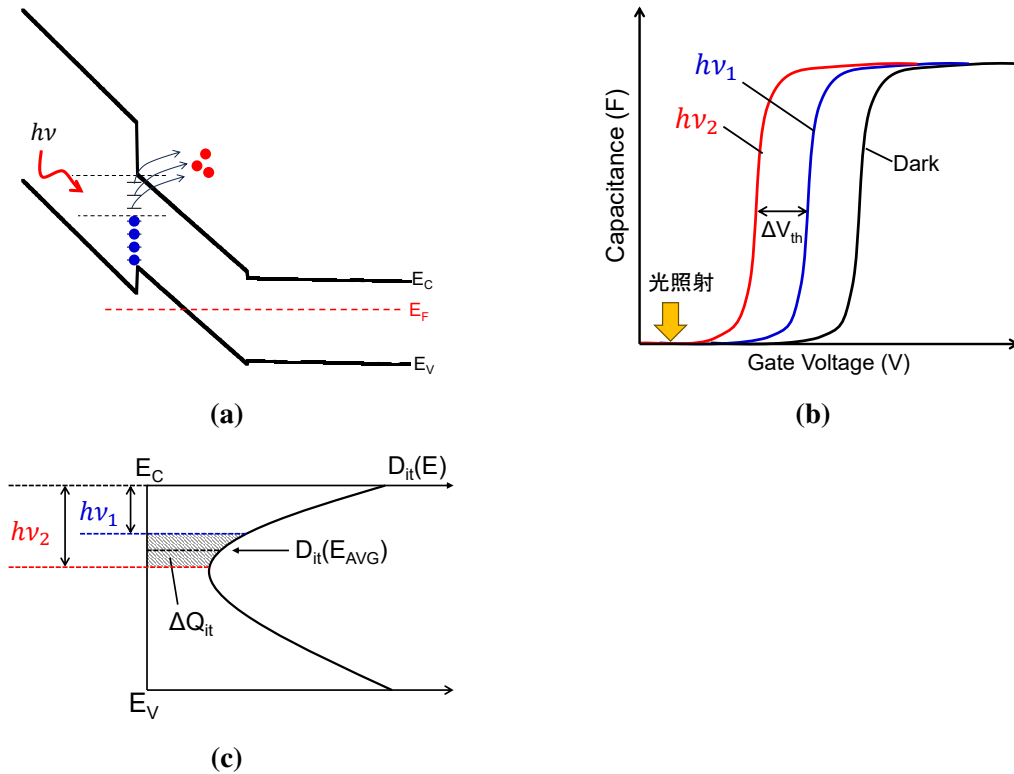


図 3.17 光支援 C-V 法による界面準位密度の推定

る。これにより、図 3.13(a) に示す様に、界面準位の全てに電子をトラップさせ、これを光支援 C-V 法の初期状態とする。界面準位全てに電子を捕獲させる必要があるため、絶縁膜容量が観測されないほど高い界面準位密度を有する場合は、光支援 C-V 法を適用することはできない。続いて、しきい値電圧よりも深いバイアスまで V_G を掃引する。このバイアスをホールドした状態で、GaN のバンドギャップ以下のエネルギーを持つ単色光 ($E=h\nu$) を照射すると、図 3.17(a) に示す様に、 $h\nu$ のエネルギーに相当する準位に捕獲された電子が放出される。次に、光照射をオフにし、暗状態でゲート電圧を 0 V に向けて掃引する。この際、図 3.17(b) に示す様に、C-V 特性の平行シフトが観測される。このシフトは、光照射によりトラップ電子が放出され、界面電荷量に変化することに起因する。アクセプタ型準位の電子が放出された場合、負電荷が減少するため、C-V 特性は負方向にシフトする。また、ドナー型準位から電子を放出すると正に帯電するので、C-V 特性は正方向にシフトする。このような測定を、2 種類のエネルギーを有する単色光 ($h\nu_1 < h\nu_2$) を用いて行う。図 3.17(c) は、界面準位密度分布と光照射による放出電荷を模式的に示した図である。2 つの光のエネルギー差 ($\Delta h\nu = h\nu_2 - h\nu_1$) に対応する、電荷変化 ΔQ_{it} は以下の式で与えられる。

$$\Delta Q_{it} = qD_{it}\Delta h\nu = C_{total}\Delta V_{th} \quad (3.35)$$

よって、平均エネルギー E_{AVG} における界面準位密度 D_{it} は、式 (3.35) より次式のように

になる。

$$D_{it}(E = E_{AVG}) = \frac{C_{total} \Delta v_{th}}{q \Delta h\nu} \quad (3.36)$$

但し、GaN チャネル層やバッファ層の深い準位が応答する場合、C-V 特性には曲率の変化も現れることになる。この際には、上記の解析は適用できない。

光支援 C-V 法では、通常の C-V 測定では得られない深いエネルギー準位の評価が可能であるが、使用する単色光については注意が必要である。GaN のバンドギャップよりも高いエネルギーを有する光源を用いた場合、絶縁膜/AlGaIn 界面や AlGaIn/GaN 界面で正孔が生成・蓄積が生じる。この際、界面準位密度の評価には、界面準位での電子-正孔対生成過程及び再結合過程に加えて、正孔捕獲過程を考慮して行う必要があり、非常に複雑になる [59, 60]。GaN のバンドギャップ以下の波長の光を用いる場合でも、AlGaIn のバンドギャップの半分以上 ($h\nu > E_{G,AlGaIn}/2$) の光を照射する場合も注意が必要である。この場合、光照射により電子が放出され空となった比較的深いエネルギー準位へ、価電子帯から電子が励起される。この励起された電子は、再び伝導帯への放出される確率を持つことになる。そのため、このような準位での、電子の占有確率は 0 や 1 に定まらずに、電子とホールの光イオン化断面積の比によって決定される。この占有確率を正確に求めることは容易ではない。更に、ゲート金属の上から光照射を行うため、金属での光吸収により界面に到達する光強度は減衰することに注意する必要がある。

参考文献

- [1] W. Shockley, *Phys. Rev.* **56**, 317 (1939).
- [2] J. Tersoff, *Phys. Rev. Lett.* **52**, 465 (1984).
- [3] J. Neugebauer and C. G. Van de Walle, *Phys. Rev. B* **50**, 8067 (1994).
- [4] E. Yamaguchi and M. R. Junnarkar, *J. Cryst. Growth* **189-190**, 570 (1998).
- [5] P. Boguslawski, E. L. Briggs, and J. Bernholc, *Phys. Rev. B* **51**, 17255 (1995).
- [6] Q. K. Xue, Q. Z. Xue, R. Z. Bakhtizin, Y. Hasegawa, I. S. Tsong, T. Sakurai, and T. Ohno, *Phys. Rev. Lett.* **82**, 3074 (1999).
- [7] H. Hasegawa and H. Ohno, *J. Vac. Sci. Technol. B* **4**, 1130 (1986).
- [8] J. E. Northrup and J. Neugebauer, *Phys. Rev. B* **53**, R10477 (1996).
- [9] M. Landmann, E. Rauls, W. G. Schmidt, M. D. Neumann, E. Speiser, and N. Esser, *Phys. Rev. B* **91**, 035302 (2015).
- [10] C. G. Van de Walle and D. Segev, *J. Appl. Phys.* **101**, 081704 (2007).
- [11] T. K. Zywietz, J. Neugebauer, and M. Scheffler, *Appl. Phys. Lett.* **74**, 1695 (1999).
- [12] R. N. Hall, *Phys. Rev.* **87**, 387 (1952).
- [13] W. Shockley and W. T. Read, *Phys. Rev.* **87**, 835 (1952).
- [14] W. Shockley, *Proc. IRE* **46**, 973 (1958).
- [15] W. Schottky, *Naturwissenschaften* **26**, 843 (1938).
- [16] N. F. Mott, *Math. Proc. Cambridge Philos. Soc.* **34**, 568 (1938).
- [17] A. M. Cowley and S. M. Sze, *J. Appl. Phys.* **36**, 3212 (1965).
- [18] A. C. Schmitz, A. T. Ping, M. A. Khan, Q. Chen, J. W. Yang, and I. Adesida, *J. Electron. Mater.* **27**, 255 (1998).
- [19] J. Bardeen, *Phys. Rev.* **71**, 717 (1947).
- [20] F. Padovani and R. Stratton, *Solid. State. Electron.* **9**, 695 (1966).
- [21] A. Y. Yu, *Solid. State. Electron.* **13**, 239 (1970).
- [22] X. Kong, K. Wei, G. Liu, and X. Liu, *J. Phys. D. Appl. Phys.* **45**, 265101 (2012).
- [23] M. E. Lin, Z. Ma, F. Y. Huang, Z. F. Fan, L. H. Allen, and H. Morkoç, *Appl. Phys. Lett.* **64**, 1003 (1994).
- [24] F. M. Mohammed, L. Wang, I. Adesida, and E. Piner, *J. Appl. Phys.* **100**, 023708 (2006).
- [25] B. Zhang, W. Lin, S. Li, Y. Zheng, X. Yang, D. Cai, and J. Kang, *J. Appl. Phys.* **111**, 113710 (2012).
- [26] D.-F. Wang, F. Shiwei, C. Lu, A. Motayed, M. Jah, S. N. Mohammad, K. A. Jones, and L. Salamanca-Riba, *J. Appl. Phys.* **89**, 6214 (2001).
- [27] S. Ruvimov, Z. Liliental-Weber, J. Washburn, D. Qiao, S. S. Lau, and P. K. Chu, *Appl.*

- Phys. Lett.* **73**, 2582 (1998).
- [28] D. Selvanathan, F. M. Mohammed, A. Tesfayesus, and I. Adesida, *J. Vac. Sci. Technol. B Microelectron. Nanom. Struct. Process. Meas. Phenom.* **22**, 2409 (2004).
- [29] A. Basu, F. M. Mohammed, S. Guo, B. Peres, and I. Adesida, *J. Vac. Sci. Technol. B Microelectron. Nanom. Struct. Process. Meas. Phenom.* **24**, L16 (2006).
- [30] A. Baratov, T. Igarashi, M. Ishiguro, S. Maeda, S. Terai, M. Kuzuhara, and J. T. Asubar, *Jpn. J. Appl. Phys.* **62**, 110905 (2023).
- [31] A. Calzolaro, T. Mikolajick, and A. Wachowiak, in *ESSDERC 2021 - IEEE 51st Eur. Solid-State Device Res. Conf.*, Vol. 2021-Septe (IEEE, 2021) pp. 307–310.
- [32] B. Van Daele, G. Van Tendeloo, W. Ruythooren, J. Derluyn, M. R. Leys, and M. Germain, *Appl. Phys. Lett.* **87**, 061905 (2005).
- [33] Z. Liu, M. Sun, H. S. Lee, M. Heuken, and T. Palacios, *Appl. Phys. Express* **6**, 096502 (2013).
- [34] M. W. Fay, G. Moldovan, P. D. Brown, I. Harrison, J. C. Birbeck, B. T. Hughes, M. J. Uren, and T. Martin, *J. Appl. Phys.* **92**, 94 (2002).
- [35] L. Wang, F. M. Mohammed, and I. Adesida, *J. Appl. Phys.* **103**, 093516 (2008).
- [36] L. Wang, F. M. Mohammed, and I. Adesida, *J. Appl. Phys.* **101**, 013702 (2007).
- [37] A. Pooth, J. Bergsten, N. Rorsman, H. Hirshy, R. Perks, P. Tasker, T. Martin, R. Webster, D. Cherns, M. Uren, and M. Kuball, *Microelectron. Reliab.* **68**, 2 (2017).
- [38] K. Uryu, S. Kiuchi, and T. K. Suzuki, *Appl. Phys. Lett.* **119**, 023505 (2021).
- [39] K. Uryu, S. Kiuchi, T. Sato, and T.-k. Suzuki, *Appl. Phys. Lett.* **120**, 052104 (2022).
- [40] M. Miczek, B. Adamowicz, C. Mizue, and T. Hashizume, *Jpn. J. Appl. Phys.* **48**, 04C092 (2009).
- [41] M. Miczek, C. Mizue, T. Hashizume, and B. Adamowicz, *J. Appl. Phys.* **103**, 104510 (2008).
- [42] K. Nishiguchi, S. Kaneki, S. Ozaki, and T. Hashizume, *Jpn. J. Appl. Phys.* **56**, 101001 (2017).
- [43] C. Mizue, Y. Hori, M. Miczek, and T. Hashizume, *Jpn. J. Appl. Phys.* **50**, 021001 (2011).
- [44] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, L. F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck, *J. Appl. Phys.* **85**, 3222 (1999).
- [45] T. Hashizume, S. Ootomo, T. Inagaki, and H. Hasegawa, *J. Vac. Sci. Technol. B* **21**, 1828 (2003).
- [46] S. C. Jain, M. Willander, J. Narayan, and R. V. Overstraeten, *J. Appl. Phys.* **87**, 965 (2000).

- [47] J. Robertson and B. Falabretti, *J. Appl. Phys.* **100**, 014111 (2006).
- [48] H. W. Jang, C. M. Jeon, K. H. Kim, J. K. Kim, S. B. Bae, J. H. Lee, J. W. Choi, and J. L. Lee, *Appl. Phys. Lett.* **81**, 1249 (2002).
- [49] Z. H. Liu, G. I. Ng, S. Arulkumaran, Y. K. Maung, K. L. Teo, S. C. Foo, and V. Salmuganathan, *Appl. Phys. Lett.* **95**, 223501 (2009).
- [50] S. L. Selvaraj and T. Egawa, *J. Electrochem. Soc.* **156**, H690 (2009).
- [51] L. Terman, *Solid. State. Electron.* **5**, 285 (1962).
- [52] J. J. Freedman, T. Kubo, and T. Egawa, *Appl. Phys. Lett.* **99**, 033504 (2011).
- [53] X. Lu, J. Ma, H. Jiang, C. Liu, and K. M. Lau, *Appl. Phys. Lett.* **105**, 102911 (2014).
- [54] G. Ye, H. Wang, S. Arulkumaran, G. I. Ng, R. Hofstetter, Y. Li, M. J. Anand, K. S. Ang, Y. K. T. Maung, and S. C. Foo, *Appl. Phys. Lett.* **103**, 142109 (2013).
- [55] M. Capriotti, P. Lagger, C. Fleury, M. Oposich, O. Bethge, C. Ostermaier, G. Strasser, and D. Pogany, *J. Appl. Phys.* **117**, 24506 (2015).
- [56] N. Fukuhara, F. Horikiri, T. Yamamoto, T. Osada, K. Kasahara, T. Inoue, and T. Egawa, *J. Appl. Phys.* **133**, 085702 (2023).
- [57] W. M. Waller, S. Karboyan, M. J. Uren, K. B. Lee, P. A. Houston, D. J. Wallis, I. Guiney, C. J. Humphreys, and M. Kuball, *IEEE Trans. Electron Devices* **62**, 2464 (2015).
- [58] Z. Yatabe, Y. Hori, W.-C. Ma, J. T. Asubar, M. Akazawa, T. Sato, and T. Hashizume, *Jpn. J. Appl. Phys.* **53**, 100213 (2014).
- [59] M. Matys, B. Adamowicz, Y. Hori, and T. Hashizume, *Appl. Phys. Lett.* **103**, 21603 (2013).
- [60] M. Matys, B. Adamowicz, and T. Hashizume, *Appl. Phys. Lett.* **101**, 231608 (2012).

第 4 章

AlGa_N/Ga_N ヘテロ構造の表面状態が電気的特性に与える影響

4.1 序論

GaN 系高電子移動度トランジスタ (HEMTs) は、GaN の広いバンドギャップ、高い絶縁破壊電界 [1]、高い飽和電子速度 [2] といった魅力的な特徴を持つことから、高出力、高周波特性において急速な進歩を遂げている。更に、GaN は AlGa_N や InAlN[3]、AlInGa_N[4] といった他の III 族窒化物混晶とヘテロ接合をすることで、自発分極、ピエゾ分極、大きな伝導帯オフセットにより、 $1 \times 10^{13} \text{ cm}^{-2}$ を超える 2 次元電子ガス (2DEG) 密度をもつヘテロ界面が形成される [5]。GaN 系 HEMTs では、カットオフ周波数の最高値は 455 GHz[6] であり、90 GHz 以上の高周波においても 3 W mm^{-1} を超える出力電力密度が報告されている [7-9]。また、窒化物半導体の優れた物性から、2 kV までの耐圧において $4.5 \text{ m}\Omega \text{ cm}^2$ 以下の低オン抵抗を実現している [10]。しかしながら、表面及び界面準位に起因する多くの課題が残っている。化合物半導体では、フェルミ準位のピンニング現象が、デバイス性能と信頼性に影響する長年の課題であり、GaN も例外ではない。GaN や AlGa_N 表面における、表面フェルミレベル (E_{FS}) のピンニングが、仮想ゲートとして働き、GaN 系 HEMT の電流コラプスを引き起こすことがある [11, 12]。

本章では、X 線電子分光法 (XPS) と伝送線路モデル (TLM) 法を用いて、AlGa_N/Ga_N HEMTs の E_{FS} ピンニングと電気的特性の相関を調査した。更に、 E_{FS} ピンニングが強く、電気特性が悪い試料に対して、光電気化学 (PEC:Photo-Electrochemical) エッチングを行い、エッチング前後の表面状態及び電気的特性を比較することにより、その影響を調査した。

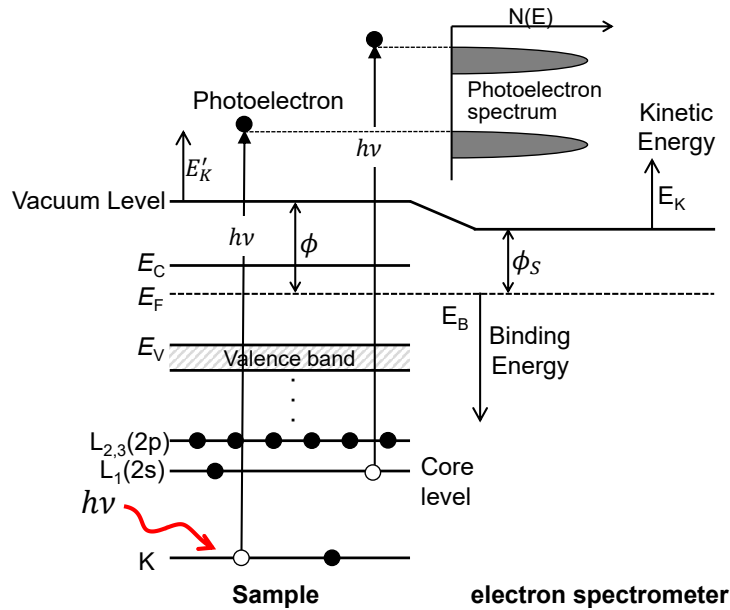


図 4.1 XPS 測定の基本原理

4.2 実験装置及び実験・評価方法

4.2.1 X線電子分光法 (XPS)

電子分光法は、X線や紫外線、電子線等を物質表面に照射し、放出された電子のエネルギーから表面分析を行う手法の総称である。このうち、プローブにX線を用いる手法を、X線電子分光法 (XPS: X-ray Photoelectron Spectroscopy) と呼ぶ。

4.2.1.1 原理

XPSの測定基本原理の概略図を図4.1に示す。X線を物質に照射すると、光電効果により表面から電子が放出される。この放出された電子を光電子と呼ぶ。X線光子の吸収は非常に早く(約 10^{-16} s)、物質表面原子の内殻軌道から電子を放出する。試料から放出された光電子の運動エネルギー E'_K は、X線のエネルギー $h\nu$ と電子の結合エネルギー E_B によって決定され、次式で表される。

$$E'_K = h\nu - E_B - \phi \quad (4.1)$$

ここで、 ϕ は、物質の仕事関数である。観測される電子のエネルギー分布には、物質の内殻準位及び価電子帯の情報を有している。また、図4.1からも明らかのように、結合エネルギー E_B が小さくなるにつれて、光電子の運動エネルギー E_K は大きくなる。XPSでは、放出された光電子は、電子分光器によって検出される。そのため、実際に測定されるフェルミ準位基準の結合エネルギーは、以下ようになる。

$$E_B = h\nu - E_K - \phi_s \quad (4.2)$$

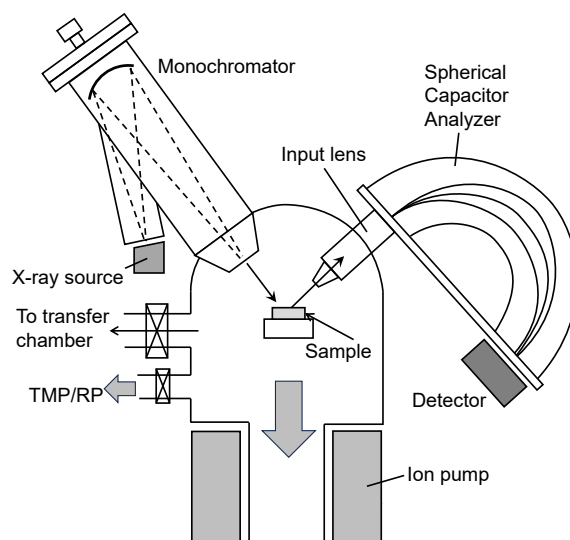


図 4.2 XPS 装置構成図

ここで、 ϕ_S は測定装置 (電子分光器) の仕事関数である。式 (4.2) より、 $h\nu$ と ϕ_S が一定であれば、光電子の運動エネルギーを測ることにより、結合エネルギーを求めることが可能である。電子の結合エネルギーは、元素固有の値を有しているので、 E_B を測定することで表面に存在する元素の種類を知ることが可能である。また、光電子が放出されると、図 4.1 に示す様に内殻ホールができ、その緩和過程でオージェ電子も放出され、これも検出される。このオージェ電子によるピークエネルギーは、入射 X 線のエネルギーにより変化しない。

また、XPS 測定において X 線を照射すると、光電子は試料内部深くまで生成される。しかし、弾性散乱や非弾性散乱により、エネルギーの一部を失ったりすることにより、大部分は試料で吸収されてしまう。光電子発生時のエネルギーを保ったまま、真空中に放出され検出された電子のみが光電子スペクトルとして検出されることになる。このため、XPS 測定では表面近傍の情報のみを得ることが可能となっている。また、エネルギーの一部を失って放出された電子はバックグラウンドを形成する。

4.2.1.2 測定装置

図 4.2 に、XPS 測定装置の構成例を示す。測定室には、イオンポンプが接続されており、 10^{-9} Torr 以下の超高真空を維持している。これは、試料表面から放出された光電子が、分光器に到達するまでの間に残留ガス分子との衝突により散乱を受けない様にするためである。また、表面敏感の測定であるため、試料表面を清浄に保つ役割もある。放出される光電子の運動エネルギーは X 線のエネルギーに依存するため、X 線源には広いエネルギー範囲で且つ、高分解能で測定できることが求められる。この様な点から、通常は、Al $K\alpha$ や Mg $K\alpha$ 線源が用いられる。Al $K\alpha$ 線源のエネルギーは 1486.6 eV で半値幅は 0.85 eV であり、Mg $K\alpha$ 線源のエネルギーは、1253.6 eV で半値幅は 0.7 eV で

表 4.1 窒化物半導体と Si, GaAs の結合エネルギー比較

Material	GaN	AlN	InN	Si	GaAs
Bonding Energy (eV/atm)	8.92	11.52	7.72	4.42	6.52

ある。K α 線は、K 殻から電子が放出された際に、L 殻から電子が K 殻へ遷移する際に生じる放出される X 線のことであり、X 線源は X 線管で生成される。真空中でフィラメントを熱することで熱電子を発生させ、高電圧を印可することで加速させ、ターゲット (Al や Mg) に衝突することで、X 線を放出させる。通常は、2 種類のターゲットとそれぞれのターゲットに対応したフィラメントが 2 つ用意された、ツインターゲット X 線管が用いられる。これは、前述の通り、光電子とオージェ電子が干渉する場合があります、これを分離するためである。Al K α や Mg K α 線源は、それぞれ 0.85, 0.7 eV の自然幅を有しており、これによりエネルギー分解能が制限される。そこで、高分解能測定を実現する為に、X 線の半値幅を自然幅以下にする為に、モノクロメーターにより単色化させて利用している。また、試料表面から放出された光電子やオージェ電子のエネルギーを測定するのが分光器である。本研究で用いた XPS 装置の分光器 (アナライザー) は、図 4.2 に示しているように静電半球型アナライザーである。

4.2.2 光電気化学 (PEC) エッチング

半導体のエッチングは、溶液を用いて行うウェットエッチングとプラズマを用いるドライエッチングに大別される。エッチングを行うには、結合手を切断する必要がある。表 4.1 に、窒化物半導体と Si, GaAs の結合エネルギーを示す。窒化物半導体は、結合力が他の半導体材料と比べて非常に大きく、化学的に安定である。また、室温では酸や塩基に対する高い耐性を有する [13]。GaN に対するウェットエッチングとしては、200 °C 以上に加熱したリン酸を用いた例 [14, 15] や、KOH 溶液により N 極性面をエッチングしたは報告されている [16]。但し、Ga 極性面は非常に安定であり KOH 溶液ではエッチングされない。そのため、GaN のエッチングは、誘導結合型反応性イオンエッチング (ICP-RIE) [17, 18] や反応性イオンビームエッチング (RIBE) [19] 等のドライエッチングが用いられている。しかし、プラズマや加速イオンの衝突による加工表面へのダメージ・欠陥の導入により [20]、高密度の表面/界面準位密度の増加 [21, 22] や、リーク電流の増加 [23, 24] 等の課題が報告されている。

前述のように、GaN は従来の薬品に浸すことによるウェットエッチングは困難である。そこで、GaN のウェットエッチングには、光照射と半導体での電気化学反応を組み合わせ、光電気化学 (PEC: Photo-Electro Chemical) エッチングが用いられる。図 4.3 には、AlGaIn/GaN ヘテロ構造に対する PEC エッチングの様子を示す。AlGaIn バリア

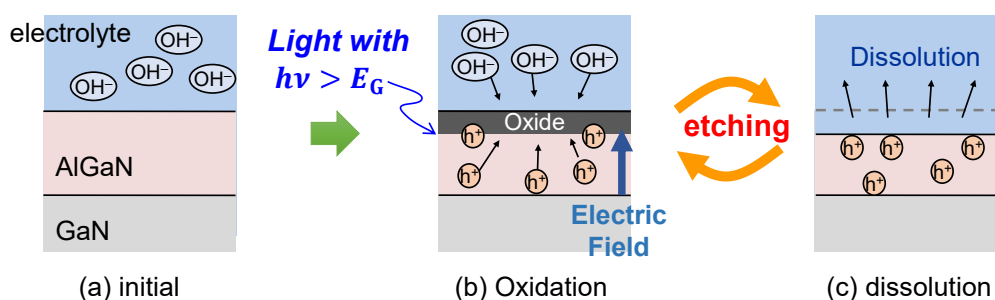
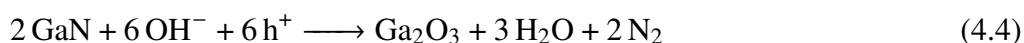
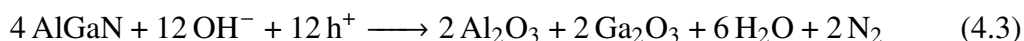
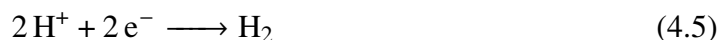


図 4.3 光電気化学エッチングのコンセプト

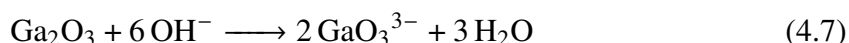
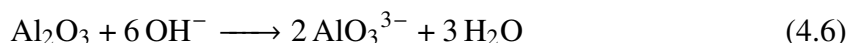
層のバンドギャップ以上のエネルギーを持つ光を照射すると、電子正孔対が生成される。この時、内部電界によって、生成した正孔は溶液界面へと移動し、酸化反応に用いられる。一方、電子は 2DEG を経由して外部回路で回収される。なお、AlGaN バリア層で吸収されなかった光により GaN チャネル層でも電子正孔対が生成されるが、これは再結合により消費される。光照射により、電子正孔対が生成し、正孔による表面酸化反応は次のように表される。



生成した電子は、陰極で還元される。



また、酸化反応により生成した酸化物は以下の反応により、溶液中に溶解する。この酸化と溶解を交互に繰り返すことにより、エッチングが進行する。



酸化と溶解の制御には、外部回路による電圧印加による電位制御によって行われる。この様に、PEC エッチングは半導体表面の化学反応を用いており、低エネルギー反応であり低損傷でエッチングを行うことが可能である。また、電気化学反応はファラデーの法則に従うため、酸化反応を通過電荷量で制御することができ、精密なエッチング制御が可能である。

このような従来の PEC エッチングは、光励起した電子を回収するために試料を外部回路と接続し、接続部をシーリングする必要がある。近年、この PEC エッチングを更に簡便にした手法である、コンタクトレス PEC (CL-PEC) エッチングに注目が集まっている [25–32]。CL-PEC エッチングでは、カソードパッドを通じて電解液中の酸化剤へ電子を直接回収させることで、外部回路との接続を無くすことが可能である。図 4.4 に、CL-PEC の模式図を示す。エッチング液には、ペルオキソ二硫酸カリウム ($\text{K}_2\text{S}_2\text{O}_8$) 溶液を用いている。これは、ペルオキソ二硫酸イオン ($\text{S}_2\text{O}_8^{2-}$) に 310 nm 以下の波長を

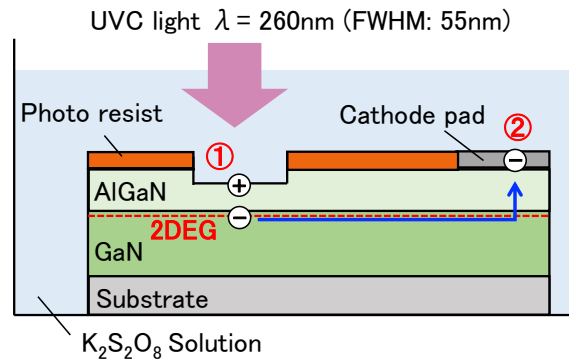
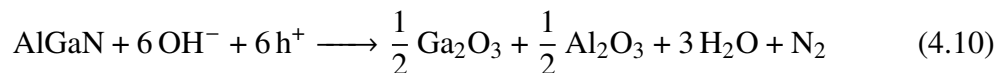


図 4.4 AlGaN/GaN ヘテロ構造の CL-PEC エッチングの模式図

持つ紫外光を照射すると、強力な酸化剤である硫酸ラジカル ($\text{SO}_4^{\bullet-}$) が生成されるためである。AlGaN/GaN ヘテロ構造に対するエッチングを行う際には、UVC 光を照射する。これにより、溶液中で硫酸ラジカルの生成されると同時に、溶液透過光が AlGaN 表面で吸収され、電子正孔対を生成する。エッチング保護膜にはフォトレジストを用いており、カソードパッドには Ti 電極又は Ti/Al/Ti/Au オーミック電極を用いる。光励起によって生成した電子は、2DEG に回収され、陰極パッドを介して溶液中の酸化剤に直接回収される。この反応は以下のように表される。



一方で、生成された正孔は半導体表面へと移動し、溶液中のイオンと反応して以下の陽極酸化反応が生じる。



この生成された酸化物 (Ga_2O_3 , Al_2O_3) が酸性溶液に溶解することで、エッチングが進行する。

4.2.3 オーミック特性評価 (TLM 法)

コンタクト抵抗率の測定法には、2 種類の測定方法が用いられる。Si では、 $\rho_C = 10^{-7} \Omega \text{cm}^2$ 以下の精度の高い測定が要求されるため、クロスベビン法が用いられる。一方、GaN 等の化合物半導体においては、Si に比べてコンタクト抵抗率は高くなるため、Transmission Line Model (TLM) 法 [33–35] が良く用いられる。

TLM 法には、矩形型電極を用いる場合と円形電極を用いる場合がある。後者を前者と区別するために C-TLM (Circular TLM) 法と呼ぶ。図 4.5 に、矩形型電極を用いた TLM 測定の模式図を示した。この方法では、複数のオーミック電極を異なる電極間隔 (L) で配置したパターンとなっており、2 端子間に電圧を印加し、流れる電流を測定す

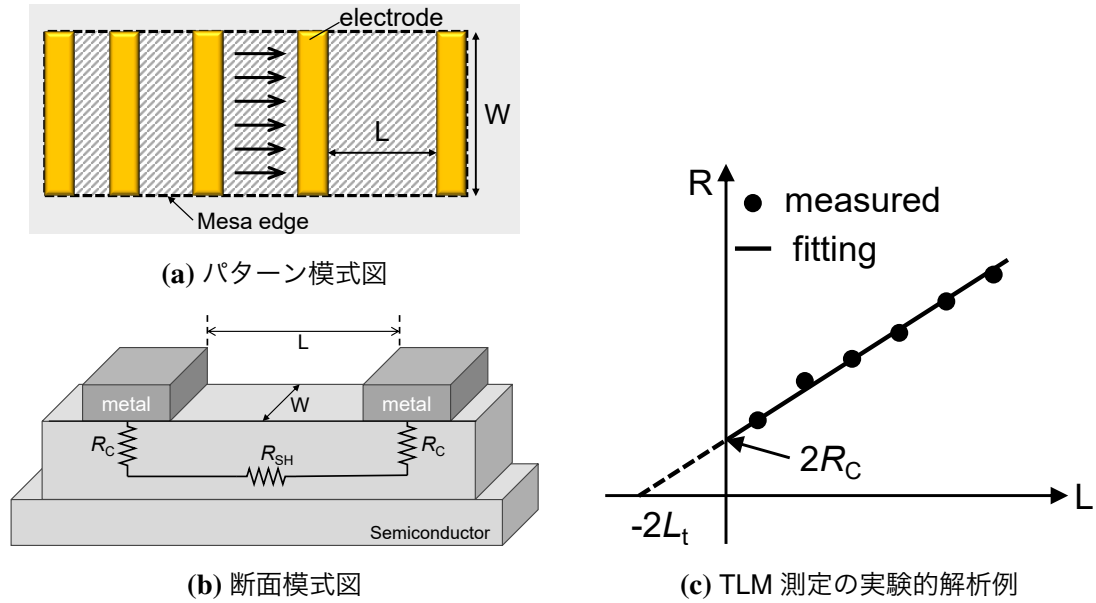


図 4.5 矩形型 TLM の (a) 上から見たパターン模式図 (b) 断面模式図 (c) 実験的解析例

る。図 4.5(c) に、TLM 測定の実験的解析例を示す。測定される総抵抗 R は、図 4.5(b) より、コンタクト抵抗を $R_C(\Omega)$ 、チャンネルのシート抵抗を $R_{SH}(\Omega/\square)$ とすると、

$$R = 2R_C + R_{SH} \frac{L}{W} \quad (4.11)$$

と表される。ここで、 L は電極間距離、 W は電極幅である。よって、コンタクト抵抗 R_C は、図 4.5(b) に示す様に、測定値から $L = 0$ に線形外挿することで求まる。また、傾きからシート抵抗を求めることができる。

この方法で求めたコンタクト抵抗 R_C から接触抵抗率 ρ_C を求めるには、図 4.6 に示す様な等価回路に伝送線路モデルを適用する必要がある。ここで、パッド電極領域において、単位長さあたりの抵抗 R' とコンダクタンス G' は以下のように表される。

$$R' = R_{SC}/W \quad (4.12)$$

$$G' = W/\rho_c \quad (4.13)$$

ここで、 R_{SC} はパッド電極領域でのシート抵抗である。電極直下領域での電圧降下は次式のようになる。

$$dV(x) = -R' I(x) dx \quad (4.14)$$

また、キルヒホッフの法則より、

$$dI(x) = -V(x)G' dx \quad (4.15)$$

この 2 式より、 $I(x)$ を消去すると、

$$\frac{d^2V(x)}{dx^2} - \frac{V(x)}{L_T^2} = 0 \quad (4.16)$$

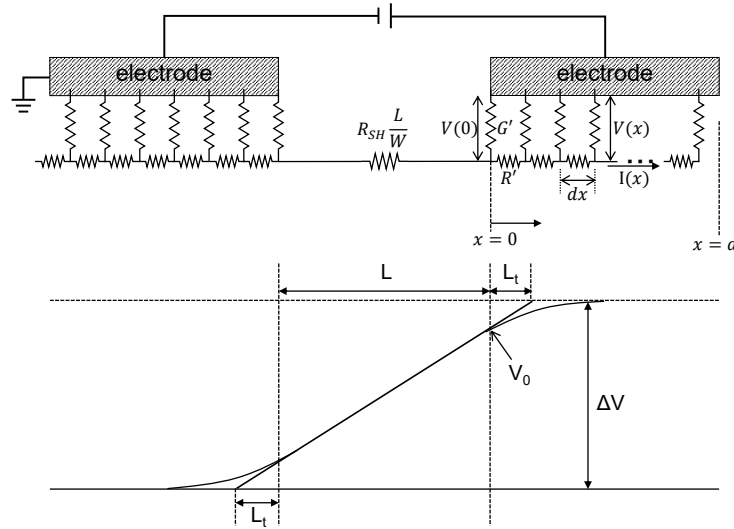


図 4.6 オーミック電極とチャンネル領域の伝送モデル等価回路 (上図) と電流の名上がれる方向での電極パッド間の電圧降下の模式図 (下図)

ここで、 L_T は伝搬長であり、次式で定義される。

$$L_T = (R'G')^{-1/2} = \sqrt{\frac{\rho C}{R_{SC}}} \quad (4.17)$$

図 4.6 に示す様に、コンタクトパッド電極領域では電圧は自然対数的に変化しており、伝搬長は電流の電極パッドへの正味の侵入長を表している。ここで、 $x = 0$ における電流と電圧として I_0, V_0 を導入すると境界条件は、

$$V(0) = V_0, I(0) = I_0 \quad (4.18)$$

と定式化される。この境界条件の下で、式 (4.16) を解くと、

$$V(x) = V_0 \cosh(x/L_T) - Z \sinh(x/L_T) \quad (4.19)$$

となる。ここで、 $Z = R'L_T$ であり、以下のようになる。

$$Z = \frac{R_{SC}L_T}{W} = \frac{\sqrt{\rho C R_{SC}}}{W} \quad (4.20)$$

式 (4.14) と (4.19) から、電流 $I(x)$ は、次式のようになる。

$$I(x) = -\frac{1}{R'} \frac{dV(x)}{dx} = I_0 \cosh\left(\frac{x}{L_T}\right) - \frac{V_0}{Z} \sinh\left(\frac{x}{L_T}\right) \quad (4.21)$$

図 4.6 より、 $x > d$ では $I(x) = 0$ である。すなわち、 $I(d) = 0$ であり、この境界条件と式 (4.21) より、

$$\frac{V_0}{I_0} = Z \coth\left(\frac{d}{L_T}\right) \quad (4.22)$$

ここで、式 (4.11) におけるコンタクト抵抗 R_C は、伝送線路の入力抵抗に対応するので、式 (4.20) を用いて、

$$R_C = \frac{R_{SC}L_T}{W} \coth\left(\frac{d}{L_T}\right) \quad (4.23)$$

となる。ここで、 $d < 0.5L_T$ の時、 $\coth(d/L_T) \approx L_T/d$ となり、式 (4.23) は、

$$R_C = R_{SC} \left(\frac{L_T^2}{dW} \right) \quad (4.24)$$

となる。一方で、電極パッドが伝搬長に比べて十分に長い時 ($d \gg L_T$)、 $\coth(d/L_T) \approx 1$ となり、 $R_C = R_{SC}L_T/W$ となる。従って、式 (4.11) は、以下のようになる。

$$R = 2L_T R_{SC} + R_{SH}L \quad (4.25)$$

これより、図 4.5(c) に示す様に測定した抵抗を電極間隔 L の関係としてプロットすることで、その傾きからシート抵抗 R_{SH} が、縦軸との切片からコンタクト抵抗を求まる。ここで、パッド電極領域下でのシート抵抗の変化を無視できる ($R_{SH}=R_{SC}$) とすると、

$$R = \frac{R_{SH}}{W} (2L_T + L) \quad (4.26)$$

となる。この式より、 x 軸 (電極間距離) 切片より、伝搬長 L_T が求まる。伝搬長が求まれば、電流が流れる領域面積 ($A_C = L_T W$) が求まり、接触抵抗率 $\rho_C (\Omega \text{ cm}^2)$ は次式で与えられることが分かる。

$$\rho_C = R_C L_T W = R_{SH} L_T^2 \quad (4.27)$$

矩形型電極を用いた TLM 法では、図 4.5 に示す様に、電極と接触しない領域をエッチングしメサ構造を形成し、図 4.5(a) 中の矢印で示す様に電流経路を限定する必要がある。これは、コンタクトエッジでの電流や回り込みによる迂回電流を抑制する為である。しかし、プロセスが複雑となるという課題がある。この複雑さを排除した測定手法として円形電極を用いた C-TLM 法がある [36, 37]。この方法は、メサエッチング工程が不要であり、一度のフォトリソグラフィプロセスによって電極パターンを作製可能である。図 4.7 に C-TLM 法で用いる電極パターン例を示す。この電極パターンは、外径 r_1 が一定で、中心の円形電極の内径 r_2 を変化させることによって、電極間隔 $d (= r_1 - r_2)$ を変化させるパターンで、Marrow-Das 型と呼ばれる。内径 r_2 を固定し、外径 r_1 を変化させても良い。円形電極を用いる場合の解析には、円筒座標系において伝送線路モデルを適用することで、電流と電圧の一依存性を求めることができる。2 端子電極間の総抵抗 R は、 $R_{SH}=R_{SC}$ である場合、

$$R = \frac{R_{SH}}{2\pi} \left[\ln\left(\frac{r_1}{r_2}\right) + \frac{L_T}{r_2} \frac{I_0(r_2/L_T)}{I_1(r_2/L_T)} + \frac{L_T}{r_1} \frac{K_0(r_1/L_T)}{K_1(r_1/L_T)} \right] \quad (4.28)$$

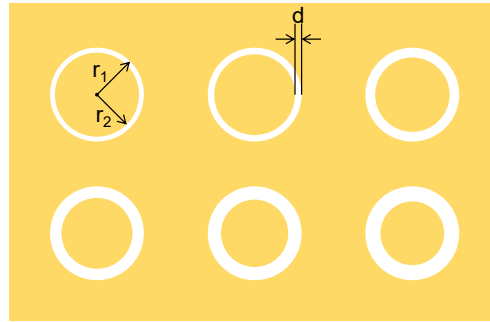


図 4.7 C-TLM 法の電極パターン

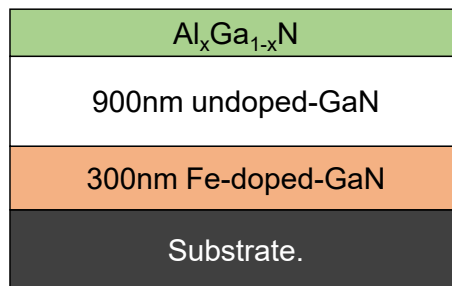


図 4.8 AlGaIn/GaN ヘテロ構造の断面模式図

となる [37, 38]。ここで、 I と K は変形ベッセル関数である。ここで、 $r_2 > 4L_T$ では、 I_0/I_1 と K_0/K_1 は 1 と近似でき、式 (4.28) は次式のようにになる。

$$R = \frac{R_{SH}}{2\pi} \left[\ln \frac{r_1}{r_1 - d} + L_T \left(\frac{1}{r_1 - d} + \frac{1}{r_1} \right) \right] \quad (4.29)$$

第 1 項が半導体のチャネル領域におけるシート抵抗 R_{SH} を表しており、第 2 項が中心電極と外側電極部分のコンタクト抵抗の和となっている。異なる電極間隔 d に対して、抵抗を測定し、 $R-d$ プロットを作成し、式 (4.29) のフィッティングから、 R_{SH} , L_T が求まり、コンタクト抵抗 R_C と接触抵抗率 ρ_C を決定できる。また、縦軸に抵抗 R 、横軸に $\ln[r_1/(r_1 - d)]$ をプロットすると、傾きからシート抵抗 R_{SH} が、縦軸切片から伝搬長 L_T が求まり、 R_C , ρ_C を決定することもできる。

4.2.4 デバイス構造と実験方法

図 4.8 に、本章で用いた AlGaIn/GaN HEMT 構造の断面模式図を示す。基板上に MOVPE 法により、バッファ層として 300 nm の Fe ドープの GaN 層、続いて、チャネル層として 900 nm のアンドープ GaN 層、最後にバリア層として AlGaIn 層を成長した HEMT 構造を用いている。また、基板には半絶縁性 (SI) の SiC 及び GaN 基板を用いた。表 4.2 に、本研究で用いた 3 種類の HEMT 構造の AlGaIn 層の Al 組成比及び膜厚と、2DEG の電子密度と移動度をまとめた。

表 4.2 サンプルの特性

Sample	Substrate	Al composition	AlGa _N thickness (nm)	2DEG mobility (cm ² V ⁻¹ s ⁻¹)	2DEG density (10 ¹² cm ⁻²)
Sample A	SI-SiC	0.20	20.0	1950	6.15
Sample B	SI-GaN	0.19	20.2	2030	5.62
Sample C	SI-GaN	0.19	23.0	2030	6.07

各試料の電気的特性評価として、TLM 測定を用いてオーミック特性評価を行った。TLM パターンの形成には、まず初めに、電極幅 $W = 250 \mu\text{m}$ のメサ構造を Cl_2/BCl_3 プラズマを用いた ICP-RIE により形成することにより、TLM 構造のアイソレーションを行った。次に、フォトリソグラフィを用いて、間隔 5, 10, 20, 30, 40, 50 μm の TLM 電極パターンを形成した。フッ酸 (HF) 処理を行い、表面酸化膜を除去した後、真空蒸着法により Ti/Al/Ti/Au(=20/50/20/50 nm) の積層構造を形成した。Ti と Au は電子線蒸着、Al は抵抗加熱蒸着を用いた。リフトオフにより TLM 電極を形成後、アニール行程での AlGa_N 表面への欠陥導入を防ぐため、20 nm の SiN 膜をスパッタリング法により成膜した [39, 40]。その後、オーミック接触を形成するために、RTA 炉を用いて窒素雰囲気中にて 830 °C で 1 分間のアニールを行った。オーミック接触形成後に、バッファードフッ酸 (BHF) を用いて、SiN 膜の除去を行った。電流-電圧 (I-V) 測定は、Keysight B1500A 半導体デバイスパラメータアナライザーを用いて室温で行った。また、各試料表面分析では、単色 Al-K α 線源 (1486.6 eV) を用いて、脱出角 45° で XPS 測定を行った。結合エネルギーは、測定前に金 (Au) 試料を用いて、Au 4f_{7/2} XPS スペクトルを測定し、84.0 eV とすることで校正を行った [41]。帯電による結合エネルギーシフトは、表面汚染炭素の C 1s 内殻準位スペクトルの C-C 結合成分ピークを 284.8 eV とすることで補正を行った [42]。

4.3 結果と考察

4.3.1 電気的特性評価

図 4.9 に、Sample A と C の TLM パターンの電極間隔の関数としての全抵抗値を示している。また、内挿図は、電極間隔が 10, 30, 50 μm の TLM パターンの I-V 特性を示している。対称性を有する直線的な I-V 特性が得られており、また、電極間隔が増加するにつれて傾きが減少していることが分かる。このことは、両試料においてオーミック接触が得られていることを示している。図中の実線は、最小二乗法によりフィッティングした結果である。両デバイスで、シート抵抗は約 520 Ω/\square であり、2DEG 密度と移動度から予測される値に非常に近い。一方で、コンタクト抵抗 (R_C) は Sample A と C

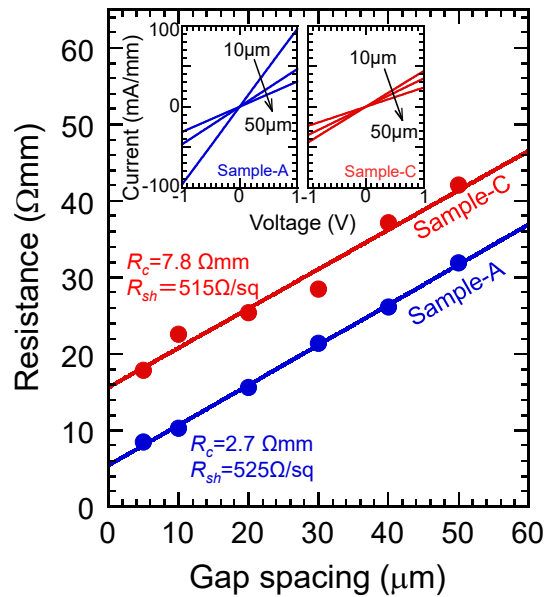


図 4.9 Sample A 及び C における TLM 測定結果 (挿入図は、電極間隔 10, 30, 50 μm における I-V 特性)

ではそれぞれ、2.7 Ωmm と 7.8 Ωmm と異なる値を示した。また、Sample B のコンタクト抵抗は 2.1 Ωmm であり、Sample A に近い値が得られている。シート抵抗は妥当な値が得られているため、Sample C のみにおいて高いコンタクト抵抗が得られた要因は、チャンネル領域ではなく、AlGaIn 表面近傍に存在すると思われる。

4.3.2 XPS による表面分析

AlGaIn 表面にどのような違いがあるのかを明らかにするため、各試料について XPS 分析を行った。図 4.10(a) から 4.10(c) に、Ga 3d, Al 2p, N 1s 内殻準位スペクトルを示す。比較のために XPS 強度は、各サンプルのピーク強度で規格化している。Sample A と B では、全ての内殻準位でスペクトルは一致している。しかし、Sample C では、全ての内殻準位スペクトルが、0.3 eV だけ結合エネルギーが低い方へシフトしていることが観察された。Sample A を例にして、XPS 測定で得られた Ga 3d と価電子帯スペクトルから、表面フェルミレベル (E_{FS}) を求める方法を説明する。価電子帯最大値 (VBM) E_{V} に対する E_{FS} は、以下のように導出される [43, 44]。

$$\begin{aligned} E_{\text{FS}} - E_{\text{V}} &= E_{\text{FS}} - E_{\text{Ga3d}} - (E_{\text{V}} - E_{\text{Ga3d}}) \\ &= B_{\text{Ga3d}} - (B_{\text{Ga3d}} - B_{\text{VBM}}) \end{aligned} \quad (4.30)$$

ここで、 E_{Ga3d} は Ga 3d 内殻準位のエネルギー、 B_{Ga3d} 及び B_{VBM} はそれぞれ、Ga3d と VBM の結合エネルギーである。 $(B_{\text{Ga3d}} - B_{\text{VBM}})$ は材料固有の値を取るため、 $(E_{\text{FS}} - E_{\text{V}})$ は、 B_{Ga3d} の測定から求めることが可能である。図 4.11 に示した Sample A を例にすると、 B_{Ga3d} は 19.96 eV であり、全試料で定数となる $(B_{\text{Ga3d}} - B_{\text{VBM}})$ は、17.06 eV とな

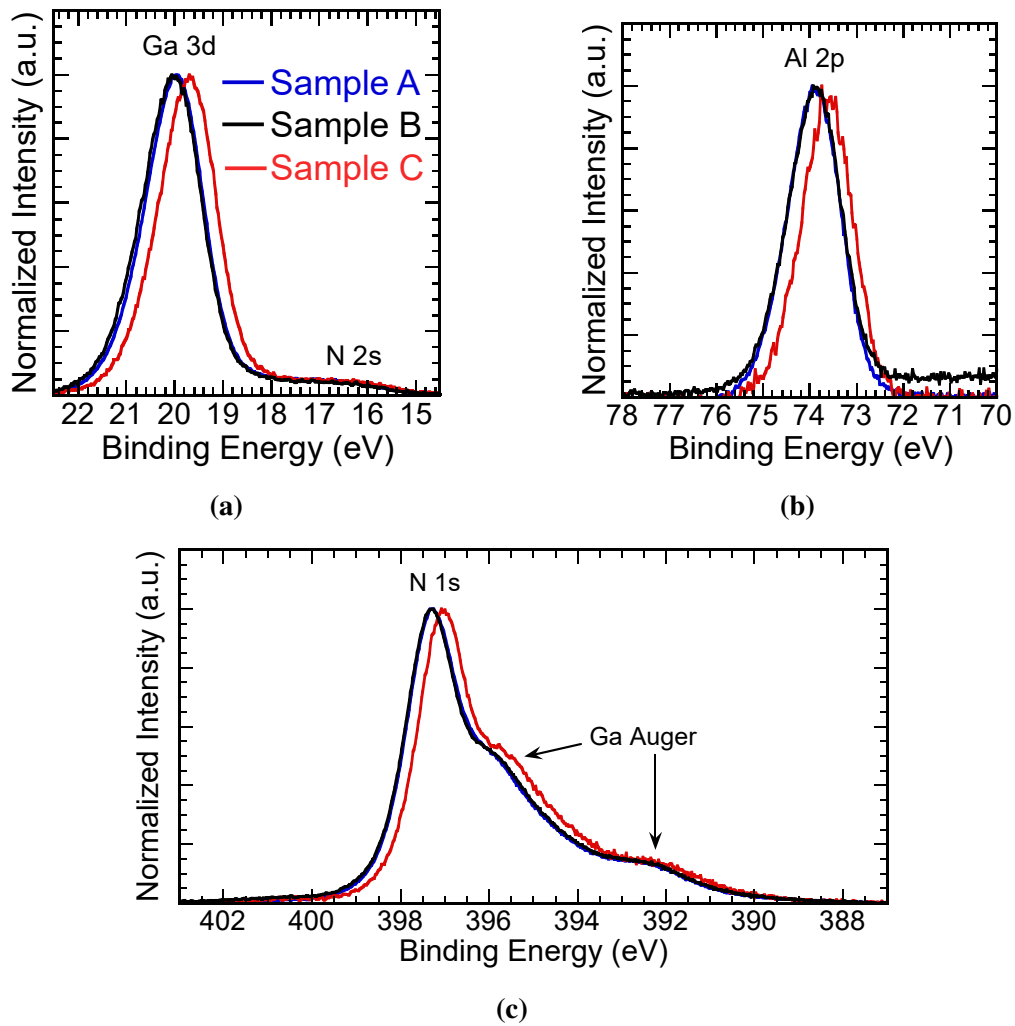


図 4.10 (a)Ga 3d (b) Al 2p (c) N 1s XPS 内殻準位スペクトル。強度は各試料の最大ピーク強度で規格化している。

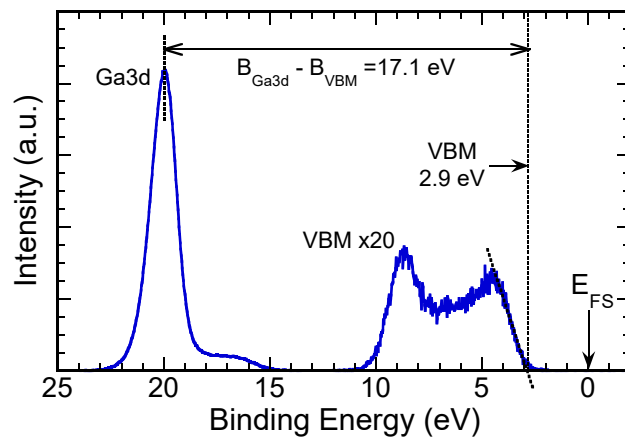


図 4.11 Sample A で測定された、Ga3d 及び価電子帯スペクトル

る。Sample A での、 B_{VBM} は 2.9 eV と見積もられ、これは価電子帯頂点近傍のスペクトルを直線で外挿することで得られる。AlGaIn のバンドギャップを 3.8 eV [5, 45] とすると、 E_{FS} は $E_{\text{C}} - 0.9$ eV に位置することが分かる。上述のように、 B_{Ga3d} から E_{FS} の位置を求めることができ、図 4.10(a) より、Sample B の E_{FS} は、 $E_{\text{C}} - 0.9$ eV、Sample C の E_{FS} は、 $E_{\text{C}} - 1.2$ eV と求まる。すなわち、Sample C での E_{FS} は、Sample A と B と比べて 0.3 eV 深いエネルギー位置にピンニングされており、その結果、オーミック金属と AlGaIn 層界面に形成される障壁高さも大きくなると考えられる。これらの結果は、Sample C でのみ、コンタクト抵抗が大きくなったことを示す TLM 測定結果と非常に一致している。

4.3.3 PEC エッチングの効果

AlGaIn 表面近傍に存在すると考えられるフェルミレベルピンニング要因を除去を目的とし、Sample C に対して PEC エッチングを行った。PEC エッチングは、ドライエッチングと比較して低ダメージプロセスである。PEC エッチングは、窒化物半導体においては、AlGaIn/GaN HEMT のリセスゲートエッチングなど、様々な応用が報告されている [46–49]。本研究では、装置セットアップをより簡略化させたコンタクトレス PEC (CL-PEC) エッチング [30–32] を用いた。CL-PEC エッチングのカソードパッドとして EB 蒸着により試料表面の端部に厚さ 20 nm の Ti 膜を形成した。カソードパッドの役割については先行研究を参照されたい [30, 50]。CL-PEC エッチングは、UV 光照射下で、 0.025 mol L^{-1} の $\text{K}_2\text{S}_2\text{O}_8$ 溶液 (pH=2~3) に試料を浸すことで行った。使用した UV 光源の中心波長は 260 nm で FWHM は 55 nm であった。エッチング条件は、UVC 強度 2.4 mW cm^{-2} 、液面高さがサンプルの上 5 mm、エッチング時間は 5 min とした。図 4.12(a) に、PEC エッチング前後に Sample C 上に作製した AlGaIn/GaN ショットキーダイオードの C-V 特性を示す。ゲート電極として直径 200 μm の円形 Ni 電極を AlGaIn 表面に形成し、測定を行った。PEC エッチングの試料では、AlGaIn 膜厚が薄くなり 2DEG 密度が減少したために、しきい値電圧が正方向シフトしている。図 4.12(b) には、C-V 特性から計算されたキャリア密度の深さ方向分布を示す。キャリア密度のピーク位置を比較することで、AlGaIn 層の CL-PEC エッチング深さは 5 nm と見積もられる。それぞれのキャリアプロファイルを積分することで 2DEG 密度を求めることができ、CL-PEC 無しの試料では $6.0 \times 10^{12} \text{ cm}^{-2}$ 、CL-PEC 後の試料では $5.0 \times 10^{12} \text{ cm}^{-2}$ であった。

CL-PEC エッチングの影響を調査するため、PEC エッチング後の試料に対しても XPS 測定と TLM 測定を行った。図 4.13(a) は、Sample C における CL-PEC エッチングの有無による Ga 3d 内殻準位スペクトルの比較を示している。CL-PEC 後の試料では、 B_{Ga3d} が結合エネルギーが高い方へ 0.3 eV シフトしていることが観察された。

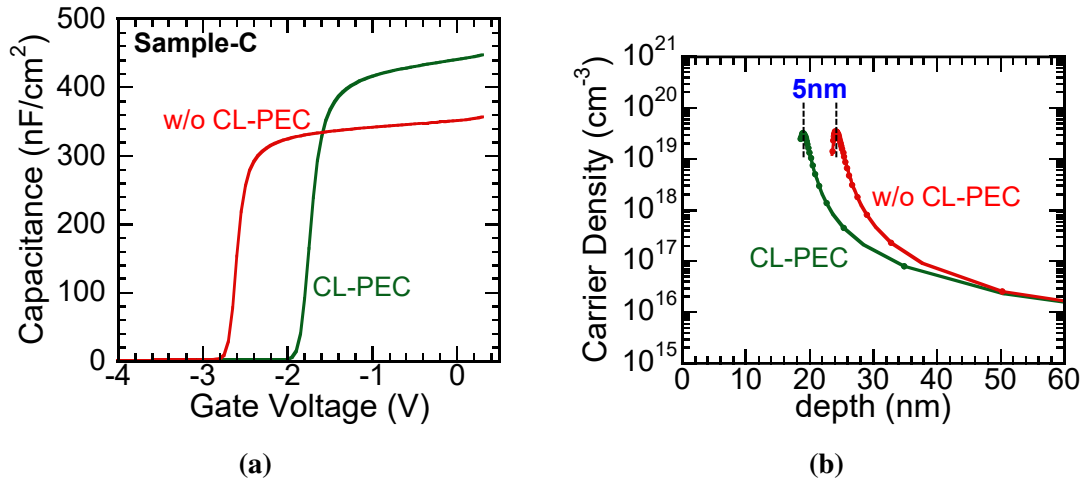


図 4.12 (a) PEC エッチング前後の AlGaN/GaN ショットキーダイオードの C-V 特性
(b) C-V 特性から得られたキャリア密度分布

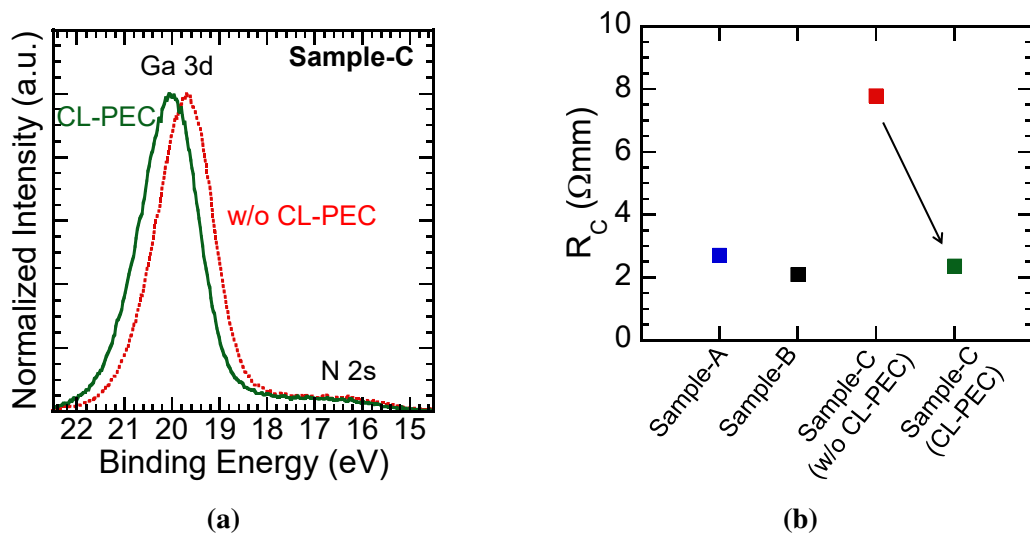


図 4.13 (a) PEC エッチング前後での Ga 3d 内殻準位スペクトル、(b) 全試料における
コンタクト抵抗の比較

図 4.13(b) に、全ての試料における TLM 測定から得られたコンタクト抵抗 R_C を示す。CL-PEC 後の Sample C では、 $R_C = 2.37 \Omega \text{ mm}$ となっており、Sample A 及び B と同程度のオーミック特性にまで改善していることが分かった。

HEMT 構造では、AlGaN バリア層は非常に薄いため、欠陥や不純物濃度などの結晶性を評価することは困難である。実際、Sample C で、 E_{FS} ピンニング位置が異なる要因を探るために、二次イオン質量分析 (SIMS) や透過型電子顕微鏡 (TEM) 観察、XPS 測定を行ったが、特定はできなかった。しかし、図 4.13 に示す様に、CL-PEC 前後でオーミック特性と E_{FS} 位置が明らかに変化していることから、Sample C において E_{FS}

ピンニング位置が深くなった要因は、エピタキシャル層内部ではなく、深さ 5 nm 以内の表面近傍領域に存在することが明らかである。エピタキシャル層に存在する欠陥や転位が E_{FS} ピンニング要因であれば、CL-PEC エッチングで表面層を 5 nm エッチングしても、ピンニング位置は変化しないと考えられる。本研究で観測された、 E_{FS} ピンニングの起源は、ボンド長やボンド角乱れを含む表面乱れ層によって形成されるギャップ中準位 (表面準位) に起因すると考えられる [51]。表面準位密度分布は、表面での結晶周期性の終焉に起因する U 字型の連続準位と、表面欠陥等に起因する離散準位から成る [52]。このような表面準位の存在により、半導体表面では電荷中性条件を満たすためにバンドが曲げられる。また、 E_{FS} は、表面で電荷中性条件を満たす位置にピンニングされる。表面準位密度が高い場合、 E_{FS} は電荷中性点 (E_{CNL}) 近傍に強くピンニングされることが知られている [51, 52]。この観点から、Sample C では、表面に高密度の表面準位が存在しており、これにより他のサンプルとは異なる位置にフェルミレベルがピンニングされたと考えられる。Sample C の電子移動度は、AlGaIn 表面で深い位置にフェルミレベルがピンニングされているにも関わらず、高い値を示している。このことは、AlGaIn/GaN ヘテロ界面では電氣的に劣化していないことを示唆している。よって、Sample C では、何らかの要因により結晶歪みがヘテロ界面ではなく表面に集中し、AlGaIn 表面にボンド乱れが生じたと考えられる。表面状態は、結晶成長における最終段階のレシピに非常に敏感である。Sample C では、成長レシピや成長後処理などの結晶成長条件の最適化が不十分であった可能性がある。CL-PEC エッチングにより、この結晶成長後に残る表面乱れ層が減少し、AlGaIn 表面準位密度が低下し、 E_{FS} の位置が変化した可能性がある。

4.4 まとめ

本章では、電気的特性と表面特性の相関を調査するために、3 つの異なる AlGaIn/GaN HEMT 構造試料に対して、TLM 測定と XPS 分析を行った。全ての試料で、約 $2000 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の非常に高い 2DEG 移動度を示しており、AlGaIn/GaN ヘテロ界面の結晶品質が高いことを示した。しかし、オーミック特性が悪い試料が 1 つだけ存在した (Sample C)。XPS 分析の結果、この Sample C の表面フェルミレベルの位置は他の試料よりも 0.3 eV 深く、その結果、AlGaIn 表面に高い障壁高さが形成されたと考えられる。また、CL-PEC エッチングにより、Sample C から 5 nm の表面層を除去すると、 E_{FS} の位置が他の試料と同位置に変化し、コンタクト抵抗も他の試料と同程度まで改善された。AlGaIn/GaN ヘテロ構造に対するオーミック接触形成の容易さや困難さは明らかではなく、完全には理解されていない。本研究で得られた結果は、AlGaIn 最表面状態の違いが、 E_{FS} のピンニング位置を変化させ、オーミック特性に大きな影響を与える支配的な要因となり得ることを示している。

参考文献

- [1] D. Ueda, in *Power GaN Devices: Materials, Applications and Reliability* (Springer International Publishing, Cham, 2017) pp. 1–26.
- [2] F. Schwierz, *Solid. State. Electron.* **49**, 889 (2005).
- [3] J. Kuzmik, *IEEE Electron Device Lett.* **22**, 510 (2001).
- [4] Y.-H. Wang, Y. C. Liang, G. S. Samudra, T.-F. Chang, C.-F. Huang, L. Yuan, and G.-Q. Lo, *Semicond. Sci. Technol.* **28**, 125010 (2013).
- [5] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, L. F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck, *J. Appl. Phys.* **85**, 3222 (1999).
- [6] K. Shinohara, S. Member, D. C. Regan, Y. Tang, A. L. Corrión, D. F. Brown, J. C. Wong, J. F. Robinson, H. H. Fung, A. Schmitz, T. C. Oh, S. J. Kim, P. S. Chen, R. G. Nagele, A. D. Margomenos, and M. Micovic, *IEEE Trans. Electron Devices* **60**, 2982 (2013).
- [7] K. Makiyama, S. Ozaki, T. Ohki, N. Okamoto, Y. Minoura, Y. Niida, Y. Kamada, K. Joshin, K. Watanabe, and Y. Miyamoto, in *2015 IEEE Int. Electron Devices Meet.* (IEEE, 2015) pp. 9.1.1–9.1.4.
- [8] B. Romanczyk, S. Wienecke, M. Guidry, H. Li, E. Ahmadi, X. Zheng, S. Keller, and U. K. Mishra, *IEEE Trans. Electron Devices* **65**, 45 (2018).
- [9] K. Harrouche, R. Kabouche, E. Okada, and F. Medjdoub, *IEEE J. Electron Devices Soc.* **7**, 1145 (2019).
- [10] M. Kuzuhara and H. Tokuda, *IEEE Trans. Electron Devices* **62**, 405 (2015).
- [11] R. Vetry, N. Zhang, S. Keller, and U. Mishra, *IEEE Trans. Electron Devices* **48**, 560 (2001).
- [12] H. Hasegawa, T. Inagaki, S. Ootomo, and T. Hashizume, *J. Vac. Sci. Technol. B Microelectron. Nanom. Struct.* **21**, 1844 (2003).
- [13] D. A. Stocker, E. F. Schubert, and J. M. Redwing, *Appl. Phys. Lett.* **73**, 2654 (1998).
- [14] A. Shintani and S. Minagawa, *J. Electrochem. Soc.* **123**, 706 (1976).
- [15] Y. Morimoto, *J. Electrochem. Soc.* **121**, 1383 (1974).
- [16] D. Li, M. Sumiya, S. Fuke, D. Yang, D. Que, Y. Suzuki, and Y. Fukuda, *J. Appl. Phys.* **90**, 4219 (2001).
- [17] S. Tripathy, A. Ramam, S. J. Chua, J. S. Pan, and A. Huan, *J. Vac. Sci. Technol. A Vacuum, Surfaces, Film.* **19**, 2522 (2001).
- [18] Y. H. Lee, Y. J. Sung, G. Y. Yeom, J. W. Lee, and T. I. Kim, *J. Vac. Sci. Technol. A Vacuum, Surfaces, Film.* **18**, 1390 (2000).

- [19] M. Endo, Z. Jin, S. Kasai, and H. Hasegawa, *Jpn. J. Appl. Phys.* **41**, 2689 (2002).
- [20] T. Hashizume and R. Nakasaki, *Appl. Phys. Lett.* **80**, 4564 (2002).
- [21] S. Kim, Y. Hori, W. C. Ma, D. Kikuta, T. Narita, H. Iguchi, T. Uesugi, T. Kachi, and T. Hashizume, *Jpn. J. Appl. Phys.* **51**, 49 (2012).
- [22] Z. Yatabe, J. T. Asubar, T. Sato, and T. Hashizume, *Phys. status solidi* **212**, 1075 (2015).
- [23] C. Pernot, A. Hirano, H. Amano, and I. Akasaki, *Jpn. J. Appl. Phys.* **37**, L1202 (1998).
- [24] R. Shul, L. Zhang, A. Baca, C. Willison, J. Han, S. Pearton, K. Lee, and F. Ren, *Solid. State. Electron.* **45**, 13 (2001).
- [25] J. A. Bardwell, I. G. Foulds, J. B. Webb, H. Tang, J. Fraser, S. Moisa, and S. J. Rolfe, *J. Electron. Mater.* **28**, L24 (1999).
- [26] J. A. Bardwell, J. B. Webb, H. Tang, J. Fraser, and S. Moisa, *J. Appl. Phys.* **89**, 4142 (2001).
- [27] R. T. Green, W. S. Tan, P. A. Houston, T. Wang, and P. J. Parbrook, *J. Electron. Mater.* **36**, 397 (2007).
- [28] S. Lee, S. Mishkat-Ul-Masabih, J. T. Leonard, D. F. Feezell, D. A. Cohen, J. S. Speck, S. Nakamura, and S. P. DenBaars, *Appl. Phys. Express* **10**, 011001 (2017).
- [29] Z. H. Hwang, J. M. Hwang, H. L. Hwang, and W. H. Hung, *Appl. Phys. Lett.* **84**, 3759 (2004).
- [30] K. Miwa, Y. Komatsu, M. Toguchi, F. Horikiri, N. Fukuhara, Y. Narita, O. Ichikawa, R. Isono, T. Tanaka, and T. Sato, *Appl. Phys. Express* **13**, 026508 (2020).
- [31] F. Horikiri, N. Fukuhara, H. Ohta, N. Asai, Y. Narita, T. Yoshida, T. Mishima, M. Toguchi, K. Miwa, and T. Sato, *Appl. Phys. Express* **12**, 031003 (2019).
- [32] M. Toguchi, K. Miwa, F. Horikiri, N. Fukuhara, Y. Narita, T. Yoshida, and T. Sato, *Appl. Phys. Express* **12**, 066504 (2019).
- [33] A. Goetzberger and R. M. Scarlett, "RESEARCH AND INVESTIGATION OF INVERSE EPITAXIAL UHF POWER TRANSISTORS," Tech. Rep. (US Dept of the Air Force, 1964).
- [34] G. Reeves and H. Harrison, *IEEE Electron Device Lett.* **3**, 111 (1982).
- [35] H. Berger, *Solid. State. Electron.* **15**, 145 (1972).
- [36] G. Reeves, *Solid. State. Electron.* **23**, 487 (1980).
- [37] G. S. Marlow and M. B. Das, *Solid. State. Electron.* **25**, 91 (1982).
- [38] D. K. Schroder, in *Semiconductor Material and Device Characterization* (John Wiley & Sons, Inc., Hoboken, NJ, USA, 2005) Chap. 3, pp. 127–184.
- [39] Y. Hori, C. Mizue, and T. Hashizume, *Jpn. J. Appl. Phys.* **49**, 080201 (2010).
- [40] T. Hashizume and H. Hasegawa, *Appl. Surf. Sci.* **234**, 387 (2004).

- [41] M. P. Seah, *Surf. Interface Anal.* **14**, 488 (1989).
- [42] D. Briggs and M. P. Seah, in *Pract. Surf. Anal. By Auger X-ray Photoelectron Spectrosc.* (Wiley, 1983) p. Appendix 2.
- [43] J. R. Waldrop and R. W. Grant, *Appl. Phys. Lett.* **52**, 1794 (1988).
- [44] M. Akazawa, E. Wu, H. Sakurai, M. Bockowski, T. Narita, and T. Kachi, *Jpn. J. Appl. Phys.* **60**, 036503 (2021).
- [45] D. Brunner, H. Angerer, E. Bustarret, F. Freudenberg, R. Höpler, R. Dimitrov, O. Ambacher, and M. Stutzmann, *J. Appl. Phys.* **82**, 5090 (1997).
- [46] Y. L. Chiou, L. H. Huang, and C. T. Lee, *IEEE Electron Device Lett.* **31**, 183 (2010).
- [47] Z. Zhang, S. Qin, K. Fu, G. Yu, W. Li, X. Zhang, S. Sun, L. Song, S. Li, R. Hao, Y. Fan, Q. Sun, G. Pan, Y. Cai, and B. Zhang, *Appl. Phys. Express* **9**, 084102 (2016).
- [48] Y. Kumazaki, K. Uemura, T. Sato, and T. Hashizume, *J. Appl. Phys.* **121**, 184501 (2017).
- [49] K. Uemura, M. Deki, Y. Honda, H. Amano, and T. Sato, *Jpn. J. Appl. Phys.* **58**, SCCD20 (2019).
- [50] M. Toguchi, K. Miwa, F. Horikiri, N. Fukuhara, Y. Narita, O. Ichikawa, R. Isono, T. Tanaka, and T. Sato, *J. Appl. Phys.* **130**, 24501 (2021).
- [51] H. Hasegawa and H. Ohno, *J. Vac. Sci. Technol. B* **4**, 1130 (1986).
- [52] J. T. Asubar, Z. Yatabe, D. Gregusova, and T. Hashizume, *J. Appl. Phys.* **129**, 121102 (2021).

第 5 章

HfSiO_x/AlGa_N/Ga_N 高電子移動度トランジスタのゲート制御性

5.1 序論

高周波・大電力動作可能な Ga_N 高電子移動度トランジスタ (HEMTs) は、W バンドや E バンドと言った周波数帯で 1 W 以上の出力が求められる第 5 世代移動通信システムにおいて非常に魅力的である [1, 2]。現在、構造がシンプルであることや製造が容易である等の点から、ショットキーゲート (SG) 構造 HEMTs が実用化されている。しかし、高出力化に伴う大振幅動作時には、入力振幅が順バイアス領域にまで及ぶ場合がある。SG 構造では、入力電力が大きな領域では、ゲートリーク電流が増大することが報告されている [3, 4]。また最近、SG-HEMT に順バイアスストレスを印加すると、ゲートリーク電流が顕著に増加することが報告された [5]。Gao らは、光電子顕微鏡や TEM 観察などから、Ni/AlGa_N 界面の化学的構造変化がリーク電流増加の要因であるとしている。

この様な SG 構造に起因する課題を解決するためにも、Ga_N HEMTs では金属-絶縁膜 (酸化膜)-半導体 (MIS/MOS) 構造が望ましい。実際、Si_N ゲート AlGa_N/Ga_N HEMT において、高入力電力条件下でも、ゲートリーク電流を効果的に抑制できることが報告されている [3]。高性能かつ高い安定性を有する MIS-HEMTs の実現には、絶縁膜のバンドギャップ、誘電率、絶縁破壊電界、化学的安定性について考慮が必要である。加えて、大きなバンドオフセットと絶縁膜/AlGa_N 界面における準位密度が低いことが絶縁膜には求められる [6, 7]。この様な要求条件から、Ga_N HEMTs における絶縁膜材料としては Al₂O₃ 膜が広く研究に用いられている。しかし、Al₂O₃ の場合は、微結晶化の点から、プロセス温度は 600 °C 以下に限定され、プロセス手順や欠陥回復熱処理の最適化を阻む要因となっている [8]。最近、HfSiO_x/n-Ga_N MOS ダイオードにおいて、PDA(Post-Deposition Annealing) を 800 °C で行うことで高い誘電率 ($\kappa = 13 \sim 14$)・高い

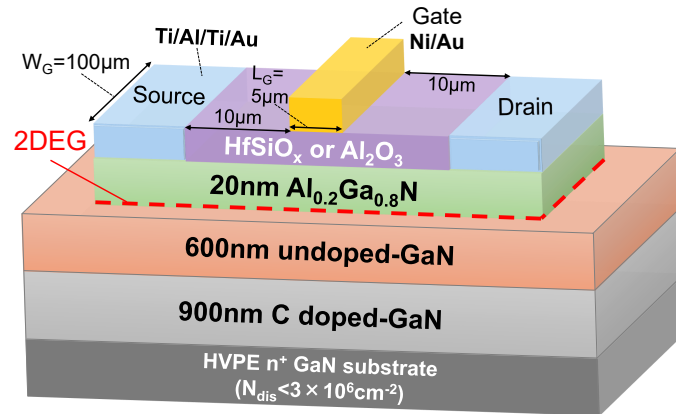


図 5.1 AlGa_n/Ga_n MOS-HEMTs の模式図

絶縁破壊電界 ($> 8 \text{ MV cm}^{-1}$)・低い界面準位密度 ($D_{it} \sim 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$) を有する化学的に安定なアモルファス HfSiO_x 膜が得られることが報告されている [9, 10]。また、Miyazaki らは HfSiO_x のバンドギャップが 6.5 eV と高いことを報告している [11]。これらの特性は、Ga_n 系 HEMT の高い相互コンダクタンス (g_m) 動作において非常に魅力的であり、デバイス構造設計の自由度を高めると考えられる。Li ら [12, 13] は、Si 基板上の AlGa_n/Ga_n HEMT 構造に HfSiO_x をゲート絶縁膜に適用している。しかし、組成比の無い多結晶 HfSiO_x と MOS 構造における高い界面準位密度が報告されている [13]。そこで、本研究では、HfSiO_x/AlGa_n/Ga_n HEMTs を作製し、ゲート制御性と MOS 界面特性に焦点を当て、MOS-HEMTs の特性評価を行った。

5.2 デバイス構造と作製プロセス

図 5.1 に、本研究で用いた AlGa_n/Ga_n MOS-HEMTs 構造の断面模式図を示す。低転位密度 ($N_{dis} < 3 \times 10^6 \text{ cm}^{-2}$) の自立 Ga_n 基板の上に、MOCVD により成長した AlGa_n/Ga_n ヘテロ構造を用いた。C ドープの Ga_n 層は高抵抗層であり、導電性 Ga_n 基板とチャネル層を絶縁している。2DEG 密度と電子移動度は、それぞれ、 $6.5 \times 10^{12} \text{ cm}^{-2}$ と $1750 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ である。ゲート酸化膜には、HfSiO_x と、比較用として従来用いられている Al₂O₃ 膜を用いて、2 種類の MOS-HEMTs を作成した。ゲート長は 5 μm、ゲート-ドレイン間及びゲート-ソース間距離は 10 μm とした。

Al₂O₃ 膜の微結晶化を防ぐ為に、Al₂O₃ ゲート HEMT では、初めにオーミック電極の形成を行った [8]。オーミックアニールを 800 °C で行った後、AlGa_n 表面に Al₂O₃ 膜を 300 °C で、水 (H₂O) とトリメチルアルミニウム ((CH₃)₃Al) を原料とした原子層堆積 (ALD) 法により堆積した。Al₂O₃ 膜の比誘電率と膜厚はそれぞれ、8.5 と 29 nm である。その後、Ni/Au(=20/50nm) スタック構造を蒸着した後リフトオフにより、ゲート電極を形成した。最後に、界面制御プロセスとして、PMA(Post Metallization Annealing) を窒素雰囲気中で 300 °C 10 分間行った。PMA プロセスは、Al₂O₃/n-Ga_n 界面において、界

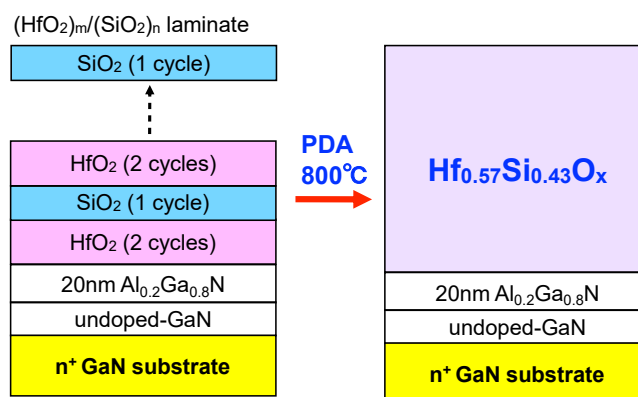


図 5.2 $\text{HfO}_2/\text{SiO}_2$ ラミネート構造と PDA 800°C による HfSiO_x 膜の形成

面準位密度を $10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ 台に制御するのに効果的である [14]。また、MOS-HEMT においても、PMA プロセスがゲート制御性と動作安定性を向上させることが示されている [15–17]。

HfSiO_x ゲート HEMT では、まず、テトラキスジメチルアミノハフニウム (TDMAH f: $[(\text{CH}_3)_2\text{N}]_4\text{Hf}$) とトリシメチルアミノシラン (TDMAS: $[(\text{CH}_3)_2\text{N}]_3\text{SiH}$) を原料とし、酸素プラズマを用いた PE-ALD 法を用いて図 5.2 に示す様な、 $(\text{HfO}_2)_m/(\text{SiO}_2)_n$ ラミネート構造を AlGaIn 表面に堆積した [9]。添え字の m, n は、それぞれ HfO_2 と SiO_2 のサイクル数を表している。本研究では、 $m = 2, n = 1$ とし、 $\text{Hf}_{0.57}\text{Si}_{0.43}\text{O}_x$ 膜とした。アモルファスで化学的に安定な HfSiO_x 膜を得るために、窒素雰囲気中にて 800°C で 5 分間の PDA を行った。 $\text{Hf}_{0.57}\text{Si}_{0.43}\text{O}_x$ 膜の比誘電率と膜厚は、13 と 32 nm であった。

なお、両 HEMT の詳細なプロセス手順は、付録 B に記した。

5.3 結果と考察

5.3.1 DC 特性評価

図 5.3 に、作製した AlGaIn/GaN MOS-HEMTs の I_D-V_D 特性を示す。両デバイスとも良好な I-V 特性を示しており、トランジスタとして正常な動作をしていることが確認できる。MOS-HEMTs の飽和領域における伝達特性の比較を図 5.4(a) に示す。比較のために、しきい値電圧 (V_{th}) を揃えてプロットしている。 $\text{Hf}_{0.57}\text{Si}_{0.43}\text{O}_x$ ゲート HEMT では、その高い誘電率を反映する相互コンダクタンス (g_m) が得られた。飽和領域での g_m は、AlGaIn バリア層と絶縁膜の直列合成容量に比例するため、 g_m は約 18% 高くなることが予測される。図 5.4(a) より、 HfSiO_x と Al_2O_3 ゲート MOS-HEMTs の g_m の最大値はそれぞれ、59.6, 50.4 mS mm^{-1} であり、この予想と良く一致している。

図 5.4(b) には、 I_D-V_G 特性の片対数プロットを示す。 $\text{Hf}_{0.57}\text{Si}_{0.43}\text{O}_x$ ゲート HEMT のしきい値電圧 (V_{th}) は、 Al_2O_3 ゲート HEMT よりも深くなっている。 $\text{HfSiO}_x/n\text{-GaN}$

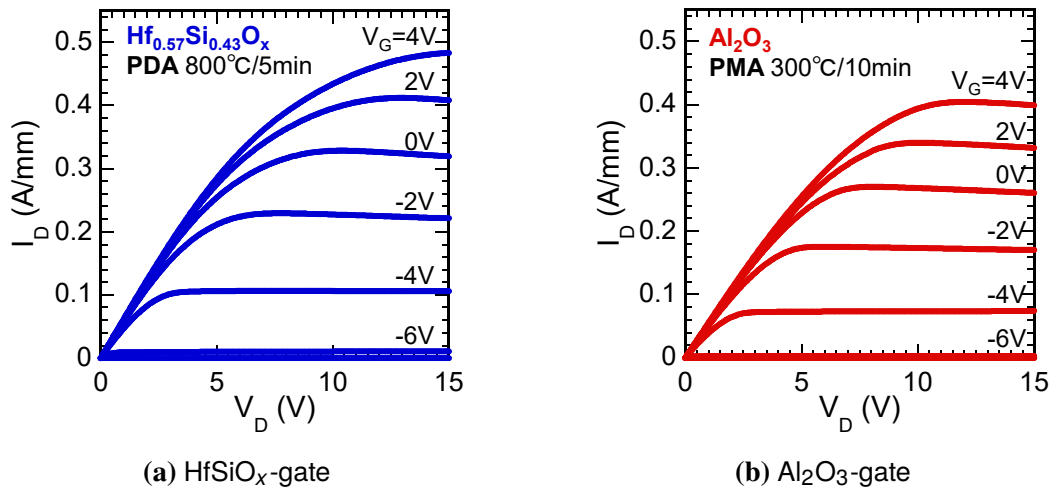


図 5.3 MOS-HEMTs の I_D - V_D 特性 (a) HfSiO_x ゲート (b) Al₂O₃ ゲート

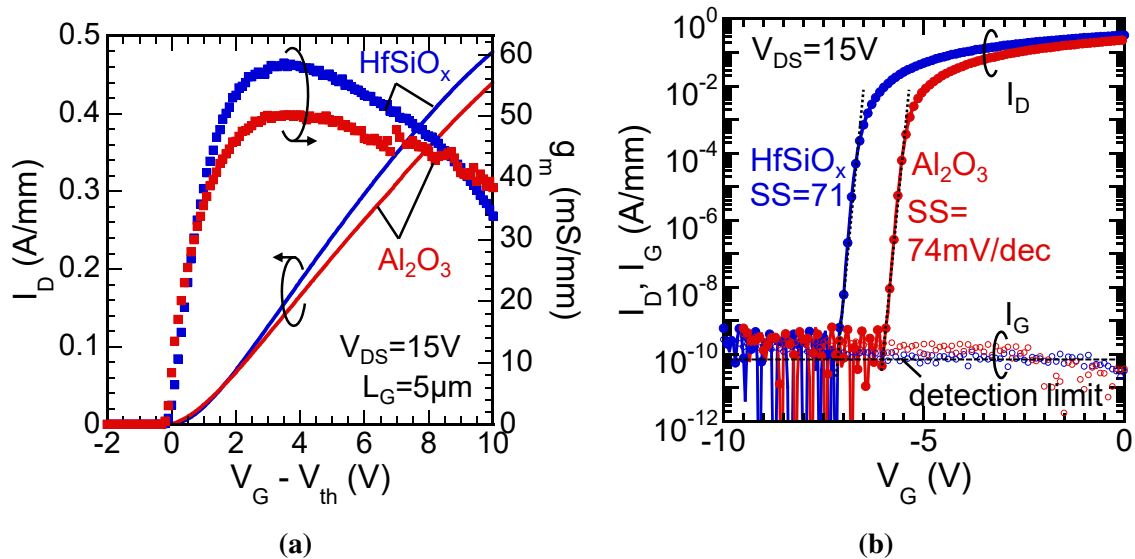


図 5.4 (a) MOS-HEMTs の伝達特性の比較 (b) 片対数 $I_D - V_G$, $I_G - V_G$ 特性

ダイオードにおいて、C-V 特性におけるフラットバンド電圧の負方向シフトが観察された。これは、HfSiO_x 膜中又は HfSiO_x/n-GaN 界面近傍に正の固定電荷が存在するためであると考えられる。同様の効果が HfSiO_x ゲート HEMT でも生じており、 V_{th} が深くなっていると考えられる。両デバイス共に、サブスレッショルドスイング (SS) 値は、絶縁膜が約 30 nm と厚いにも関わらず、約 70 mV/dec と低い値となっており [18]、良好なゲート制御性が得られている。加えて、両デバイスで検出限界に近い低いリーク電流が観測された。低転位密度の自立 GaN 基板上に高品質な HEMT 構造が成長されており、バルクを介したリーク電流が抑制され、ドレインリーク電流が検出限界以下になっていると考えられる [15]。また、GaN 系 MIS-HEMTs におけるゲートリーク電流

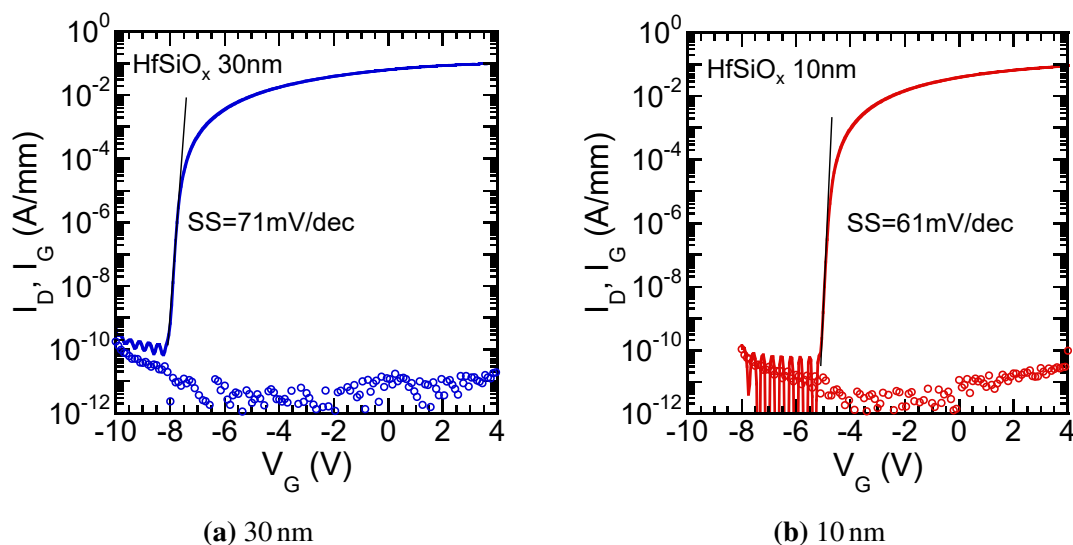


図 5.5 酸化膜厚の違いによる HfSiO_x/AlGaIn/GaN MOS-HEMTs の SS 値の変化

の支配的要因は、絶縁膜中の欠陥準位を介した Poole-Frenkel(PF) 伝導であることが報告されている [19–22]。Al₂O₃ 膜に対する PMA 及び、HfSiO_x 膜に対する PDA プロセスにより、膜中欠陥の少ない高品質な絶縁膜が得られ、PF 伝導によるゲートリーク電流が非常に低くなっていると考えられる。この低いリーク電流により、約 5×10^9 という高い電流 ON/OFF 比が得られた。

図 5.5 に、Hf_{0.57}Si_{0.47}O_x 膜の厚さを 30, 10 nm として作製した AlGaIn/GaN MOS-HEMT の伝達特性を示す。酸化膜厚を 10 nm としても、ゲートリーク電流は 30 nm の場合と同程度である。また、薄い膜厚で電界制御効率が向上し、SS 値は 61 mV/dec となり、室温における理想値である 60 mV/dec に極めて近い値を示した。

5.3.2 C-V 特性と界面特性評価

続いて、HfSiO_x/AlGaIn 及び Al₂O₃/AlGaIn の MOS 界面評価を行うため、AlGaIn/GaN MOS-HEMT ダイオードを作製し、MOS ダイオードの容量-電圧 (C-V) 特性評価を行った。MOS ダイオードの酸化膜表面に、直径 100 μm の Ni 円形ゲート電極を作製した。図 5.6 に、1 kHz~1 MHz の範囲で測定を行った、C-V 特性を示す。両方のダイオードで、MOS-HEMT 構造特有の 2 ステップの C-V 曲線が得られた [23, 24]。また、順バイアスの蓄積容量は酸化膜容量と一致しているため、AlGaIn 表面ポテンシャルを良好に制御できていることが分かる。HfSiO_x/AlGaIn/GaN 構造の C-V 特性は、順バイアス領域での傾きが急峻で有り、Al₂O₃ より高い誘電率であることの影響が現れている。また、図 5.6(a) の内挿図に示すように、順バイアスでの周波数分散が無視できるほど小さく、非常に優れた C-V 特性が得られた。C-V 特性から界面準位密度 (D_{it}) 分布を見積もるため、MOS-HEMT に対して D_{it} 分布を仮定し、自己無撞着に Poisson-Schrödinger

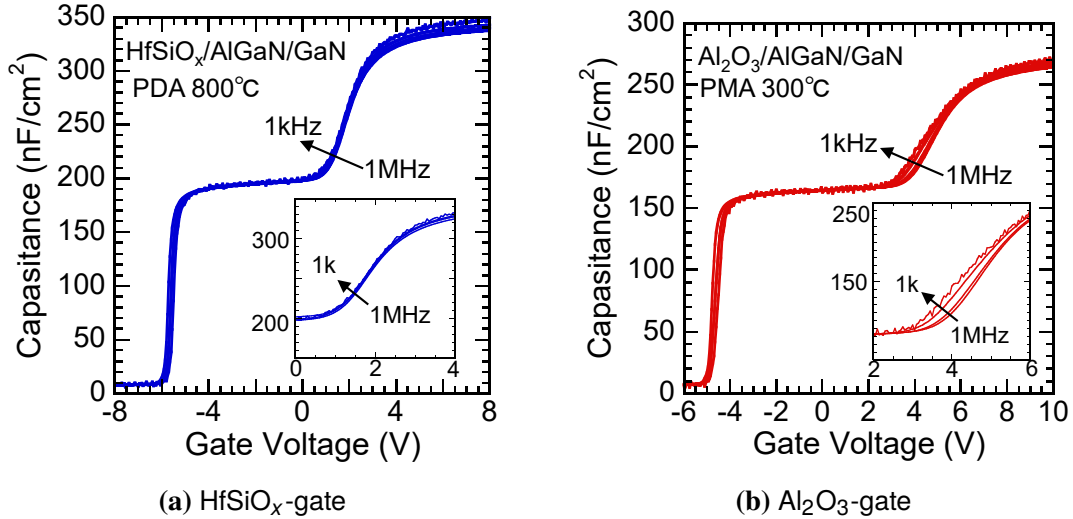


図 5.6 MOS-HEMT ダイオードの C-V 特性 (a)HfSiO_x (b)Al₂O₃- ゲート構造

方程式を解く 1 次元シミュレーションを行った [16, 25]。この時、電荷中性準位 (E_{CNL}) で分けられるドナー型とアクセプター型準位から成る D_{it} 分布を仮定した。

HfSiO_x/AlGa_N 構造について、計算結果と実験値が良い一致を見た場合のフィッティング結果を図 5.7(a) に示す。シミュレーションによる計算結果は、ゲート電圧の全範囲において実験結果をほぼ再現できている。実験結果のフィッティングにより推定された界面準位密度分布を図 5.7(b) に示す。Shockley-Read-Hall(SRH) 統計から、界面準位から伝導帯への電子の放出時定数 (τ_e) を見積もった。計算の結果、 $E_C - 0.8 \text{ eV}$ よりも深いエネルギー領域に捕獲された電子は、ゲート電極に大きな負バイアスを印可しても、室温での τ_e が非常に長いため、凍結準位として振る舞うことが分かった。すなわち、室温でも電子を捕獲したまま固定電荷として振る舞うため、C-V 特性の傾きに寄与しないため室温では評価不可能な領域となる。

HfSiO_x/AlGa_N 界面では、評価可能なエネルギー範囲のほぼ全域で、 $10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 台の非常に低い界面準位密度を示した。また、準位密度の最小値は $2 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ が得られ、AlGa_N 界面での記録値である。この結果は、図 5.6(a) の周波数分散が極めて小さいことと一致する。周波数分散は、測定 AC 信号に伝導帯下端 (E_C) 近傍の界面準位が応答することにより生じる [26]。測定周波数 f_1 と時定数 τ_1 の関係は以下の式で表される。

$$\tau_1 = \frac{1}{2\pi f_1} \quad (5.1)$$

SRH 統計から、周波数 f_1 に応答するエネルギー深さ E_1 は、

$$E_1 = k_B T \ln \left(\frac{\sigma N_C v}{2\pi f_1} \right) \quad (5.2)$$

で与えられる。ここで、 k_B はボルツマン定数、 T は絶対温度、 N_C は伝導帯の実効状態密度、 σ は捕獲断面積、 v は熱速度である。図 5.8 に模式的に示す様に、界面準位

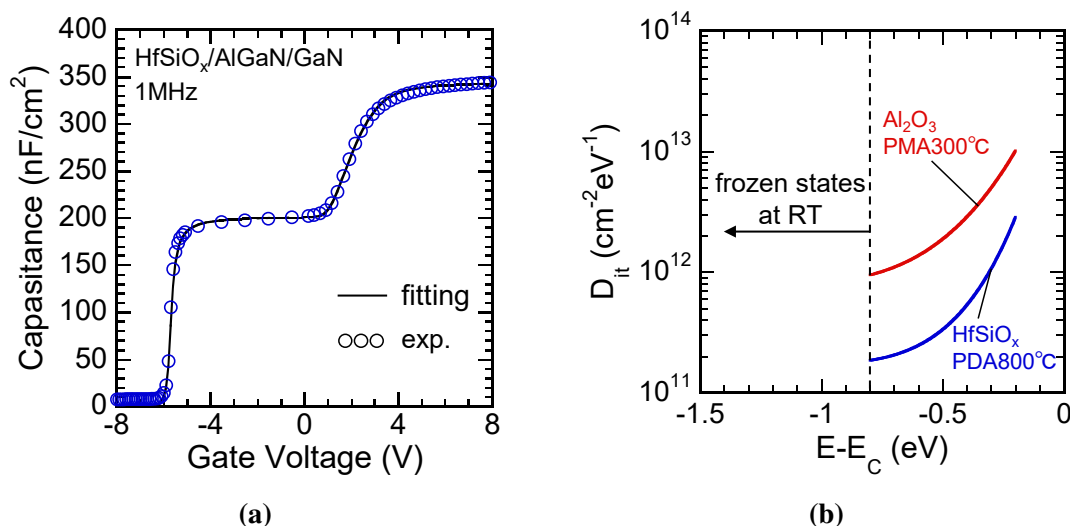


図 5.7 (a)C-V 曲線 (1 MHz) におけるフィッティング結果 (b) フィッティング結果から見積もった、HfSiO_x/AlGaIn と Al₂O₃/AlGaIn 界面での界面準位密度分布

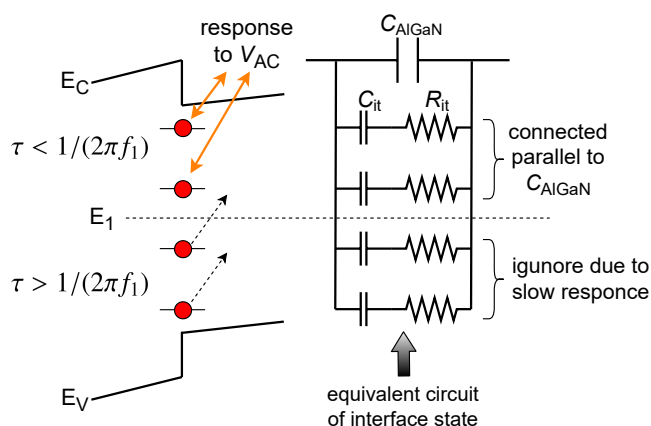


図 5.8 MIS-HEMT 構造における C-V 測定中の界面準位の等価回路

は E_1 によって 2 つに分けられる。測定周波数よりも放出時定数が短いエネルギー領域 ($E > E_1$) では、界面準位での電子の捕獲と放出が交流信号に応答する。この場合、界面準位での電子の捕獲・放出に伴う界面トラップ容量 (C_{it}) と抵抗 (R_{it}) は、AlGaIn 容量 (C_{AlGaIn}) に並列接続される。その結果、フェルミ準位が、 E_C と E_1 の間に位置している際、界面トラップ容量が重畳され、容量値が増加して見える。一方、放出時定数が長いエネルギー領域 ($E < E_1$) では、界面準位が交流信号に応答しないため、 C_{it} と R_{it} は無視できる。また、周波数 f_1 よりも低い周波数 f_2 では、 E_2 は E_1 よりも深くなる。絶縁膜/Al_{0.2}Ga_{0.8}N 界面において、室温では、 $f_1 = 1 \text{ MHz}$ では $E_1 = 0.18 \text{ eV}$ 、 $f_2 = 1 \text{ kHz}$ では $E_2 = 0.36 \text{ eV}$ となる。よって、 $E_C - 0.18 \text{ eV}$ より浅いエネルギー準位における界面準位密度を、1 MHz の C-V 特性から評価することは困難である。よって、HfSiO_x/AlGaIn/GaN MOS-HEMT ダイオードの場合、図 5.6(a) に示した無視でき

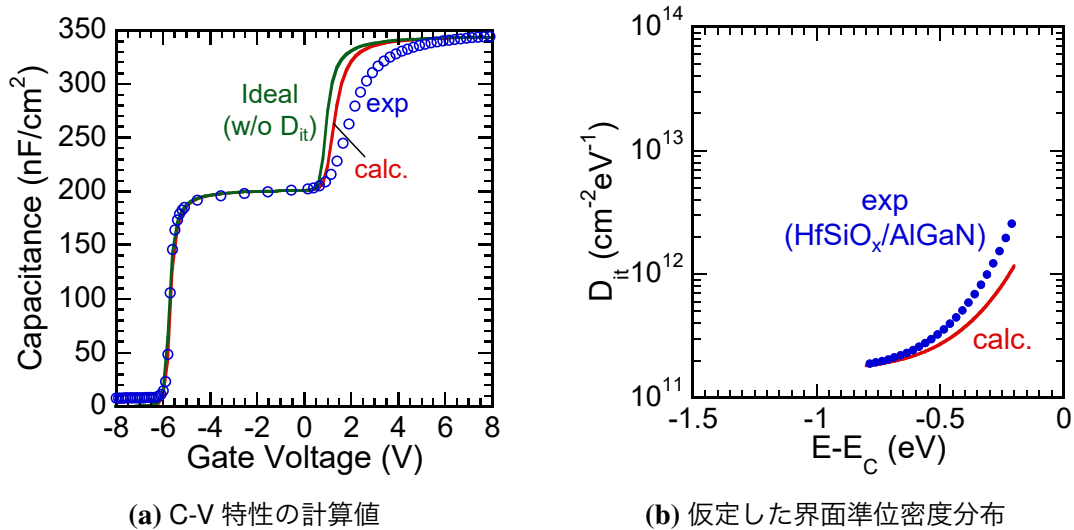


図 5.9 界面準位密度分布の低減目標 (a)C-V 特性の計算値 (b) 仮定した界面準位密度分布

るほど小さな周波数分散は、HfSiO_x/AlGa_n 界面での準位密度が低いことを反映している。Al₂O₃ 膜の場合、高温での熱処理ができないため、300 °C での PMA を行い、Al₂O₃/AlGa_n 界面の準位密度を低減している。これに対して、HfSiO_x/AlGa_n 構造では 800 °C での PDA が可能であり、高温での熱プロセスが、AlGa_n 表面の欠陥回復や酸素によるダングリングボンド終端に関して、PMA よりも更に効果的である可能性がある [14, 27]。

次に、MIS ゲート HEMT で理想に近いゲート制御を実現するために、どの程度まで界面準位密度を低減すべきかを計算により検討を行った。図 5.9(a) に、界面準位がない場合の理想 C-V 曲線、本研究で得られた HfSiO_x ゲート構造の C-V 曲線(実験値)、順バイアスの C-V 曲線の傾きが理想曲線とほぼ同じになる場合をプロットした。図 5.9(b) は、C-V 曲線の計算時に仮定した界面準位密度分布を示している。本章の実験で得られた界面準位密度は、AlGa_n 界面としては低い値であるが、理想 C-V 曲線と比較すると順バイアス領域での傾きが鈍くなっている。一方で、図 5.9(b) に示す様に、室温で評価可能なエネルギー範囲の界面準位密度を 10¹¹ cm⁻² eV⁻¹ 台に制御できれば、順バイアス領域でも理想 C-V 曲線とほぼ同じ傾きが実現でき、MIS-HEMT において理想に近いゲート制御を達成できると考えられる。AlGa_n/Ga_n ヘテロ構造における 2DEG 密度は 10¹²~10¹³ cm⁻² である。10¹¹ cm⁻² eV⁻¹ の界面準位密度は 2DEG 密度よりも 1~2 桁小さな値であり、ゲート電界制御における界面準位の影響が相対的に弱まり、理想に近いゲート制御が得られると考えられる。

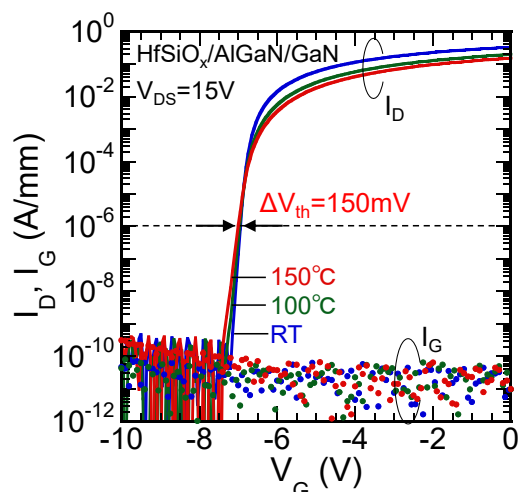


図 5.10 HfSiO_x/AlGaIn/GaN HEMT の伝達特性の温度依存性

5.3.3 動作安定性

最後に、HfSiO_x ゲート MOS-HEMT の高温での動作安定性の評価を行った。図 5.10 に、室温 (RT) から 150 °C までの伝達特性の温度依存性を示す。高温で飽和電流値が低下するのは、主として光学フォノン散乱の影響により電子移動度が低下 [28, 29] するためであるが、温度上昇と共にドレイン ON 電流が減少するが [30, 31]、HfSiO_x ゲート HEMT では高温でも急峻なサブスレッショルド特性が観測された。また、150 °C でも安定動作が得られており、室温からのしきい値電圧 (V_{th}) のシフトはわずか、150 mV であり、優れたゲート制御性を示した。 V_{th} は、 $I_D=1 \mu\text{A mm}^{-1}$ の時のゲート電圧と定義した。SRH 統計から、高温下では RT に比べてより深いエネルギー準位に捕獲された電子が伝導帯へ放出される。そのため、アクセプタ型準位の固定電荷が減少し、絶縁膜/AlGaIn 界面での正電荷が相対的に増加するため、 V_{th} は負方向へシフトする。ドナー型準位からの電子放出が生じた場合も、正電荷が増加するため、 V_{th} は負方向へシフトする。HfSiO_x/AlGaIn 界面での準位密度は非常に低いため、この様な小さな V_{th} シフトが得られたと考えられる。加えて、100, 150 °C において、リーク電流は室温からほとんど変化しておらず、検出限界レベルの低い値となっている。この様に、HfSiO_x ゲート MOS-HEMT は高温下においても高い動作安定性とゲート制御性が得られることが示された。このことは、大電力動作時にチャネル温度が上昇しても [32–34]、安定動作が保証されることを示唆している。

5.4 まとめ

本章では、Hf_{0.57}Si_{0.43}O_x 膜と Al₂O₃ 膜をゲート絶縁膜に用い、AlGaIn/GaN MOS-HEMTs を作製し、その特性評価を行った。HfSiO_x ゲート HEMT では、PE-ALD 法によって、AlGaIn 表面に (HfO₂)/(SiO₂) ラミネート構造を堆積し、その後 800 °C で

PDA を行った。このプロセスにより、 $\kappa = 13$ のアモルファス Hf_{0.57}Si_{0.43}O_x 膜を得た。HfSiO_x ゲート HEMT は、その κ 値から予測される高い相互コンダクタンス g_m と $SS=71$ mV/dec の良好な伝達特性を示した。更に、HfSiO_x 膜を 10 nm とすると、電界制御効率が向上し、 $SS=61$ mV/dec が得られ、非常に優れたゲート制御性が得られた。また、MOS-HEMT ダイオードからは、周波数分散が無視できるほど小さな優れた C-V 特性が得られた。Poisson-Schrödinger 方程式を自己無撞着に解く、C-V 特性解析から HfSiO_x/AlGa_N 界面において 10^{11} cm⁻² eV⁻¹ 位の非常に低い準位密度が示された。更に、HfSiO_x ゲート HEMT では高温においても高い動作安定性が観測された。150°C でも、 1×10^{-10} A mm⁻¹ という低いリーク電流を示し、しきい値電圧は室温からのシフトがわずか 150 mV であった。この様な、HfSiO_x ゲートを用いた MOS 技術は、高性能で信頼性の高い、高周波増幅器としての Ga_N MIS-HEMT の更なる発展につながるものである。

参考文献

- [1] T. Ohki, A. Yamada, Y. Minoura, K. Makiyama, J. Kotani, S. Ozaki, M. Sato, N. Okamoto, K. Joshin, and N. Nakamura, *IEEE Electron Device Lett.* **40**, 287 (2019).
- [2] K. Makiyama, S. Ozaki, T. Ohki, N. Okamoto, Y. Minoura, Y. Niida, Y. Kamada, K. Joshin, K. Watanabe, and Y. Miyamoto, in *2015 IEEE Int. Electron Devices Meet.* (IEEE, 2015) pp. 9.1.1–9.1.4.
- [3] M. Kanamura, T. Kikkawa, T. Iwai, K. Imanishi, T. Kubo, and K. Joshin, in *IEEE Int. Devices Meet. 2005. IEDM Tech. Dig.* (IEEE, 2005) pp. 572–575.
- [4] S. Ozaki, J. Yaita, A. Yamada, Y. Minoura, T. Ohki, N. Okamoto, N. Nakamura, and J. Kotani, *Phys. Status Solidi Appl. Mater. Sci.* **219**, 2100638 (2022).
- [5] Y. Gao, W. Sasangka, C. Thompson, and C. Gan, *Microelectron. Reliab.* **100-101**, 113432 (2019).
- [6] Z. Yatabe, J. T. Asubar, and T. Hashizume, *J. Phys. D. Appl. Phys.* **49**, 393001 (2016).
- [7] T. Hashizume, K. Nishiguchi, S. Kaneki, J. Kuzmik, and Z. Yatabe, *Mater. Sci. Semicond. Process.* **78**, 85 (2018).
- [8] Y. Hori, C. Mizue, and T. Hashizume, *Jpn. J. Appl. Phys.* **49**, 080201 (2010).
- [9] T. Nabatame, E. Maeda, M. Inoue, K. Yuge, M. Hirose, K. Shiozaki, N. Ikeda, T. Ohishi, and A. Ohi, *Appl. Phys. Express* **12**, 011009 (2019).
- [10] E. Maeda, T. Nabatame, K. Yuge, M. Hirose, M. Inoue, A. Ohi, N. Ikeda, K. Shiozaki, and H. Kiyono, *Microelectron. Eng.* **216**, 111036 (2019).
- [11] S. Miyazaki and A. Ohta, *ECS Trans.* **92**, 11 (2019).
- [12] Q. Hu, S. Li, T. Li, X. Wang, X. Li, and Y. Wu, *IEEE Electron Device Lett.* **39**, 1377 (2018).
- [13] S. Li, Q. Hu, X. Wang, T. Li, X. Li, and Y. Wu, *IEEE Electron Device Lett.* **40**, 295 (2019).
- [14] T. Hashizume, S. Kaneki, T. Oyobiki, Y. Ando, S. Sasaki, and K. Nishiguchi, *Appl. Phys. Express* **11**, 124102 (2018).
- [15] Y. Ando, S. Kaneki, and T. Hashizume, *Appl. Phys. Express* **12**, 024002 (2019).
- [16] K. Nishiguchi, S. Kaneki, S. Ozaki, and T. Hashizume, *Jpn. J. Appl. Phys.* **56**, 101001 (2017).
- [17] S. Ozaki, K. Makiyama, T. Ohki, N. Okamoto, Y. Kumazaki, J. Kotani, S. Kaneki, K. Nishiguchi, N. Nakamura, N. Hara, and T. Hashizume, *Semicond. Sci. Technol.* **35**, 035027 (2020).
- [18] H. Tokuda, J. T. Asubar, and M. Kuzuhara, *Jpn. J. Appl. Phys.* **56**, 104101 (2017).
- [19] Han-Yin Liu, Wei-Chou Hsu, Ching-Sung Lee, Bo-Yi Chou, Yi-Bo Liao, and Meng-

- Hsueh Chiang, *IEEE Trans. Electron Devices* **61**, 2760 (2014).
- [20] S. P. Le, T. Ui, T. Q. Nguyen, H.-A. Shih, and T.-k. Suzuki, *J. Appl. Phys.* **119**, 204503 (2016).
- [21] M. Hua, C. Liu, S. Yang, S. Liu, K. Fu, Z. Dong, Y. Cai, B. Zhang, and K. J. Chen, *IEEE Trans. Electron Devices* **62**, 3215 (2015).
- [22] S. A. Jaus, K. Hallaceli, S. Mansfeld, S. Schwaiger, W. Daves, and O. Ambacher, *IEEE Trans. Electron Devices* **64**, 2298 (2017).
- [23] C. Mizue, Y. Hori, M. Miczek, and T. Hashizume, *Jpn. J. Appl. Phys.* **50**, 021001 (2011).
- [24] Z. Yatabe, Y. Hori, W.-C. Ma, J. T. Asubar, M. Akazawa, T. Sato, and T. Hashizume, *Jpn. J. Appl. Phys.* **53**, 100213 (2014).
- [25] M. Miczek, C. Mizue, T. Hashizume, and B. Adamowicz, *J. Appl. Phys.* **103**, 104510 (2008).
- [26] Y. Hori, Z. Yatabe, and T. Hashizume, *J. Appl. Phys.* **114**, 244503 (2013).
- [27] T. K. Zywiets, J. Neugebauer, and M. Scheffler, *Appl. Phys. Lett.* **74**, 1695 (1999).
- [28] W. Tan, M. Uren, P. Fry, P. Houston, R. Balmer, and T. Martin, *Solid. State. Electron.* **50**, 511 (2006).
- [29] Y.-H. Wang, Y. C. Liang, G. S. Samudra, T.-F. Chang, C.-F. Huang, L. Yuan, and G.-Q. Lo, *Semicond. Sci. Technol.* **28**, 125010 (2013).
- [30] F. Husna, M. Lachab, M. Sultana, V. Adivarahan, Q. Fareed, and A. Khan, *IEEE Trans. Electron Devices* **59**, 2424 (2012).
- [31] A. J. Suria, A. S. Yalamarthy, H. So, and D. G. Senesky, *Semicond. Sci. Technol.* **31**, 115017 (2016).
- [32] J. Joh, J. A. del Alamo, U. Chowdhury, T.-M. Chou, H.-Q. Tserng, and J. L. Jimenez, *IEEE Trans. Electron Devices* **56**, 2895 (2009).
- [33] X. Chen, S. Boumaiza, and L. Wei, *IEEE Trans. Electron Devices* **66**, 3748 (2019).
- [34] B. Chatterjee, C. Dundar, T. E. Beechem, E. Heller, D. Kendig, H. Kim, N. Donmez, and S. Choi, *J. Appl. Phys.* **127**, 044502 (2020).

第 6 章

AlGaN/GaN MIS-HEMTs における順バイアス領域の電流非線形性要因

6.1 序論

無線通信システム増幅用の GaN 系高電子移動度トランジスタ (HEMTs) には、更なる性能向上の為に、金属-絶縁膜 (酸化膜)-半導体 (MIS, MOS) 型構造の実用化が要請されている。これまでに、GaN HEMTs に対して、動作安定性および性能の向上を目指して、様々なゲート絶縁膜が用いられてきたが、未解決の問題が幾つか残されている [1]。

解決すべき重要な課題に、順バイアス領域における電流線形性の劣化がある。MIS-HEMTs を用いることの利点は、順バイアス領域でもリーク電流を抑制できることによる、入力信号のダイナミックレンジを広くすることが可能であることである。しかし、**図 6.1** に示す様に、GaN 系 MIS-HEMTs において、順バイアス領域において、相互コンダクタンス g_m が急激に低下することが報告されている [2-4]。次世代無線通信システム (5G や Beyond 5G) では、大容量高速通信の実現の為に更なる変調方式の多値化が進められ、増幅器には高い線形性が要求される。また、高周波では、歪み補償回路によ

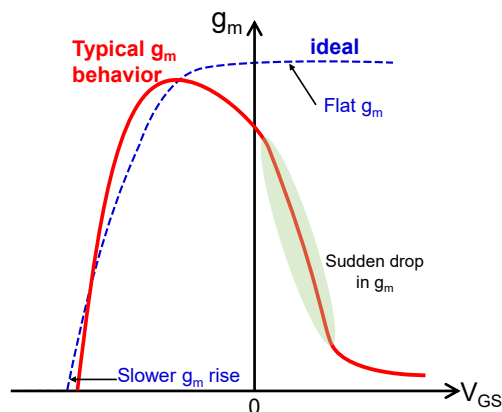


図 6.1 GaN MIS-HEMTs における相互コンダクタンス g_m の振る舞い模式図

る良好な線形増幅の実現が難しいため、素子自体の良好な歪み特性が要求される。GaN HEMTs における主要な非線形性要因は、相互コンダクタンス g_m である [5]。理想的には、図 6.1 に示す様に、ドレイン電流はゲート電圧に対して直線的に増加し、 g_m の振る舞いは平坦となる。また、しきい値電圧付近において、 g_m は急峻な立ち上がりを示すが、これは線形性劣化要因となるため、理想的には緩やかに立ち上がることが求められる [6, 7]。

GaN 系 HEMTs における非線形性の原因を特定し理解することは、性能・安定性向上において非常に重要である。本章では、AlGaN/GaN MIS-HEMTs の順バイアス領域での非線形性要因を探索し、そのメカニズムの特定を試みた。また、非線形性要因から電流線形性を改善する為の HEMT 構造を考案し、その電気的特性評価を行った。

6.2 電流非線形性の影響

増幅器に非線形成分を含む場合、信号歪みが生じ、信号品質の劣化が生じる。ここでは、異なる周波数 (f_1, f_2) の 2 波入力の場合を考える。増幅器の出力電圧 v_{out} は、入力電圧 v_{in} を用いて、次式で与えられる。

$$v_{out} = \sum_{j=1}^{\infty} a_j v_{in}^j = a_1 v_{in} + a_2 v_{in}^2 + a_3 v_{in}^3 + \dots \quad (6.1)$$

入力電圧は、

$$v_{in}(t) = A(\cos(\omega_1 t) + \cos(\omega_2 t)) \quad (6.2)$$

ここで、 A は入力信号の振幅、 ω は各周波数 ($\omega = 2\pi f$) である。式 (6.1) と (6.2) から、出力電圧 v_{out} は、

$$\begin{aligned} v_{out}(t) = & a_1 \cdot A \cdot (\cos(\omega_1 t) + \cos(\omega_2 t)) \\ & + a_2 \cdot A^2 \cdot (\cos(\omega_1 t) + \cos(\omega_2 t))^2 \\ & + a_3 \cdot A^3 \cdot (\cos(\omega_1 t) + \cos(\omega_2 t))^3 \\ & + a_4 \cdot A^4 \cdot (\cos(\omega_1 t) + \cos(\omega_2 t))^4 \\ & + a_5 \cdot A^5 \cdot (\cos(\omega_1 t) + \cos(\omega_2 t))^5 \\ & + \dots \end{aligned} \quad (6.3)$$

となる。右辺第 2 項を展開 (v_{out2}) すると、

$$v_{out2} = a_2 A^2 \left[\frac{1 + \cos(2\omega_1 t)}{2} + \frac{1 + \cos(2\omega_2 t)}{2} + \cos(\omega_1 + \omega_2)t + \cos(\omega_1 - \omega_2)t \right] \quad (6.4)$$

入力周波数の整数倍である、 $2\omega_1, 2\omega_2$ は高調波出力である。この成分は、通常帯域幅の外に存在する為、バンドパスフィルタにより比較的容易に除去できる。同様に、偶数

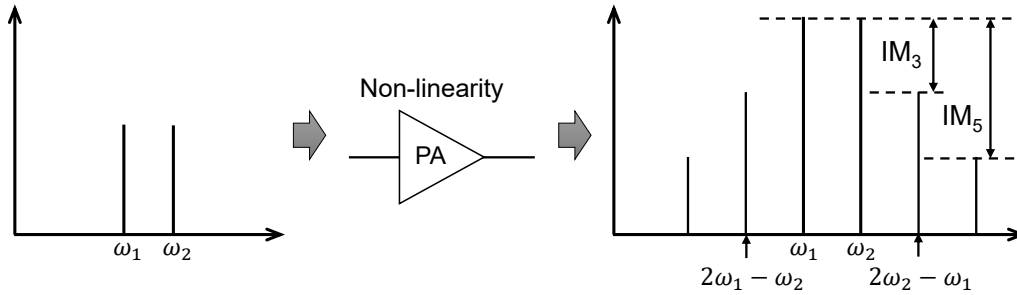


図 6.2 電力増幅器における入力スペクトルと相互変調スペクトル

次の非線形性の項もバンドパスフィルタにより除去できる。式 (6.3) 右辺第 3 項を展開 (v_{out3}) すると、

$$v_{out3} = a_3 A \left[\frac{9}{4} \cos(\omega_1 t) + \frac{9}{4} \cos(\omega_2 t) + \frac{3}{4} \cos(2\omega_1 - \omega_2)t + \frac{3}{4} \cos(2\omega_2 - \omega_1)t + \frac{1}{4} \cos(3\omega_1)t + \frac{1}{4} \cos(3\omega_2)t + \frac{3}{4} \cos(2\omega_1 + \omega_2)t + \frac{3}{4} \cos(2\omega_2 + \omega_1)t \right] \quad (6.5)$$

$3\omega_1, 3\omega_2$ は、高調波出力である。また、 $2\omega_1 + \omega_2, 2\omega_2 + \omega_1$ の項もフィルタにより除去することができる。一方で、 $2\omega_1 - \omega_2, 2\omega_2 - \omega_1$ は、歪みを発生させる。 ω_1, ω_2 が例えば OFDM での同一信号無いのサブキャリアで、帯域内に存在する場合、 $2\omega_1 - \omega_2, 2\omega_2 - \omega_1$ も帯域内に存在する可能性が高い。この歪みを、相互変調ひずみ (Inter modulation distortion: IMD) と呼ばれる。この変調歪み成分は、図 6.2 に示す様に、入力周波数の近傍に現れる為、フィルタにより除去することは困難であり、信号品質の劣化を引き起こす。また、隣接チャネルと干渉を起こし、隣接チャネルの通信品質を劣化させる。他の奇数次の非線形項は、係数は異なるが同様の相互変調歪みを生成する。 $2\omega_{1,2} - \omega_{2,1}$ は、3 次の項に由来するため、3 次の相互変調歪み (IM₃) と呼ばれ、同様に、 $3\omega_{1,2} - 2\omega_{2,1}$ は 5 次の項に起因するため、5 次の相互変調歪み (IM₅) と呼ばれる。

スマートフォンの爆発的な増加や IoT の普及拡大などにより、データトラフィックが増加し、それに伴い消費電力も増加している。モバイル通信における電力消費の内、約 60% を基地局で消費しており、電力増幅器 (PA) が、基地局の総消費電力の大部分 (50 ~ 80%) を占めている [8-12]。カーボンニュートラルの観点からも、増幅器の高効率化 (低消費電力化) は無線通信システムにおいて非常に重要な課題である。また、信号の歪みや信号品質の劣化も避け、信号を忠実に増幅する必要があるため、線形性が重要となる。図 6.3 に、増幅器の入出力特性を示す。入力電力 P_{in} を大きくしていくと、最初は出力電力 P_{out} は線形的に増加する。しかし、 P_{out} には最大動作領域によって決定される最大値があり、 P_{in} を増加させても P_{out} は増加しなくなる。図 6.3 に示す様に、飽和領域に近づくにつれて、線形性は劣化し信号歪みが生じる。そのため、通常は、飽和出力レベルから数 dB バックオフした点を動作点としている。一方で、電力増幅器の電力付加効率 (PAE: Power-Added-Efficiency) は、図 6.3 に示す様に、 P_{in} が大きくなるほど

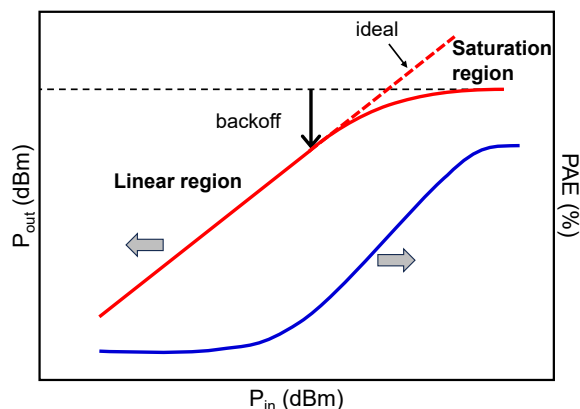


図 6.3 電力増幅器における典型的な入出力特性

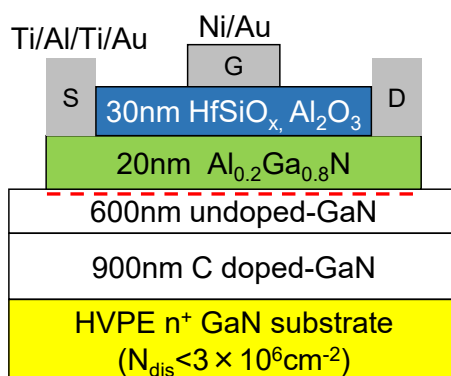


図 6.4 本章で用いた MOS-HEMT の断面模式図

効率が高くなる。この様に、線形性と電力効率はトレードオフの関係にある。トランジスタの線形性を高める目的の一つは、この線形領域をより高い P_{in} まで拡張させることであり、これにより、より高い PAE で信号歪みの無い動作を可能にする。

6.3 デバイス構造と作製プロセス

図 6.4 に、本章で用いた AlGaIn/GaN MOS-HEMTs の断面模式図を示す。2DEG 密度と移動度はそれぞれ、 $6.5 \times 10^{12} \text{ cm}^{-2}$ 、 $1750 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ である。Hf_{0.57}Si_{0.43}O_x と Al₂O₃ 膜をゲート絶縁膜に用いた、2 種類の MOS-HEMTs を作製した。界面制御プロセスとして、HfSiO_x ゲート HEMT では、800 °C5 分間の PDA 処理を、Al₂O₃ ゲート HEMT では、300 °C10 分間の PMA 処理を、窒素雰囲気中にて行った。作製した HEMT の、ゲート幅、ゲート長、ゲート-ドレイン間距離、および、ゲート-ソース間距離はそれぞれ 100, 5, 10, 10 μm である。

本章の後半では、図 6.5(b) に示す様な、バリア層を組成比の異なる AlGaIn を用いて 2 層構造にした HEMT 構造を用いた。本章では、この構造の HEMT を、2nd-barrier HEMT と呼ぶ。比較用として、図 6.5(a) に示す様に、バリア層は 1 層の従来通りの

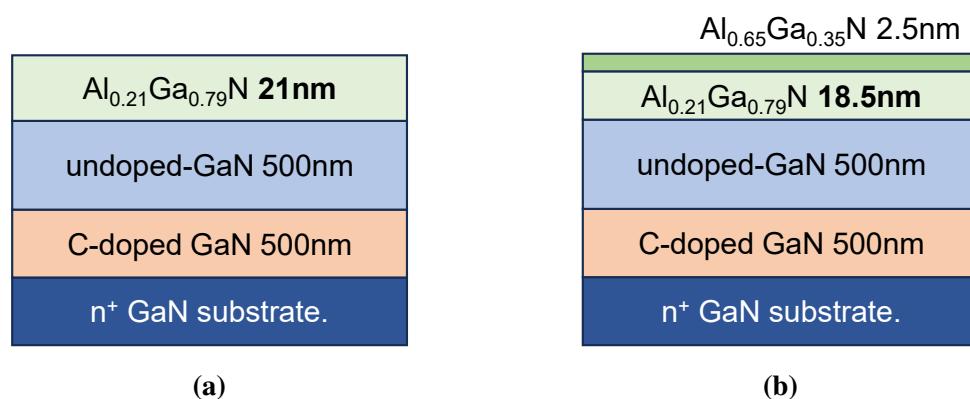


図 6.5 (a) 標準 HEMT 構造と (b) 2nd-barrier HEMT 構造

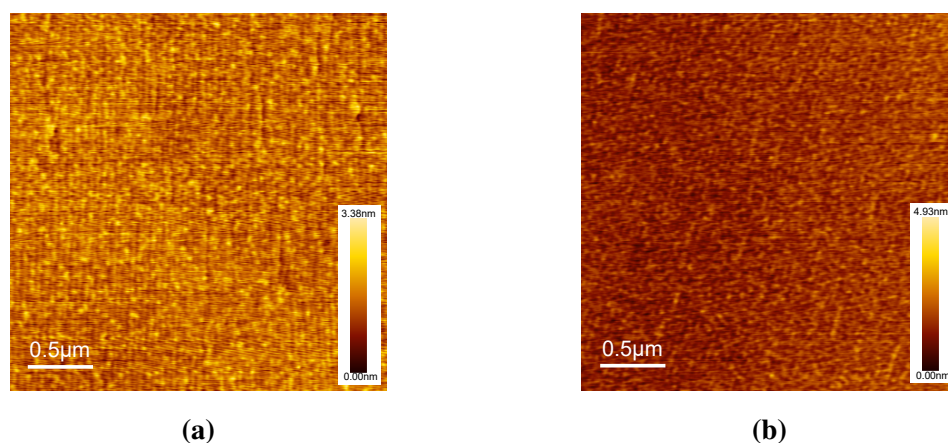


図 6.6 (a) 標準 HEMT (b)2nd-barrier HEMT の原子間力顕微鏡像

HEMT 構造 (標準 HEMT) も用意した。両者は、基板, C ドープ GaN 層、チャンネル層、および、バリア層の合計膜厚は同じである。2nd-barrier HEMT は、アンドープ GaN 上に、まず、 $\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ を 18.5 nm 成長し、その上に、高 Al 組成の $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}$ 層を 2.5 nm 成長した構造となっている。図 6.6 に、標準 HEMT と 2nd-barrier HEMT の表面における原子間力顕微鏡 (AFM) 像を示す。表面の自乗平均面粗さ (RMS) は、標準 HEMT で 0.345 nm、2nd-barrier HEMT で 0.375 nm であり、非常に平坦な表面が得られている。

この 2 種類の HEMT に対して、まず初めに、ICP-RIE 法によりドライエッチングを行い、素子分離を行った。その後、オーミック電極として Ti/Al/Ti/Au(=20/50/20/50 nm) を AlGaN 上に蒸着し、 N_2 雰囲気中で 830 °C 1 分間のオーミックアニールを RTA 炉を用いて行った。この際、高温アニールによる表面損傷を防ぐことを目的とし、表面保護膜として SiN 膜を 20 nm 堆積し、アニール後にバッファードフッ酸を用いて除去した。ゲート酸化膜には、ALD 法を用いて、 Al_2O_3 膜を 30 nm 堆積した。最後に、ゲート金属として Ni/Au(=20/50 nm) を蒸着し、リフトオフを行った。ゲート幅、ゲート長、ゲ-

ト-ドレイン間距離、および、ゲート-ソース間距離はそれぞれ 100, 5, 10, 10 μm である。作製したショットキーダイオード構造の C-V 特性から、2DEG 密度は、標準 HEMT では $7.8 \times 10^{12} \text{ cm}^{-2}$ 、2nd-barrier HEMT では、 $8.3 \times 10^{12} \text{ cm}^{-2}$ と見積もられた。

6.4 結果と考察

6.4.1 電流非線形性要因の検討

高ドレイン電流領域での g_m の低下は、MIS ゲート構造に限らず、ショットキーゲート構造でも観測されている現象であり、これまでに様々な要因が指摘されている。ドレイン電流が大きくなると、自己発熱効果により、キャリア移動度や飽和電子速度が低下しチャンネル抵抗が増加することが指摘されている [13]。但し、放熱性の高い SiC 基板上 HEMT でも、 g_m が低下することから、自己発熱は主要因ではないと考えられる [14]。別の要因として、ソースアクセス抵抗の増加であることを複数の研究グループから提案されている [15–17]。Palacios らは、モンテカルロシミュレーションから、電界が 10 kV/cm 以上では、移動度が低下しており、これがソース抵抗増大の要因になっているとしている [17]。しかし、ソースアクセス抵抗が無視できるほど小さなデバイスにおいても、 g_m の急激な低下とそれに伴う f_T の低下が報告されている [18]。Fang らは、高ドレイン電流領域では、光学フォノンの放出が g_m の低下につながるとしている [19]。 V_G を大きくしていくと、2DEG 密度が増加する。これは、光学フォノンを放出するのに十分なエネルギーを持つ電子の数が増加することを意味し、光学フォノン散乱が増加し、実効的な電子速度が低下する。また、Bajaj らは様々なキャリア密度 (2DEG 密度) における電子速度を測定し、2DEG 密度が増加するほど飽和電子速度が低下することを報告している [20]。さらに、この 2DEG 密度と飽和電子速度の関係をを用いてシミュレーションした結果と実デバイスでの測定結果の伝達特性は非常に似た振る舞いとなっており、 g_m の低下を再現することができている。Fang らと Bajaj らは異なるアプローチで解析しているが、両者ともに飽和速度は約 $1/\sqrt{n_s}$ で低下することを示している。しかし、このモデルでも MIS-HEMTs の順バイアス領域での急激な g_m の低下は説明できない。

MIS-HEMTs における電流線形性劣化要因として、界面準位の影響が指摘されている [21]。図 6.7 に、AlGaIn/GaN MIS-HEMTs の順バイアスにおけるエネルギーバンド図と界面準位密度 (D_{it}) 分布の模式図を示す。順バイアスでは、絶縁膜/AlGaIn 界面におけるフェルミ準位 E_F は、伝導帯下端近傍に位置しており、 E_F 以下のアクセプタ型準位には電子が捕獲されており、負電荷として振る舞う。更に順バイアスを印加 ($+\Delta V_G$) すると、AlGaIn/GaN 界面での E_C は引き下げられ、2DEG 密度が増加する。同様、絶縁膜/AlGaIn 界面での E_C は $q\Delta V_s$ だけ引き下げられ、図 6.7 に示す様に、アクセプタ

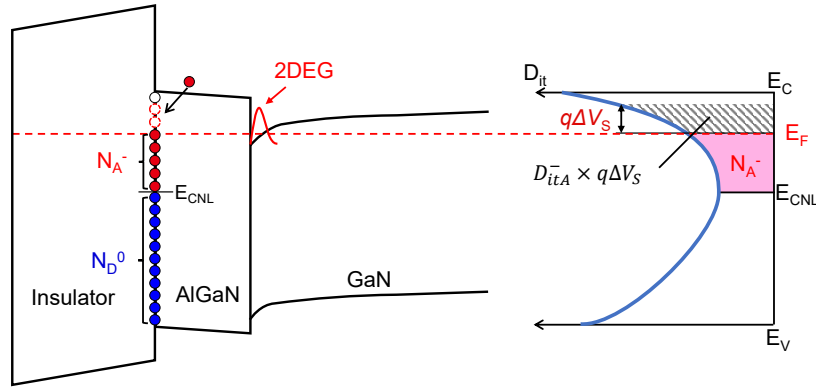


図 6.7 順バイアス印加時のバンド図と界面準位密度分布の模式図

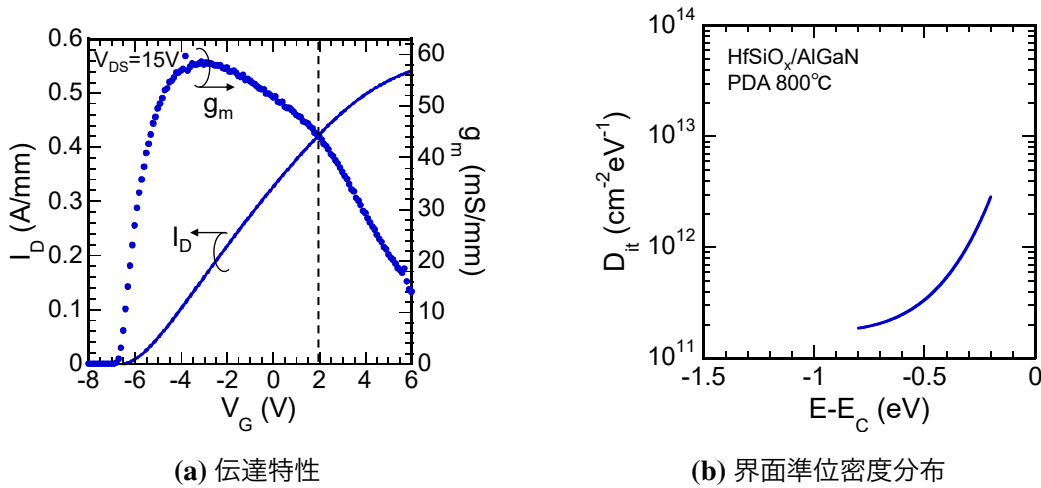


図 6.8 HfSiO_x/AlGaN/GaN HEMTs の伝達特性と界面準位密度分布

型準位への電子捕獲が生じ、負電荷量が $D_{itA}^- \times q\Delta V_s$ だけ増加する。この AlGaN/GaN 界面での 2DEG 密度の増加と、絶縁膜/AlGaN 界面のアクセプタ型準位への電子捕獲によるトータルの負電荷量の増加は、順バイアス印加によりゲート電極に誘起される正電荷量と釣り合う。ここで、同じ量の界面電荷を誘起する為には、界面準位密度が高い場合には $q\Delta V_s$ を小さくなる。すなわち、AlGaN のポテンシャル変調が阻害され、AlGaN/GaN 界面での 2DEG 密度の増加が抑制される。結果として、ドレイン電流は殆ど増加せずに、 g_m の急激な低下が引き起こされる。実際、Al₂O₃/AlGaN/GaN MOS-HEMT において、界面準位密度を低減させることにより、電流線形性が向上することが報告されている [21, 22]。

図 6.8(a) に、Hf_{0.57}Si_{0.43}O_x/AlGaN/GaN MOS-HEMT の飽和領域における伝達特性を示す。 g_m は、 $V_G = -2.5$ V 付近でピーク値をとり、その後減少していることが分かる。更に、 $V_G = 2$ V 付近から、ドレイン電流の線形性劣化が観測された。これに対応して、 g_m の減少率が変化しており、急激に低下している。図 6.8(b) に示す様に、HfSiO_x/AlGaN

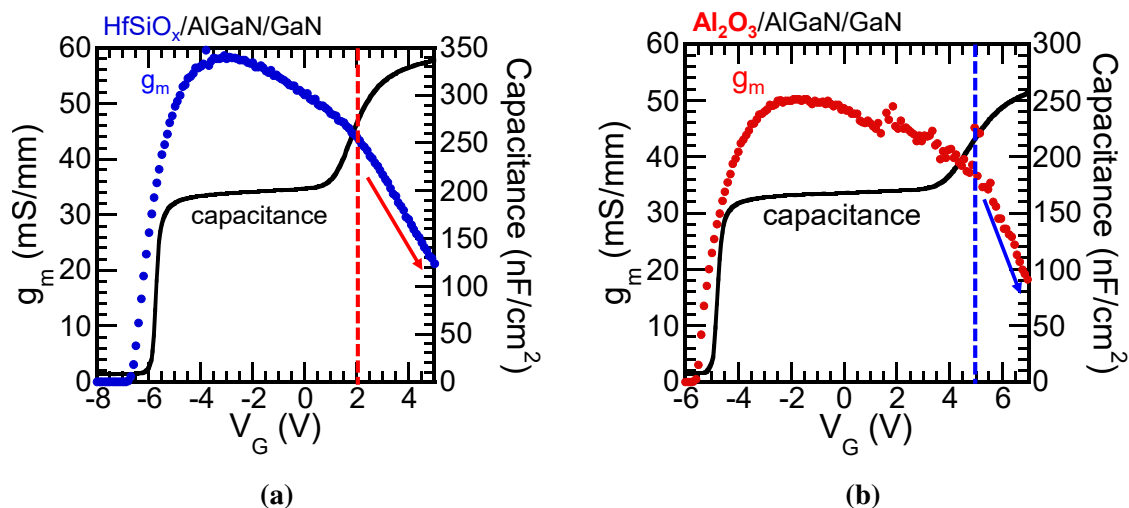


図 6.9 (a)HfSiO_x (b)Al₂O₃ ゲート AlGaIn/GaN ヘテロ構造の伝達特性と C-V 特性

界面における界面準位密度は、 $10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ と極めて小さい。また、図 5.4(a) に示す様に、約 1 桁高い界面準位密度分布を有する Al₂O₃ ゲート HEMT と比べて、電流線形性に顕著な差は見られない。これらのことから、MIS-HEMTs において電流線形性を劣化させる要因は、界面準位密度以外にも存在することが示唆される。

図 6.9 に、HfSiO_x と Al₂O₃ ゲート AlGaIn/GaN HEMT における伝達特性 (g_m - V_G) とダイオード構造で測定した C-V 特性を示す。図 6.9(b) に示す様に、Al₂O₃ ゲート HEMT でも、 g_m は $V_G = -3 \text{ V}$ 付近で最大値を取った後、ゆるやかに減少し、 $V_G = 5 \text{ V}$ 付近から、急激に減少することが観測された。このことから、MIS-HEMTs における順バイアスでの電流非線形性は、絶縁膜に依らない現象であると考えられる。両 HEMT の g_m がピーク値を取った後、緩やかに減少するゲート電圧領域で、HfSiO_x ゲート HEMT の方が低下率が大きくなっているのは、誘電率が高くゲート電圧に対するポテンシャル変調が早いことが影響していると考えられる。また、C-V 特性から明らかのように、両 HEMT 共に、容量値が絶縁膜容量へ移行するゲート電圧領域で、 g_m 低下が顕著となっている。このことは、 g_m の低下に、絶縁膜/AlGaIn 界面での電子蓄積が影響していることを示唆している。

6.4.2 パラレル伝導とその影響

図 6.10 に、HfSiO_x および Al₂O₃ ゲート MOS-HEMT において、それぞれ g_m が急激に低下し始めるゲート電圧におけるエネルギーバンド図を示す。両 HEMT において、この V_G では、AlGaIn 層はほぼフラットバンドとなっており、絶縁膜/AlGaIn 界面において電子蓄積が生じ、新たなチャネルが形成されていることが分かる。このことは、AlGaIn/GaN 界面の 2DEG チャネルと、絶縁膜/AlGaIn 界面チャネルの両方を介した並列電子輸送 (パラレル伝導) が、生じる可能性を示唆している。また、これ以上のゲート

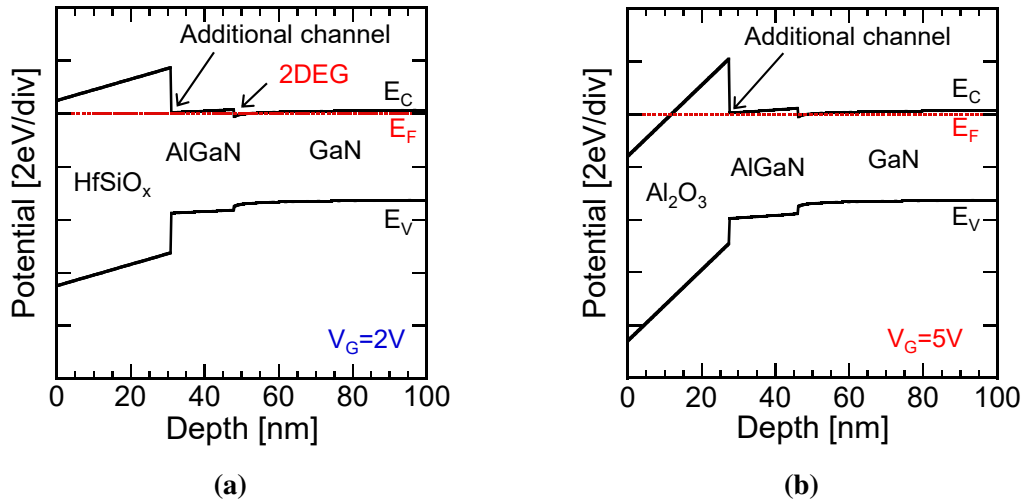


図 6.10 g_m が急激に低下し始めるゲート電圧におけるエネルギーバンド図

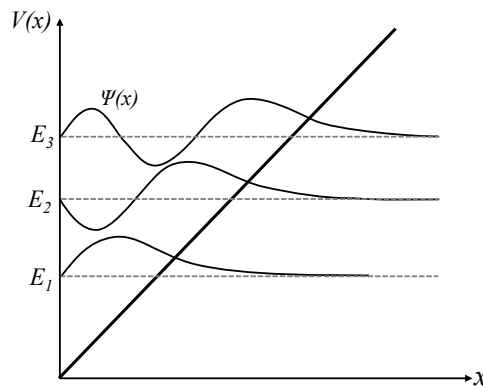


図 6.11 AlGaN/GaN 界面での三角量子井戸近似

電圧印加時の、絶縁膜/AlGaN 界面において、 E_F は、AlGaN の E_C 以上に位置することから、界面準位は電子で占有され、その占有確率は V_G により変化しない。このことから、順バイアスでの急激な g_m の低下は界面準位以外の要因によって引き起こされていると考えられる。

平行伝導について詳細に解析するため、HfSiO_x/AlGaN/GaN HEMTs において、AlGaN/GaN 界面と絶縁膜/AlGaN 界面におけるキャリア密度の推定を試みた。まず初めに、両界面における合計のキャリア密度 ($N_{s\text{-total}}$) を、split C-V 法を用いて求めた。 $N_{s\text{-total}}$ は、以下の式から求められる。

$$N_{s\text{-total}} = \frac{1}{q} \int_{-\infty}^{V_G} C(V_G) dV_G \quad (6.6)$$

続いて、AlGaN/GaN 界面でのゲート電圧に対する 2DEG 密度 ($N_{\text{AlGaN/GaN}}$) を、分極電荷密度や界面準位密度分布を考慮に入れた Poisson-Schrödinger 方程式を自己無撞着に解くことにより、求めた。2DEG 密度の計算は、図 6.11 に示す様に、AlGaN/GaN 界

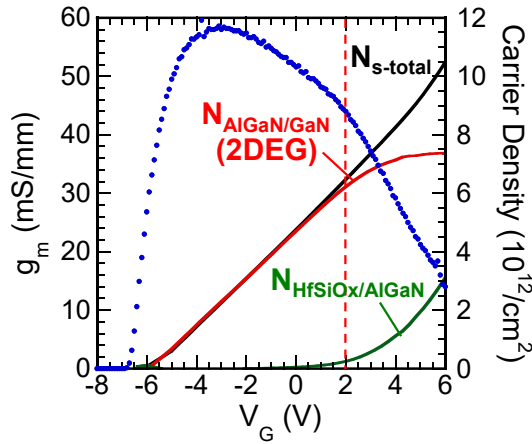


図 6.12 HfSiO_x/AlGaN/GaN MOS-HEMTs における g_m と各界面でのキャリア密度のゲート電圧依存性

面のポテンシャル分布を三角ポテンシャル近似し、次式を用いて求められる [23, 24]。

$$N_{\text{AlGaN/GaN}} = \frac{m_e k_B T}{\pi \hbar^2} \sum_i \ln \left[1 + \exp \left(\frac{E_F - E_i}{k_B T} \right) \right] \quad (6.7)$$

ここで、 m_e は電子の有効質量、 k_B はボルツマン定数、 \hbar はディラック定数、 T は絶対温度、 E_F はフェルミ準位、 E_i は第 i 励起準位のエネルギーである。2DEG 密度は、離散化した各エネルギー E_i における 2DEG 密度の総量として与えられる。最後に、HfSiO_x/AlGaN 界面におけるキャリア密度 $N_{\text{HfSiO}_x/\text{AlGaN}}$ は、式 (6.6) と (6.7) から、

$$N_{\text{HfSiO}_x/\text{AlGaN}} = N_{s\text{-total}} - N_{\text{AlGaN/GaN}} \quad (6.8)$$

として求めた。図 6.12 に、HfSiO_x/AlGaN/GaN MOS-HEMTs における、相互コンダクタンスと式 (6.6) から (6.8) より求めた、各界面でのシートキャリア密度のゲート電圧依存性を示す。 $V_G=2$ V 以上のゲート電圧領域では、HfSiO_x/AlGaN 界面でのキャリア密度が増加している一方で、AlGaN/GaN 界面での 2DEG 密度は飽和傾向であることが分かる。この様に、 g_m が急激に低下する V_G 領域では、2つの界面でチャネルが形成され平行伝導が生じると考えられる。ここで、 $V_G=2$ V 以上で、AlGaN/GaN 界面での 2DEG 密度の増加が抑制され飽和傾向になるのは、絶縁膜/AlGaN 界面で蓄積される電子が負電荷として振る舞い、ゲート電界を遮蔽するため、AlGaN のポテンシャル変調が阻害される為である。

2つの界面を介した平行伝導が生じている際の実効移動度 μ_{eff} は、次式で表される [25]。

$$\mu_{\text{eff}} = \frac{n_1 \mu_1 + n_2 \mu_2}{n_1 + n_2} \quad (6.9)$$

ここで、 n_1, μ_1 は、AlGaN/GaN 界面でのキャリア密度と電子移動度、 n_2, μ_2 は、絶縁膜界面でのキャリア密度と電子移動度である。AlGaN/GaN 界面の 2DEG 移動度は、非

表 6.1 GaN MOS 界面での移動度

Reference	Channel	Mobility (cm^2/Vs)	Note
[26]	SiO_2/GaN	167	
[27]	SiO_2/GaN	108	
[28]	SiO_2/GaN	123	
[29]	SiO_2/GaN	173	
[30]	$\text{SiO}_2/\text{UID-GaN}$	45	
[31]	SiO_2/GaN	138	
[32]	$\text{AlSiO}/\text{AlN-IL}/\text{GaN}$	229	
[33]	$\text{Al}_2\text{O}_3/\text{UID-GaN}$	152	
[34]	$\text{Al}_2\text{O}_3/\text{UID-GaN}$	251	Full Recess
[35]	$\text{Al}_2\text{O}_3/\text{AlN-IL}/\text{UID-GaN}$	165	Full Recess
[36]	$\text{Al}_2\text{O}_3/\text{UID-GaN}$	150	Full Recess
[37]	$\text{Al}_2\text{O}_3/\text{UID-GaN}$	143	Full Recess
[38]	$\text{AlON}/\text{UID-GaN}$	259	Full Recess

常に高い値を示す。一方で、絶縁膜/AlGaIn 界面での電子移動度は 2DEG と比較すると非常に小さいことが予測される。表 6.1 に、GaN MOSFET や、フルリセス構造の AlGaIn/GaN MOS-HEMTs における、絶縁膜/GaN 界面チャンネルでの移動度の報告例をまとめた。GaN MOSFET におけるチャンネル実効移動度は、 $100\sim 170\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ である。Yamaji ら [27] は、界面準位密度の減少が移動度を向上させることを示している。また、Fiorenza ら [39] は、計算から界面準位密度を下げることでクーロン散乱が抑制されることを示している。この様に、MOS 界面チャンネルでは、AlGaIn/GaN 界面とは異なり、界面準位の影響を受ける。MOS-HEMT では、2DEG チャンネルが絶縁膜/半導体界面と空間的に分離されており、界面準位に起因する散乱の影響は殆ど受けずに高移動度が得られる [40]。また、AlGaIn/GaN MOS-HEMT において、ノーマリオフ動作を得るために、ゲート直下の AlGaIn 層を完全にエッチングしたフルリセス構造では、2DEG は消滅しており、MOS 界面がチャンネルとなっている。この構造での移動度は表 6.1 に示す様、 $100\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ 程度である。更に、Ando ら [33] は、界面準位密度が $10^{11}\text{ cm}^{-2}\text{ eV}^{-1}$ 以下で、高移動度が期待されるアンドープ高純度・高抵抗 GaN 表面に MOSFET を形成しても移動度は、 $150\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ 程度であることを報告している。そのため、MOS 界面での移動度の制約要因は界面準位以外にも散乱機構があることが示唆される。絶縁膜/AlGaIn 界面での電子移動度については未解明であるが、界面準位によるクーロン散乱、合金散乱、圧電ポテンシャル散乱や、表面ラフネス散乱などの様々な散乱要因が影響し、結晶成長により形成されたヘテロ界面に比べると移動度

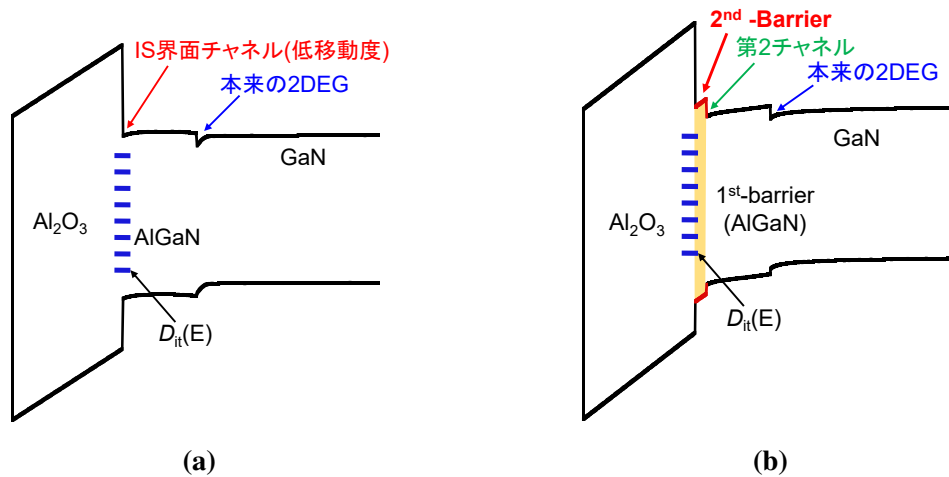


図 6.13 作製した HEMT 構造のバンド模式図

は非常に小さくなり、前述の絶縁膜/GaN 界面と同程度又はそれ以下の移動度となると考えられる。HfSiO_x/AlGaIn/GaN MOS-HEMT では、 $V_G=2$ V 以上のゲートバイアス領域では、高移動度の 2DEG チャネルの電子密度は飽和傾向である一方、非常に移動度が低い MOS 界面チャネルのキャリア密度が増加するため、式 (6.9) から、実効移動度は急激に低下することが予測される。これが、MIS-HEMTs における順バイアス領域での急激な g_m の低下を引き起こすと考えられる。また、更にゲート電圧を印加すると、AlGaIn/GaN 界面での 2DEG 密度は飽和し、絶縁膜/AlGaIn 界面でのみキャリア密度が増加するようになり、更に g_m が低下すると考えられる。

MIS-HEMTs の順バイアス領域での急激な g_m の低下は、絶縁膜/AlGaIn 界面と AlGaIn/GaN 界面での平行伝導により生じると考えられる。平行伝導は、MIS-HEMT 構造に由来するものであり、避けることは困難であると。特に、高周波増幅器応用では、数 nm の非常に薄い絶縁膜を用いることが想定され [41, 42]、より小さなゲート電圧でも平行伝導が生じることが予測される。

6.4.3 2nd-barrier HEMT を用いた電気的特性評価

続いて、絶縁膜/AlGaIn 界面でのチャネル形成を遅らせることを目的とし、図 6.5 に示す様な、Al_{0.65}Ga_{0.35}N(2.5 nm)/Al_{0.21}Ga_{0.79}N(18.5 nm)/GaN ヘテロ構造 (2nd-barrier HEMT) を作製した。図 6.13 に、AlGaIn/GaN HEMT(標準 HEMT) と 2nd-barrier HEMT のバンド模式図を示した。前述の通り、移動度の低い絶縁膜/AlGaIn 界面への電子蓄積により、 g_m の低下が生じると考えられるため、図 6.13(b) に示す様に、高 Al 組成の AlGaIn 2nd-barrier 層を最表面に薄く成長し、Al_{0.65}Ga_{0.35}N/Al_{0.21}Ga_{0.79}N 界面での電子蓄積 (第 2 チャネル) を利用することで、絶縁膜/AlGaIn 界面チャネルの形成を遅らせる設計となっている。この時、Al_{0.65}Ga_{0.35}N/Al_{0.21}Ga_{0.79}N 界面は、結晶成長により形

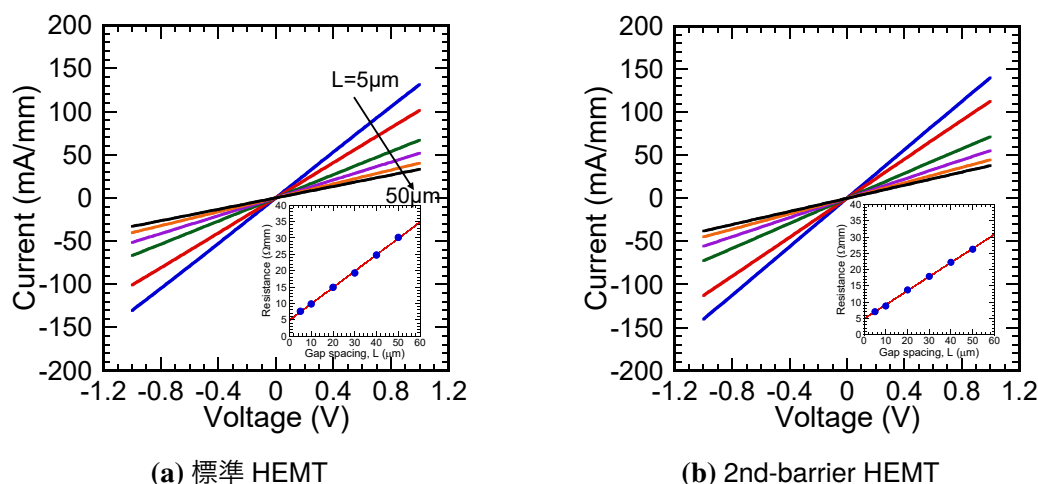


図 6.14 TLM パターンの I-V 特性の電極間距離依存性 (a) 標準 HEMT (b) 2nd-barrier HEMT. 内挿図は抵抗の電極間距離依存性

成するため、良好な界面特性が得られ、MOS 界面チャネルよりも高い移動度が得られることが期待される。

まず、初めに両 HEMT 構造において、TLM パターンを形成し、オーミック特性の評価を行った。TLM パターンにおける電極間距離 L は、5, 10, 20, 30, 40, 50 μm とした。図 6.14 に、TLM パターンで測定した I-V 特性の電極間距離依存性と、内挿図には電極間距離毎の抵抗値を示した。両 HEMT 構造で、線形性の高い I-V 特性が得られており、良好なオーミック特性が得られていることが分かる。また、コンタクト抵抗 R_C は、標準 HEMT で $2.42 \Omega \text{ mm}$ 、2nd-barrier HEMT では $2.44 \Omega \text{ mm}$ となった。2nd-barrier HEMT では、表面によりバンドギャップが広い $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}$ 層があるが、オーミック特性には影響していないことが確認できる。

次に、 Al_2O_3 を用いた MOS-HEMT ダイオード構造を用いて、C-V 特性を評価した。図 6.15 に、1 kHz~1 MHz で測定した C-V 特性を示す。図 6.15(a) に示す様に、標準 HEMT 構造では、MOS-HEMT 特有の 2 ステップの C-V 特性が得られており、また、順バイアス側の一定容量が酸化膜容量 C_{ox} と一致していることから、MOS ゲートによるポテンシャル制御が実現されていることが分かる。また、2nd-barrier HEMT でも、図 6.15(b) に示す様に 2 ステップの C-V 特性となっている。図中の step1 の一定容量は、 $\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}/\text{GaN}$ 界面に 2DEG が形成されることにより現れる容量で有り、 Al_2O_3 , $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}$, $\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 層の直列合成容量値となっている。また、順バイアス側でも容量値が飽和気味になっている。この容量値は C_{ox} より小さく、 Al_2O_3 層と $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}$ 層の直列合成容量の計算値と一致する。このことは、設計の狙い通りに、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面への電子蓄積が生じていることを示している。また、2nd-barrier HEMT 構造では、step2 で周波数分散が生じていないことから、結晶成長により、良好な $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ ヘテロ界面が形成されることが確認できる。

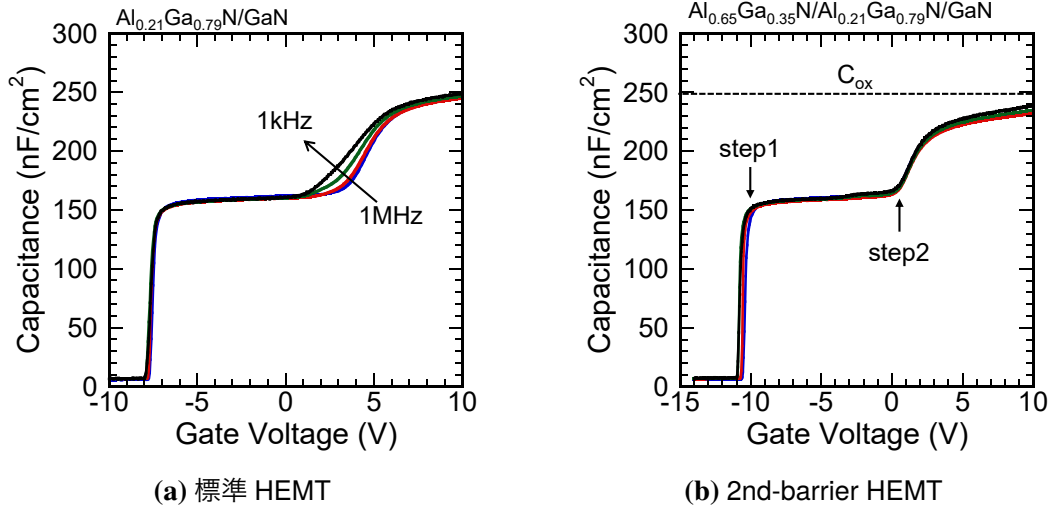


図 6.15 C-V 特性の比較 (a) 標準 HEMT (b) 2nd-barrier HEMT

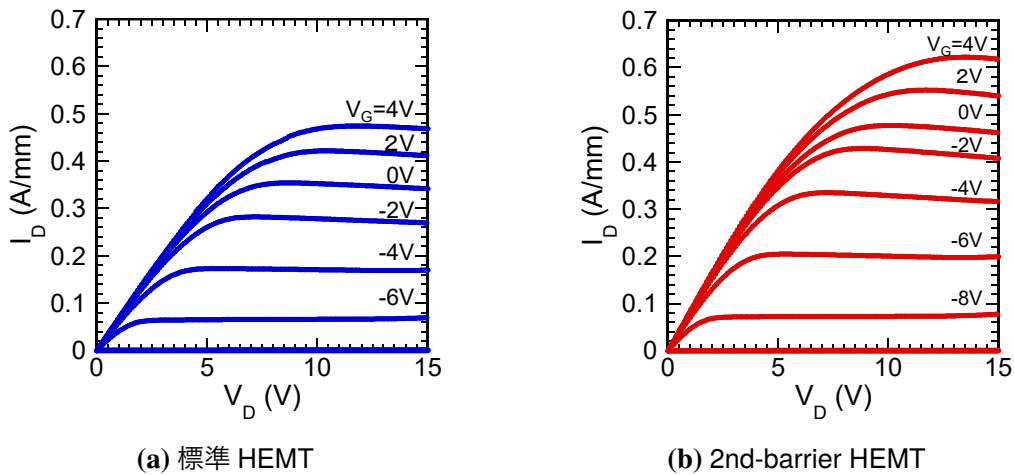


図 6.16 ドレイン I-V 特性

続いて、両 HEMT 構造を用いて、 Al_2O_3 ゲート MOS-HEMT を作製し、DC 特性の評価を行った。作製した HEMT のゲート幅、ゲート長、ゲート-ドレイン間距離、ゲートソース間距離はそれぞれ、100, 5, 5, 5 μm である。図 6.16 に、2 つの MOS-HEMT のドレイン I-V 特性を示す。両デバイス共に、トランジスタとして正常に動作していることが確認できる。図 6.17 に、2nd-barrier HEMT の飽和領域における伝達特性を示す。 g_m は、 $V_G = -7\text{V}$ 付近でピークを取った後、減少に転じている。この振る舞いは、これまでの MOS-HEMT と同様であるが、 g_m の減少の傾きの変化には違いが現れており、図 6.17 に示す様に、3 つの領域 (領域 I ~ III) に分けられる。領域 I の領域は、図 6.15(b) から C-V 特性において step2 の立ち上がり領域であり、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面への電子蓄積が生じ始めており、この界面での移動度は AlGa_{0.21}N/GaN 界面と比較すると劣るために、 g_m の減少率が変化する。次に、領域 II で

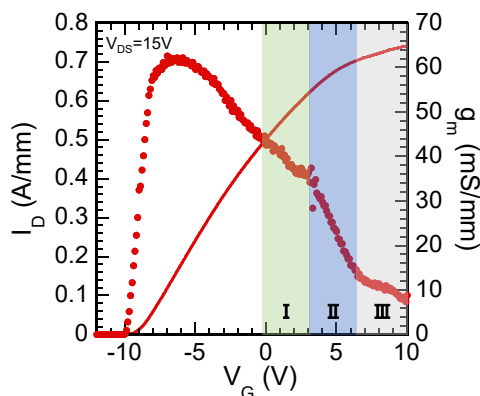


図 6.17 2nd-barrier HEMT の伝達特性

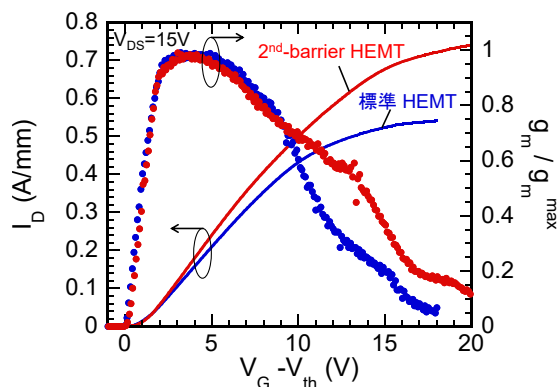


図 6.18 伝達特性の比較

は、より減少率が急峻になっている。高移動度の AlGaN/GaN 界面での電子密度が飽和傾向となり、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ でのキャリア密度の増加が支配的となり、傾きが変化していると考えられる。続いて、領域IIIでは AlGaN/GaN 界面でのキャリア密度はほとんど変化しなくなり、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面でのみキャリア密度が増加していると考えられる。図 6.18 は、標準 HEMT と 2nd-barrier HEMT の飽和領域における伝達特性の比較である。比較のために、しきい値電圧を揃え、相互コンダクタンス g_m はそれぞれの最大値で規格化してプロットした。 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面の第 2 チャネルを利用することで、順バイアス領域での g_m の低下が抑制されていることが確認できる。また、十分に高い V_G 領域では、両 HEMT 共に g_m が低い値で停滞する振舞いが見える。この領域は、両 HEMT 共に AlGaN/GaN 界面でのキャリア密度の増加は殆ど無くなり、2 つめの界面 (標準 HEMT では、 $\text{Al}_2\text{O}_3/\text{AlGaN}$, 2nd-barrier HEMT では、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面) でのキャリア密度の増加が支配的である。図 6.18 に示す様に、2nd-barrier HEMT の方がこの領域での g_m は高い値となっており、絶縁膜/AlGaN 界面に比べて $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面での電子移動度が高いことを示唆している。しかし、AlGaN/GaN 界面と比べると移動度は低いことが予測される。また、標準 HEMT よりも g_m の低下は抑制されるが、高い線形性を得るには、 g_m が低下せずに高い領域を広げることが求められる。2nd-barrier HEMT において、2nd-barrier 層の Al 組成や膜厚を含め、最適化が必要であると考えられる。

6.5 まとめ

本章では、GaN 基板上に作製した MOS-HEMT の電気的特性評価と数値計算によるシミュレーションから、MIS-HEMTs における順バイアス領域での非線形性要因の探索を行った。これまでの報告では、MIS-HEMTs における電流非線形性の要因は界面準位密度であると考えられていた。しかし、十分に低い界面準位密度を有する MIS-HEMTs においても、相互コンダクタンス g_m が急激に低下する現象が観測された。伝達特性と

C-V 特性による解析から、絶縁膜/半導体界面での電子蓄積が g_m の低下に影響している可能性を見だし、エネルギーバンド計算および各界面でのキャリア密度を実験および数値計算から求め、電流線形性との相関を明らかにした。絶縁膜/半導体界面に電子が蓄積チャンネルが形成されると、ゲート電界による AlGaN のポテンシャル変調が阻害され、高移動度の AlGaN/GaN 界面の 2DEG 密度の増加が鈍り、飽和傾向となる。一方で、移動度が非常に小さい絶縁膜/AlGaN 界面でのキャリア密度は増加することから、実効移動度が低下し、 g_m が急激に低下し、電流非線形性の要因となる。平行伝導による g_m の急激な低下は、MIS-HEMT 構造に由来する課題である。そこで、絶縁膜/AlGaN 界面でのチャンネル形成を遅らせることを目的とし、 $\text{Al}_2\text{O}_3/\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}/\text{GaN}$ MIS-HEMTs を作製し、その特性評価を行った。設計の期待通り、絶縁膜/AlGaN 界面チャンネル形成前に、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面チャンネルが形成され、従来の MIS-HEMTs 構造と比較すると、 g_m の低下が抑制された。以上の成果は、2つの界面を介した平行伝導と電気的特性評価の関係を示した初めての報告である。これにより、MIS-HEMT における電流線形性劣化のメカニズム解明に寄与し、デバイス設計(絶縁膜の厚さ、バリア層の組成比や膜厚など)の指針や、メカニズム解明による歪み補償回路の設計につながり、GaN MIS-HEMTs の更なる発展に極めて重要な知見である。

参考文献

- [1] T. Hashizume, K. Nishiguchi, S. Kaneki, J. Kuzmik, and Z. Yatabe, *Mater. Sci. Semicond. Process.* **78**, 85 (2018).
- [2] X. Lu, K. Yu, H. Jiang, A. Zhang, and K. M. Lau, *IEEE Trans. Electron Devices* **64**, 824 (2017).
- [3] G. Ye, H. Wang, S. Arulkumaran, G. I. Ng, R. Hofstetter, Y. Li, M. J. Anand, K. S. Ang, Y. K. T. Maung, and S. C. Foo, *Appl. Phys. Lett.* **103**, 142109 (2013).
- [4] Z. Zhang, W. Li, K. Fu, G. Yu, X. Zhang, Y. Zhao, S. Sun, L. Song, X. Deng, Z. Xing, L. Yang, R. Ji, C. Zeng, Y. Fan, Z. Dong, Y. Cai, and B. S. Zhang, *IEEE Electron Device Lett.* **38**, 236 (2017).
- [5] S. J. Bader, K. Shinohara, and A. Molnar, in *High-Frequency GaN Electronic Devices*, edited by P. Fay, D. Jena, and P. Maki (Springer International Publishing, Cham, 2020) Chap. 4, pp. 83–107.
- [6] K. Inoue, H. Yamamoto, K. Nakata, F. Yamada, T. Yamamoto, and S. Sano, in *2013 IEEE Compd. Semicond. Integr. Circuit Symp.*, 1 (IEEE, 2013) pp. 1–4.
- [7] U. Radhakrishna, P. Choi, J. Grajal, L.-S. Peh, T. Palacios, and D. Antoniadis, in *2016 IEEE Int. Electron Devices Meet.*, Vol. 3 (IEEE, 2016) pp. 3.7.1–3.7.4.
- [8] J. Lorincz, T. Garma, and G. Petrovic, *Sensors* **12**, 4281 (2012).
- [9] L. M. Correia, D. Zeller, O. Blume, D. Ferling, Y. Jading, I. Gódor, G. Auer, and L. V. Der Perre, *IEEE Commun. Mag.* **48**, 66 (2010).
- [10] C. Han, T. Harrold, S. Armour, I. Krikidis, S. Videv, P. Grant, H. Haas, J. Thompson, I. Ku, C.-X. Wang, T. Le, M. Nakhai, J. Zhang, and L. Hanzo, *IEEE Commun. Mag.* **49**, 46 (2011).
- [11] J. Wu, Y. Zhang, M. Zukerman, and E. K. N. Yung, *IEEE Commun. Surv. Tutorials* **17**, 803 (2015).
- [12] D. Lopez-Perez, A. De Domenico, N. Piovesan, G. Xinli, H. Bao, S. Qitao, and M. Debbah, *IEEE Commun. Surv. Tutorials* **24**, 653 (2022).
- [13] J. Kuzmik, R. Javorka, A. Alam, M. Marso, M. Heuken, and P. Kordos, *IEEE Trans. Electron Devices* **49**, 1496 (2002).
- [14] V. Kumar, W. Lu, R. Schwindt, A. Kuliev, G. Simin, J. Yang, M. A. Khan, and I. Adesida, *IEEE Electron Device Lett.* **23**, 455 (2002).
- [15] R. Trew, Yueying Liu, L. Bilbro, Weiwei Kuang, R. Vetury, and J. Shealy, *IEEE Trans. Microw. Theory Tech.* **54**, 2061 (2006).
- [16] D. W. DiSanto and C. R. Bolognesi, *IEEE Trans. Electron Devices* **53**, 2914 (2006).
- [17] T. Palacios, S. Rajan, A. Chakraborty, S. Heikman, S. Keller, S. DenBaars, and

- U. Mishra, *IEEE Trans. Electron Devices* **52**, 2117 (2005).
- [18] K. Shinohara, D. Regan, A. Corrion, D. Brown, S. Burnham, P. Willadsen, I. Alvarado-Rodriguez, M. Cunningham, C. Butler, A. Schmitz, S. Kim, B. Holden, D. Chang, V. Lee, A. Ohoka, P. Asbeck, and M. Micovic, in *2011 Int. Electron Devices Meet.*, Vol. 1200 (IEEE, 2011) pp. 19.1.1–19.1.4.
- [19] T. Fang, R. Wang, H. Xing, S. Rajan, and D. Jena, *IEEE Electron Device Lett.* **33**, 709 (2012).
- [20] S. Bajaj, O. F. Shoron, P. S. Park, S. Krishnamoorthy, F. Akyol, T. H. Hung, S. Reza, E. M. Chumbes, J. Khurgin, and S. Rajan, *Appl. Phys. Lett.* **107**, 153504 (2015).
- [21] K. Nishiguchi, S. Kaneki, S. Ozaki, and T. Hashizume, *Jpn. J. Appl. Phys.* **56**, 101001 (2017).
- [22] Y. Ando, S. Kaneki, and T. Hashizume, *Appl. Phys. Express* **12**, 024002 (2019).
- [23] D. Delagebeaudeuf and N. Linh, *IEEE Trans. Electron Devices* **29**, 955 (1982).
- [24] M. Zervos, A. Kostopoulos, G. Constantinidis, M. Kayambaki, and A. Georgakilas, *J. Appl. Phys.* **91**, 4387 (2002).
- [25] M. A. Negara, D. Veksler, J. Huang, G. Ghibaudo, P. K. Hurley, G. Bersuker, N. Goel, and P. Kirsch, *Appl. Phys. Lett.* **99**, 232101 (2011).
- [26] W. Huang, T. Khan, and T. Chow, in *2006 IEEE Int. Symp. Power Semicond. Devices IC's*, Vol. 27 (IEEE, 2006) pp. 1–4.
- [27] K. Yamaji, M. Noborio, J. Suda, and T. Kimoto, *Jpn. J. Appl. Phys.* **47**, 7784 (2008).
- [28] S. Takashima, K. Ueno, H. Matsuyama, T. Inamoto, M. Edo, T. Takahashi, M. Shimizu, and K. Nakagawa, *Appl. Phys. Express* **10**, 121004 (2017).
- [29] R. Tanaka, S. Takashima, K. Ueno, H. Matsuyama, M. Edo, and K. Nakagawa, *Appl. Phys. Express* **12**, 2 (2019).
- [30] K. Matocha, T. P. Chow, and R. J. Gutmann, *IEEE Trans. Electron Devices* **52**, 6 (2005).
- [31] T. Nomura, H. Kambayashi, Y. Niiyama, S. Otomo, and S. Yoshida, *Solid. State. Electron.* **52**, 150 (2008).
- [32] K. Ito, S. Iwasaki, K. Tomita, E. Kano, N. Ikarashi, K. Kataoka, D. Kikuta, and T. Narita, *Appl. Phys. Express* **16**, 074002 (2023).
- [33] Y. Ando, K. Nagamatsu, M. Deki, N. Taoka, A. Tanaka, S. Nitta, Y. Honda, T. Nakamura, and H. Amano, *Appl. Phys. Lett.* **117**, 242104 (2020).
- [34] Y. Wang, M. Wang, B. Xie, C. P. Wen, J. Wang, Y. Hao, W. Wu, K. J. Chen, and B. Shen, *IEEE Electron Device Lett.* **34**, 1370 (2013).
- [35] S. Liu, S. Yang, Z. Tang, Q. Jiang, C. Liu, M. Wang, and K. J. Chen, *IEEE Electron Device Lett.* **35**, 723 (2014).

-
- [36] H. Wang, J. Wang, J. Liu, Y. He, M. Wang, M. Yu, and W. Wu, *Solid. State. Electron.* **141**, 13 (2018).
- [37] M. Wang, Y. Wang, C. Zhang, B. Xie, C. P. Wen, J. Wang, Y. Hao, W. Wu, K. J. Chen, and B. Shen, *IEEE Trans. Electron Devices* **61**, 2035 (2014).
- [38] T. Hosoi, K. Watanabe, M. Nozaki, T. Yamada, T. Shimura, and H. Watanabe, *Jpn. J. Appl. Phys.* **58**, SCCD16 (2019).
- [39] P. Fiorenza, G. Greco, F. Iucolano, A. Patti, and F. Roccaforte, *IEEE Trans. Electron Devices* **64**, 2893 (2017).
- [40] T. H. Hung, M. Esposito, and S. Rajan, *Appl. Phys. Lett.* **99**, 162104 (2011).
- [41] S. Ozaki, K. Makiyama, T. Ohki, N. Okamoto, Y. Kumazaki, J. Kotani, S. Kaneki, K. Nishiguchi, N. Nakamura, N. Hara, and T. Hashizume, *Semicond. Sci. Technol.* **35**, 035027 (2020).
- [42] S. Ozaki, Y. Kumazaki, N. Okamoto, N. Hara, and T. Ohki, *Appl. Phys. Express* **15**, 041001 (2022).

第 7 章

まとめ

本研究では、はじめに、AlGa_N 表面近傍領域が電気的特性に与える影響を調査することを目的とし、AlGa_N/Ga_N ヘテロ構造の電気的特性と XPS による表面分析との相関を評価した。続いて、Ga_N 系 HEMTs に対して広い禁制帯幅と高い誘電率を有するアモルファスの HfSiO_x 膜を初めてゲート絶縁膜として適用し、MIS-HEMTs を作製し、その電気的特性評価と界面制御を実施した。さらに、実験と理論計算の両面から絶縁膜/AlGa_N 界面での電子蓄積 (チャンネル形成) が発生する条件を示し、これが Ga_N MIS-HEMTs の電流線形性に大きな影響を与えることを明らかにした。

第 4 章では、電気的特性と表面特性の相関を調査するために、3 つの異なる Al-Ga_N/Ga_N HEMT 構造試料に対して、TLM 測定と XPS 分析を行った。全ての試料で、約 $2000 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の非常に高い 2DEG 移動度を示しており、AlGa_N/Ga_N ヘテロ界面の結晶品質が高いことを示した。しかし、オーミック特性が悪い試料が 1 つだけ存在した (Sample C)。XPS 分析の結果、この Sample C の表面フェルミレベルの位置は他の試料よりも 0.3 eV 深く、その結果、AlGa_N 表面に高い障壁高さが形成されたと考えられる。また、CL-PEC エッチングにより、Sample C から 5 nm の表面層を除去すると、 E_{FS} の位置が他の試料と同位置に変化し、コンタクト抵抗も他の試料と同程度まで改善された。AlGa_N/Ga_N ヘテロ構造に対するオーミック接触形成の容易さや困難さは明らかではなく、完全には理解されていない。本研究で得られた結果は、AlGa_N 最表面状態の違いが、 E_{FS} のピンニング位置を変化させ、オーミック特性に大きな影響を与える支配的な要因となり得ることを示している。

第 5 章では、Hf_{0.57}Si_{0.43}O_x 膜と Al₂O₃ 膜をゲート絶縁膜に用い、AlGa_N/Ga_N MOS-HEMTs を作製し、その特性評価を行った。HfSiO_x ゲート HEMT では、PE-ALD 法によって、AlGa_N 表面に (HfO₂)/(SiO₂) ラミネート構造を堆積し、その後 800 °C で PDA を行った。このプロセスにより、 $\kappa = 13$ のアモルファス Hf_{0.57}Si_{0.43}O_x 膜を得た。HfSiO_x ゲート HEMT は、その κ 値から予測される高い相互コンダクタンス g_m と $SS=71 \text{ mV/dec}$ の良好な伝達特性を示した。更に、HfSiO_x 膜を 10 nm とすると、電界

制御効率が向上し、 $SS=61\text{ mV/dec}$ が得られ、非常に優れたゲート制御性が得られた。また、MOS-HEMT ダイオードからは、周波数分散が無視できるほど小さな優れた C-V 特性が得られた。Poisson-Schrödinger 方程式を自己無撞着に解く、C-V 特性解析から $\text{HfSiO}_x/\text{AlGaN}$ 界面において $10^{11}\text{ cm}^{-2}\text{ eV}^{-1}$ 位の非常に低い準位密度が示された。更に、 HfSiO_x ゲート HEMT では高温においても高い動作安定性が観測された。150°C でも、 $1\times 10^{-10}\text{ A mm}^{-1}$ という低いリーク電流を示し、しきい値電圧は室温からのシフトがわずかに 150 mV であった。この様な、 HfSiO_x ゲートを用いた MOS 技術は、高性能で信頼性の高い、高周波増幅器としての GaN MIS-HEMT の更なる発展につながるものである。

第6章では、GaN 基板上に作製した MOS-HEMT の電気的特性評価と数値計算によるシミュレーションから、MIS-HEMTs における順バイアス領域での非線形性要因の探索を行った。これまでの報告では、MIS-HEMTs における電流非線形性の要因は界面準位密度であると考えられていた。しかし、十分に低い界面準位密度を有する MIS-HEMTs においても、相互コンダクタンス g_m が急激に低下する現象が観測された。伝達特性と C-V 特性による解析から、絶縁膜/半導体界面での電子蓄積が g_m の低下に影響している可能性を見だし、エネルギーバンド計算および各界面でのキャリア密度を実験および数値計算から求め、電流線形性との相関を明らかにした。絶縁膜/半導体界面に電子が蓄積チャンネルが形成されると、ゲート電界による AlGaN のポテンシャル変調が阻害され、高移動度の AlGaN/GaN 界面の 2DEG 密度の増加が鈍り、飽和傾向となる。一方で、移動度が非常に小さい絶縁膜/AlGaN 界面でのキャリア密度は増加することから、実効移動度が低下し、 g_m が急激に低下し、電流非線形性の要因となる。平行伝導による g_m の急激な低下は、MIS-HEMT 構造に由来する課題である。そこで、絶縁膜/AlGaN 界面でのチャンネル形成を遅らせることを目的とし、 $\text{Al}_2\text{O}_3/\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}/\text{GaN}$ MIS-HEMTs を作製し、その特性評価を行った。設計の期待通り、絶縁膜/AlGaN 界面チャンネル形成前に、 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}/\text{Al}_{0.21}\text{Ga}_{0.79}\text{N}$ 界面チャンネルが形成され、従来の MIS-HEMTs 構造と比較すると、 g_m の低下が抑制された。以上の成果は、2つの界面を介した平行伝導と電気的特性評価の関係を示した初めての報告である。これにより、MIS-HEMT における電流線形性劣化のメカニズム解明に寄与し、デバイス設計(絶縁膜の厚さ、バリア層の組成比や膜厚など)の指針や、メカニズム解明による歪み補償回路の設計につながり、GaN MIS-HEMTs の更なる発展に極めて重要な知見である。

研究業績

(1) 学術雑誌等に発表した論文、著書

学術論文

- [1] [Ryota Ochi](#), Erika Maeda, Toshihide Nabatame, Koji Shiozaki, Taketomo Sato, and Tamotsu Hashizume, “Gate controllability of HfSiO_x/AlGa_N/Ga_N MOS high-electron-mobility transistor”, [AIP Advances](#) **10**, 065215 (2020).
- [2] [Ryota Ochi](#), Takuya Togashi, Yoshito Osawa, Fumimasa Horikiri, Hajime Fujikura, Kazunari Fujikawa, Takashi Furuya, Ryota Isono, Masamichi Akazawa, and Taketomo Sato, “Investigation of dominance in near-surface region on electrical properties of AlGa_N/Ga_N heterostructures using TLM, XPS, and PEC etching techniques”, [Applied Physics Express](#) **16**, 091002 (2023).

会議論文

- [1] [Ryota Ochi](#), Yuji Ando, Shota Kaneki, and Tamotsu Hashizume, “Improved gate controllability of Al₂O₃-gate AlGa_N/Ga_N HEMTs grown on Ga_N substrates”, Proceedings of The 13th Topical Workshop on Heterostructure Microelectronics (TWHM), pp.31-32 (2019).
- [2] [越智 亮太](#), [前田 瑛里香](#), [生田目 俊秀](#), [塩崎 宏司](#), [橋詰 保](#), “HfSiO_x ゲート Al-GaN/GaN HEMTs の DC 特性と MOS 界面評価”, 電子情報通信学会技術研究報告, Vol.120, No.353, ED2020-31, pp.22-25 (2021).
- [3] [Ryota Ochi](#), Toshihide Nabatame, Tamotsu Hashizume, and Taketomo Sato, “HfSiO_x-gate AlGa_N/Ga_N MOS HEMTs with improved operation stability”, [2021 International Conference on Solid State Devices and Materials\(SSDM\)](#), pp.189-190 (2021).
- [4] [Ryota Ochi](#), Tamotsu Hashizume, and Taketomo Sato, “Possibility of the parallel conduction in AlGa_N/Ga_N MIS-HEMTs”, Proceedings of The 14th Topical Work-

shop on Heterostructure Microelectronics (TWHM), No.3-6 (2022).

- [5] Ryota Ochi, and Taketomo Sato, “Influence of the parallel conduction on the current non-linearity of GaN based MIS-HEMTs in the forward bias region”, Proceedings of 46th Workshop on Compound Semiconductor Devices and Integrated Circuits held in Europe and 17th Expert Evaluation and Control of Compound Semiconductor Materials and Technologies (WOCSDICE-EXMATEC 2023), pp.12-13 (2023).

本研究に関する学術論文等

- [1] Toshihide Nabatame, Erika Maeda, Mari Inoue, Masafumi Hirose, Yoshihiro Irokawa, Akihiko Ohi, Naoki Ikeda, Takashi Onaya, Koji Shiozaki, Ryota Ochi, Tamotsu Hashizume, and Yasuo Koide, “Influence of HfO₂ and SiO₂ interfacial layers on the characteristics of n-GaN/HfSiO_x capacitors using plasma-enhanced atomic layer deposition”, [Journal of Vacuum Science & Technology A](#) **39**, 062405 (2021).
- [2] Tamotsu Hashizume, Ryota Ochi, Erika Maeda, Toshihide Nabatame, Koji Shiozaki, and Taketomo Sato, “HfSiO_x-gate GaN MOS-HEMTs for RF power transistor”, [Proceedings Volume 11686, Gallium Nitride Materials and Devices XVI](#), pp.1168628 (2021).
- [3] Toshihide Nabatame, Erika Maeda, Mari Inoue, Ryota Ochi, Yoshihiro Irokawa, Tamotsu Hashizume, Koji Shiozaki, and Yasuo Koide, “Study of HfSiO_x film as gate insulator for GaN power device”, [2021 20th International Workshop on Junction Technology \(IWJT\)](#), pp. 1-3 (2021).
- [4] Toshihide Nabatame, Erika Maeda, Mari Inoue, Masafumi Hirose, Ryota Ochi, Tomomi Sawada, Yoshihiro Irokawa, Tamotsu Hashizume, Koji Shiozaki, Takashi Onaya, Kazuhito Tsukagoshi, and Yasuo Koide, “Study of HfO₂-based High-k Gate Insulators for GaN Power Device”, [ECS Transactions](#) **104**, pp.113-120 (2021).
- [5] Taketomo Sato, and Ryota Ochi, “Current Non-linearity of GaN-based MIS HEMTs in Forward Bias Region”, Proceedings of International Conference on Materials and Systems for Sustainability 2023 (ICMaSS2023), S2-III-4 (2023).

(2) 学会発表

国際会議における発表

- [1] Ryota Ochi, Yuji Ando, Shota Kaneki, and Tamotsu Hashizume, “Improved gate controllability of Al_2O_3 -gate AlGaIn/GaN HEMTs grown on GaN substrates”, 13th Topical Workshop on Heterostructure Microelectronics (TWHM), 4-5, Toyama, Japan, August 26-29, 2019.
- [2] Ryota Ochi, Toshihide Nabatame, Tamotsu Hashizume, and Taketomo Sato, “ HfSiO_x -gate AlGaIn/GaN MOS HEMTs with improved operation stability”, 2021 International Conference on Solid State Devices and Materials(SSDM), D-1-03, Virtual conference, September 6-9, 2021.
- [3] Ryota Ochi, Tamotsu Hashizume, and Taketomo Sato, “Possibility of the parallel conduction in AlGaIn/GaN MIS-HEMTs”, 14th Topical Workshop on Heterostructure Microelectronics (TWHM), 3-6, Hiroshima, Japan, August 29- September 1, 2022.
- [4] Ryota Ochi, and Taketomo Sato, “Effect of the parallel conduction on the current linearity in AlGaIn/GaN MIS-HEMTs”, The 10th Asia-Pacific Workshop on Widegap Semiconductors(APWS), OFD-42, Taoyuan, Taiwan, November 13-18, 2022.
- [5] Ryota Ochi, and Taketomo Sato, “Influence of the parallel conduction on the current non-linearity of GaN based MIS-HEMTs in the forward bias region”, 46th Workshop on Compound Semiconductor Devices and Integrated Circuits held in Europe and 17th Expert Evaluation and Control of Compound Semiconductor Material and Technologies (WOCSDICE-EXMATEX 2023), Palermo, Italy, May 21-25, 2023.

国内会議・シンポジウム等における発表

- [1] 越智 亮太, 安藤 祐次, 金木 奨太, 橋詰 保, 「 $\text{Al}_2\text{O}_3/\text{AlGaIn}/\text{GaN}$ 構造の界面制御と MOS-HEMT 特性」, 第 80 回応用物理学会秋季学術講演会, 18p-N302-14, 北海道大学, 2019 年 9 月.
- [2] 越智 亮太, 前田 瑛里香, 生田目 俊秀, 塩崎 宏司, 橋詰 保, “ HfSiO_x ゲート AlGaIn/GaN MOS-HEMT の電気的特性評価”, 第 67 回応用物理学会春季学術講演会, 14p-B401-4, 上智大学, 2020 年 3 月.
- [3] 越智 亮太, 前田 瑛里香, 生田目 俊秀, 塩崎 宏司, 橋詰 保, “ HfSiO_x ゲート AlGaIn/GaN MOS-HEMT のゲート制御性”, 第 81 回応用物理学会秋季学術講演会, 10p-Z04-9, オンライン (Zoom), 2020 年 9 月.
- [4] 越智 亮太, 前田 瑛里香, 生田目 俊秀, 塩崎 宏司, 橋詰 保, “ HfSiO_x ゲート

AlGa_N/Ga_N HEMTs の DC 特性と MOS 界面評価”, 電子情報通信学会電子デバイス研究会, ED2020-31, オンライン, 2021 年 1 月.

- [5] 越智 亮太, 橋詰 保, 佐藤 威友, “AlGa_N/Ga_N MIS-HEMTs におけるパラレル伝導評価”, 第 69 回応用物理学会春季学術講演会, 22a-E302-5, 青山学院大学, 2022 年 3 月.
- [6] 越智 亮太, 富樫 拓也, 大澤 由斗, 堀切 文正, 福原 昇, 赤澤 正道, 佐藤 威友, “AlGa_N/Ga_N HEMT におけるフェルミレベルピンニングに対する PEC エッチングの効果”, 第 70 回応用物理学会春季学術講演会, 17p-A301-15, 上智大学, 2023 年 3 月.

招待講演

- [1] 越智 亮太, “窒化物半導体 MIS 界面制御と電子デバイス応用”, NTT 物性科学基礎研究所, 2023 年 1 月 11 日

(3) 受賞

- [1] 電子情報通信学会電子デバイス研究会 (2021 年 1 月研究会) 論文発表奨励賞, 2021 年 1 月
講演題目: HfSiO_x ゲート AlGa_N/Ga_N HEMTs の DC 特性と MOS 界面評価
- [2] 令和 2 年度 電子情報通信学会北海道支部 学生奨励賞, 2021 年 3 月

付録 A

物理定数

表 A.1 物理定数

物理量	記号	定数
ボルツマン定数	k_B	$1.380\,649 \times 10^{-23} \text{ J K}^{-1}$ $8.617\,333 \times 10^{-5} \text{ eV K}^{-1}$
電子の質量	m_0	$9.109\,383\,701\,500 \times 10^{-31} \text{ kg}$
電気素量	q	$1.602\,176\,634 \times 10^{-19} \text{ C}$
真空の誘電率	ϵ_0	$8.854\,187\,812\,8 \times 10^{-12} \text{ F m}^{-1}$
プランク定数	h	$6.626\,070\,15 \times 10^{-34} \text{ J s}$ $4.135\,667\,70 \times 10^{-15} \text{ eV s}$
換算プランク定数 (ディラック定数)	\hbar ($h/2\pi$)	$1.054\,571\,82 \times 10^{-34} \text{ J s}$ $6.582\,119\,57 \times 10^{-16} \text{ eV s}$
光速	c	$2.997\,924\,58 \times 10^8 \text{ m s}^{-1}$

付録 B

AlGaN/GaN MOS-HEMT の作製プロセス

B.1 Al₂O₃/AlGaN/GaN MOS-HEMT

1. サンプル洗浄

- 超音波洗浄機を用いて、アセトンに 5 分浸す
- 超音波洗浄機を用いて、エタノールに 5 分浸す
- 超音波洗浄機を用いて、超純水に 5 分浸す
- N₂ ブローで乾燥させる
- バッファードフッ酸 (BHF) に 2 分浸し、自然酸化膜を除去する
- 超純水で洗浄
- 超音波洗浄機を用いて、超純水に 5 分浸す
- N₂ ブローでサンプルを乾燥させる
- 恒温槽 (110°C) に 5 分間入れ、乾燥させる

2. アイソレーション

- プライマー (東京応化 OAP) をスピンドーターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- ポジ型レジスト (SPR-6810) をスピンドーターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- 90°C 5 分でプリベイクを行う
- マスクアライナーを用いて、アイソレーションパターンを露光する
- 現像液 (MFCD-26) に 30 s 浸し、現像する
- 超純水でリンスする
- N₂ ブローで乾燥させる
- 恒温槽を用いて、90°C 10 分 → 110°C 10 分でポストベイクを行う
- 表面段差計 (Dektak) を用いて、レジスト膜厚を測定

- ICP-RIE(SAMCO RIE-101iHS) を用いて、ICP パワー 150 W, RF パワー 30 W, 圧力 1 Pa, ガス流量 $\text{BCl}_3/\text{Cl}_2=3/4$ sccm, エッチング時間 90 s でドライエッチングを行う
- 超音波洗浄機を用いて、剥離液 (東京応化 104)・アセトン・エタノール・超純水の順に浸し、レジストを除去する
- N_2 ブローでサンプルを乾燥させる
- Dektak を用いて、エッチング深さを測定する

3. オーミック電極形成

- 超音波洗浄機を用いて、アセトンに 5 分浸す
- 超音波洗浄機を用いて、エタノールに 5 分浸す
- 超音波洗浄機を用いて、超純水に 5 分浸す
- N_2 ブローで乾燥させる
- 恒温槽 (110°C) に 5 分間入れ、乾燥させる
- プライマーをスピンドクターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- SPR-6810 をスピンドクターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- 90°C 5 分でプリベイクを行う
- マスクアライナーを用いて、オーミックパターンを露光する
- 現像液 (MFCD-26) に 30 s 浸し、現像する
- 超純水でリンスする
- N_2 ブローで乾燥させる
- 恒温槽を用いて、90°C 10 分 → 110°C 10 分でポストベイクを行う
- BHF に 30 秒浸し、表面酸化膜を除去
- 超純水でリンス
- N_2 ブローでサンプルを乾燥させる
- 真空蒸着法により、Ti/Al/Ti/Au=20/50/20/50 nm を形成する。Al は抵抗加熱蒸着、Ti, Au は EB 蒸着を用いる。
- 剥離液・アセトンを用いて、リフトオフを行う
- 超音波洗浄機を用いて、エタノールに 3 分浸す
- 超音波洗浄機を用いて、超純水に 3 分浸す
- N_2 ブローで乾燥させる

4. オーミックアニール

- スパッタリング法により、保護膜として Si_3N_4 を 20 nm を堆積する
- Si 上の Si_3N_4 膜厚をエリプソメーターにより測定する

- 赤外線ゴールドイメージ炉を用いて、830°C 1 分間 N₂ 雰囲気中でアニールする
- BHF に浸し、Si₃N₄ を除去する
- 超純水でリンス
- N₂ ブローでサンプルを乾燥させる
- 半導体パラメータアナライザを用いて、TLM 測定を行い、オーミックが形成されていることを確認する

5. 酸化膜 (Al₂O₃) 堆積

- 超音波洗浄機を用いて、アセトンに 5 分浸す
- 超音波洗浄機を用いて、エタノールに 5 分浸す
- 超音波洗浄機を用いて、超純水に 5 分浸す
- N₂ ブローで乾燥させる
- BHF に 30 秒浸し、表面酸化膜を除去
- 超純水でリンス (流水で 5 分以上)
- N₂ ブローでサンプルを乾燥させる
- トリメチルアルミニウム (TMA, (CH₃)₃Al) と H₂O を原料として、基板温度 300°C の条件で、ALD 法により Al₂O₃ を堆積する
- Si 上の Al₂O₃ を用いて、エリプソメーターで膜厚を測定する
- 超音波洗浄機を用いて、アセトンに 5 分浸す
- 超音波洗浄機を用いて、エタノールに 5 分浸す
- 超音波洗浄機を用いて、超純水に 5 分浸す
- N₂ ブローで乾燥させる
- 恒温槽 (110°C) に 5 分間入れ、乾燥させる
- プライマーをスピンドーターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- SPR-6810 をスピンドーターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- 90°C 5 分でプリベイクを行う
- マスクアライナーを用いて、酸化膜パターンを露光する
- 現像液 (MFCD-26) に 30 s 浸し、現像する
- 超純水でリンスする
- N₂ ブローで乾燥させる
- 恒温槽を用いて、90°C 10 分 → 110°C 10 分でポストベイクを行う
- BHF に浸し、Al₂O₃ をウェットエッチング
- 超音波洗浄機を用いて、剥離液 (東京応化 104)・アセトン・エタノール・超

純水の順に浸し、レジストを除去する

- N₂ ブローでサンプルを乾燥させる

6. ゲート電極形成

- プライマーをスピンドクターを用いて、500 rpm 3 s→5000 rpm 30 s で塗布する
- SPR-6810 をスピンドクターを用いて、500 rpm 3 s→5000 rpm 30 s で塗布する
- 90 °C 5 分でプリベイクを行う
- マスクアライナーを用いて、酸化膜パターンを露光する
- 現像液 (MFCD-26) に 30 s 浸し、現像する
- 超純水でリンスする
- N₂ ブローで乾燥させる
- 真空蒸着法により、Ni/Au=20/50 nm を形成する
- 剥離液・アセトンを用いて、リフトオフを行う
- 超音波洗浄機を用いて、エタノールに 3 分浸す
- 超音波洗浄機を用いて、超純水に 3 分浸す
- N₂ ブローで乾燥させる

B.2 HfSiO_x/AlGaN/GaN MOS-HEMT

HfSiO_x 堆積には、PE-ALD 法を用いる為、オーミック電極を先に形成すると、プラズマダメージにより、オーミック特性が劣化する。

1. サンプル洗浄 (Al₂O₃/AlGaN/GaN HEMT と同様)
2. アイソレーション (Al₂O₃/AlGaN/GaN HEMT と同様)
3. 酸化膜 (HfSiO_x) 堆積
 - 超音波洗浄機を用いて、アセトンに 5 分浸す
 - 超音波洗浄機を用いて、エタノールに 5 分浸す
 - 超音波洗浄機を用いて、超純水に 5 分浸す
 - N₂ ブローで乾燥させる
 - BHF に 30 秒浸し、表面酸化膜を除去
 - 超純水でリンス (流水で 5 分以上)
 - N₂ ブローでサンプルを乾燥させる
 - PE-ALD 法 (原料: TDMAS(((CH₃)₂N)₃SiH)、TDMAH([(CH₃)₂N]₄Hf)) により、HfO₂ と SiO₂ ラミネート構造を堆積する
 - Si 上の Al₂O₃ を用いて、エリプソメーターで膜厚を測定する

4. 酸化膜エッチング・オーミック電極形成

- 超音波洗浄機を用いて、アセトンに 5 分浸す
- 超音波洗浄機を用いて、エタノールに 5 分浸す
- 超音波洗浄機を用いて、超純水に 5 分浸す
- N₂ ブローで乾燥させる
- 恒温槽 (110°C) に 5 分間入れ、乾燥させる
- プライマーをスピンドクターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- SPR-6810 をスピンドクターを用いて、500 rpm 3 s → 5000 rpm 30 s で塗布する
- 90°C 5 分でプリベイクを行う
- マスクアライナーを用いて、オーミックパターンを露光する
- 現像液 (MFCD-26) に 30 s 浸し、現像する
- 超純水でリンスする
- N₂ ブローで乾燥させる
- 恒温槽を用いて、90°C 10 分 → 110°C 10 分でポストベイクを行う
- BHF に浸し、HfSiO_x 膜をウェットエッチング
- 超純水でリンス
- N₂ ブローでサンプルを乾燥させる
- 真空蒸着法により、Ti/Al/Ti/Au=20/50/20/50 nm を形成する。Al は抵抗加熱蒸着、Ti, Au は EB 蒸着を用いる。
- 剥離液・アセトンを用いて、リフトオフを行う
- 超音波洗浄機を用いて、エタノールに 3 分浸す
- 超音波洗浄機を用いて、超純水に 3 分浸す
- N₂ ブローで乾燥させる

5. オーミックアニール (Al₂O₃/AlGaIn/GaN HEMT と同様)6. ゲート電極形成 (Al₂O₃/AlGaIn/GaN HEMT と同様)

目次

1.1	モバイルデータ通信の発展とデータトラフィック	1
1.2	降雨による電波減衰の影響	2
1.3	基地局間通信	3
1.4	動作周波数と出力パワーの関係	3
1.5	真性キャリア密度のアレニウスプロット	5
1.6	高周波デバイスにおける遮断周波数と最大動作電圧	6
1.7	AlGa _N /Ga _N ヘテロ構造とバンド図	7
1.8	AlGa _N /Ga _N HEMTs の高周波性能の向上	7
1.9	80~100 GHz における Ga _N 系 HEMTs の出力電力密度	7
1.10	Ga _N 系 HEMTs における入力電力とゲートリーク電流	9
1.11	絶縁膜の比誘電率とバンドギャップの関係	9
1.12	(a) 電流コラプス現象 (b) 電流コラプスのメカニズム	11
2.1	Ga _N 結晶構造の模式図 (a) ウルツ鋳型 (b) 閃亜鉛鋳型	19
2.2	種々の材料の結晶構造と E_h vs C	20
2.3	結晶構造の違い (a) ウルツ鋳型 (b) 閃亜鉛鋳型	21
2.4	六方晶ウルツ鋳型構造の結晶面	21
2.5	HVPE 法の反応装置模式図	23
2.6	MOVPE 法における反応炉の模式図	25
2.7	窒化物半導体の禁制帯幅と格子定数	26
2.8	自発分極と内部電界	27
2.9	ピエゾ分極のメカニズム	29
2.10	AlGa _N /Ga _N ヘテロ構造における伝導帯のバンド図	30
2.11	Al _x Ga _{1-x} N の Al 組成比と分極電荷密度	31
2.12	AlGa _N /Ga _N HEMTs の (a) 断面構造、(b) ゲート金属直下のエネルギーバンド図	32
2.13	AlGa _N /Ga _N HEMT の寄生抵抗を含むデバイス (a) 断面図 (b) 等価回路図	35

2.14	異なる AlGa _N 膜厚を有する AlGa _N /Ga _N ショットキーゲート構造 (a) 容量電圧特性と (b) キャリア密度分布	37
2.15	GaN HEMTs の (a) 小信号等価回路 (b) 素子構造の断面模式図	38
2.16	(a) 解析に用いるトランジスタの簡略化した高周波 π モデル、(b) 短絡電流増幅	39
2.17	カットオフ周波数に対する寄生抵抗の影響	39
3.1	GaN(0001) の原子配列の模式図	44
3.2	真性表面準位のモデル	45
3.3	表面準位によるバンド曲がり	46
3.4	SRH 統計における 4 つの過程 (1) 電子の放出 (2) 電子の捕獲 (3) 正孔の捕獲 (4) 正孔の放出	47
3.5	準位へのキャリアの捕獲と捕獲断面積の概念	48
3.6	金属/ n 型半導体接触におけるエネルギーバンド図 (a)~(b) $\phi_m > \phi_s$: (a) 接触前, (b) 接触後、(c)~(d) $\phi_m < \phi_s$: (c) 接触前, (d) 接触後	49
3.7	電界の存在下における金属-真空界面のショットキー効果	51
3.8	金属- n^+ - n 型半導体接触のエネルギーバンド図	52
3.9	n 型半導体におけるドーピング濃度の違いによる伝導機構	53
3.10	界面準位密度分布 (a) 連続準位 (b) 離散準位	55
3.11	(a) 放出時定数と (b) トラップ電子の放出確率のエネルギー深さ及び温度依存性	57
3.12	(a) Al ₂ O ₃ /Al _{0.2} Ga _{0.8} N/GaN 構造の C-V 特性のシミュレーション (b) 仮定した Al ₂ O ₃ /AlGa _N 界面準位密度分布	58
3.13	エネルギーバンド図 (a) $V_G = 6$ V, (b) $V_G = 0$ V, (c) $V_G = -2$ V, (d) $V_G = -10$ V	60
3.14	C-V 及び G-V 測定結果例 (a) MOS-HEMT (b) Schottky-HEMT 構造	61
3.15	しきい値電圧近傍でのコンダクタンスピークの要因	62
3.16	MIS-HEMT 構造における界面準位密度分布を実験と計算の C-V 特性フィッティングから推定する方法	63
3.17	光支援 C-V 法による界面準位密度の推定	64
4.1	XPS 測定の基本原則	70
4.2	XPS 装置構成図	71
4.3	光電気化学エッチングのコンセプト	73
4.4	AlGa _N /Ga _N ヘテロ構造の CL-PEC エッチングの模式図	74

4.5	矩形型 TLM の (a) 上から見たパターン模式図 (b) 断面模式図 (c) 実験的解析例	75
4.6	オーミック電極とチャネル領域の伝送モデル等価回路 (上図) と電流の名上がれる方向での電極パッド間の電圧降下の模式図 (下図)	76
4.7	C-TLM 法の電極パターン	78
4.8	AlGaIn/GaN ヘテロ構造の断面模式図	78
4.9	Sample A 及び C における TLM 測定結果 (挿入図は、電極間隔 10, 30, 50 μm における I-V 特性)	80
4.10	(a)Ga 3d (b) Al 2p (c) N 1s XPS 内殻準位スペクトル. 強度は各試料の最大ピーク強度で規格化している.	81
4.11	Sample A で測定された、Ga3d 及び価電子帯スペクトル	81
4.12	(a) PEC エッチング前後の AlGaIn/GaN ショットキーダイオードの C-V 特性 (b) C-V 特性から得られたキャリア密度分布	83
4.13	(a) PEC エッチング前後での Ga 3d 内殻準位スペクトル、(b) 全試料におけるコンタクト抵抗の比較	83
5.1	AlGaIn/GaN MOS-HEMTs の模式図	90
5.2	HfO ₂ /SiO ₂ ラミネート構造と PDA 800 °C による HfSiO _x 膜の形成	91
5.3	MOS-HEMTs の I_D - V_D 特性 (a) HfSiO _x ゲート (b) Al ₂ O ₃ ゲート	92
5.4	(a) MOS-HEMTs の伝達特性の比較 (b) 片対数 I_D - V_G , I_G - V_G 特性	92
5.5	酸化膜厚の違いによる HfSiO _x /AlGaIn/GaN MOS-HEMTs の SS 値の変化	93
5.6	MOS-HEMT ダイオードの C-V 特性 (a)HfSiO _x (b)Al ₂ O ₃ - ゲート構造	94
5.7	(a)C-V 曲線 (1 MHz) におけるフィッティング結果 (b) フィッティング結果から見積もった、HfSiO _x /AlGaIn と Al ₂ O ₃ /AlGaIn 界面での界面準位密度分布	95
5.8	MIS-HEMT 構造における C-V 測定中の界面準位の等価回路	95
5.9	界面準位密度分布の低減目標 (a)C-V 特性の計算値 (b) 仮定した界面準位密度分布	96
5.10	HfSiO _x /AlGaIn/GaN HEMT の伝達特性の温度依存性	97
6.1	GaN MIS-HEMTs における相互コンダクタンス g_m の振る舞い模式図	101
6.2	電力増幅器における入力スペクトルと相互変調スペクトル	103
6.3	電力増幅器における典型的な入出力特性	104
6.4	本章で用いた MOS-HEMT の断面模式図	104
6.5	(a) 標準 HEMT 構造と (b) 2nd-barrier HEMT 構造	105
6.6	(a) 標準 HEMT (b)2nd-barrier HEMT の原子間力顕微鏡像	105

6.7	順バイアス印加時のバンド図と界面準位密度分布の模式図	107
6.8	HfSiO _x /AlGa _N /Ga _N HEMTs の伝達特性と界面準位密度分布	107
6.9	(a)HfSiO _x (b)Al ₂ O ₃ ゲート AlGa _N /Ga _N ヘテロ構造の伝達特性と C-V 特性	108
6.10	g_m が急激に低下し始めるゲート電圧におけるエネルギーバンド図	109
6.11	AlGa _N /Ga _N 界面での三角量子井戸近似	109
6.12	HfSiO _x /AlGa _N /Ga _N MOS-HEMTs における g_m と各界面でのキャリア密度のゲート電圧依存性	110
6.13	作製した HEMT 構造のバンド模式図	112
6.14	TLM パターンの I-V 特性の電極間距離依存性 (a) 標準 HEMT (b) 2nd-barrier HEMT. 内挿図は抵抗の電極間距離依存性	113
6.15	C-V 特性の比較 (a) 標準 HEMT (b)2nd-barrier HEMT	114
6.16	ドレイン I-V 特性	114
6.17	2nd-barrier HEMT の伝達特性	115
6.18	伝達特性の比較	115

表目次

1.1	各種半導体材料の基礎物性値	4
2.1	GaN エピタキシー用基板の特徴	22
2.2	窒化物半導体の格子定数・弾性定数・圧電定数	28
3.1	主な半導体における S 値の報告例	50
3.2	シミュレーションに用いたパラメータ	58
4.1	窒化物半導体と Si,GaAs の結合エネルギー比較	72
4.2	サンプルの特性	79
6.1	GaN MOS 界面での移動度	111
A.1	物理定数	127