HOKKAIDO UNIVERSITY

Title	トランジスタ多段回路の遅延時間および立上り時間の相加性について
Author(s)	黒部, 貞一; Kurobe, Teiichi; 安住, 和彦 他
Citation	北海道大學工學部研究報告, 59, 39-43
Issue Date	1971-03-10
Doc URL	https://hdl.handle.net/2115/41024
Type	departmental bulletin paper
File Information	59_39-44.pdf

Hokkaido University Collection of Scholarly and Academic Papers : HUSCAP

トランジスタ多段回路の遅延時間および立上り時間の相加性について

黒部貞一* 安住和彦**

(昭和45年9月30日受理)

Additivity of Delay Time and Rise Time in Multistage Transistor Circuits

Teiichi KUROBE Kazuhiko AZUMI

(Received September 30, 1970)

Abstract

The delay time and the rise time for a step input in multistage circuits which isolate each stage satisfy the additivity. However, since transistors are bilateral, it seems that the additivity does not hold good in multistage transistor circuits. The authors have obtained results by calculating the numerical examples of various circuits consisting of two stages in which the additivity holds good when the after stage is a common emitter configuration or a common collector configuration and does not hold good when the after stage is a common base configuration.

1. 緒　　言

各段がアイソレートしている多段回路の遅延時間は各段の遅延時間の和，すなわち$T_d=T_{d1}+T_{d2}+\cdots\cdots$であり，立上り時間は各段の立上り時間の2乗の和の平方根，すなわち$T_r=\sqrt{T_{r1}^2+T_{r2}+\cdots\cdots}$である。このことを遅延時間・立上り時間の相加性と名付ける。しかしトランジスタは両方向性であるので，トランジスタ多段回路においては一般に上の相加性が成り立たないかもしれない。

筆者はエミッタ接地・コレクタ接地・ベース接地の2段の組み合わせ9種の回路について，遅延時間・立上り時間を数値例について計算した結果，相加性について興味ある結果を得たので，ここに報告する次第である。

2. 後段がエミッタ接地の場合

トランジスタのモデルとしては，図1のハイブリッドπ形モデルを用い，パラメータの値としては$r_b=50\,\Omega$, $r_d=250\,\Omega$, $C_d=100$ pF, $C_c=3$ pF, $g_m=0.2\,\mho$ とした。

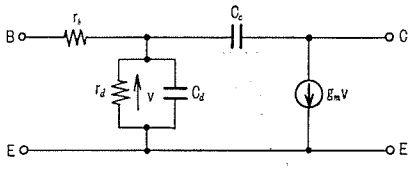

図1 ハイブリッドπ形モデル

トランジスタ2段の組み合わせとして，後段がエミッタ接地の場合は，エミッタ接地・エミッタ接地，コレクタ接地・エミッタ接地およびベース接地・エミッタ接地の3種がある。

* 電子工学科　電子回路工学講座
** 北見工業大学　電気工学科

i) エミッタ接地・エミッタ接地回路

回路は**図2**のごとくで，これに図1のモデルを用いて伝達関数 $G(p)$ を計算すれば

$$G(p)=\frac{V_{\text{out}}}{V_s}=\frac{b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \qquad (1)$$

のようになる。このときステップ入力に対する遅延時間 T_d は

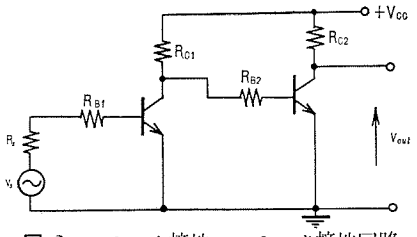

図 2 エミッタ接地・エミッタ接地回路

$$T_d=\frac{a_1}{a_0}-\frac{b_1}{b_0} \qquad (2)$$

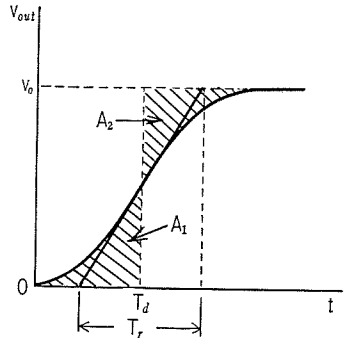

図 3 遅延時間と立上り時間

立上り時間 T_r は

$$T_r=2\sqrt{\pi}\sqrt{\frac{1}{2}\left(\frac{a_1^2}{a_0^2}-\frac{b_1^2}{b_0^2}\right)+\frac{b_2}{b_0}-\frac{a_2}{a_0}} \qquad (3)$$

である。ここに遅延時間 T_d は**図3**の斜線を施した面積 A_1 と A_2 が等しい時間，立上り時間 T_r は T_d において応答曲線に接線を引き，t 軸および V_{out} 軸との交点より定まる時間である。$R_s+R_{B1}+r_{b1}=1\,\text{k}\Omega$, $R_{B2}+r_{b2}=1\,\text{k}\Omega$, $R_{C1}=R_{C2}=1\,\text{k}\Omega$ として計算した結果は

$$T_d=2.48\times10^{-7}\,\text{sec} \qquad T_r=5.09\times10^{-7}\,\text{sec}$$

となる。

つぎに図2を1段ずつ分けて遅延時間・立上り時間を求め，相加性がなりたつとして T_d', T_r' を求めれば

$$T_d'=2.34\times10^{-7}\,\text{sec} \qquad T_r'=5.07\times10^{-7}\,\text{sec}$$

となり，真の値と非常に近い値となる。すなわち相加性が成立する。

ここで注意すべきは，1段づつ分離して計算するとき，前段の負荷としては後段の入力抵抗，後段の電源抵抗としては前段の出力抵抗をとらなければならない。もしこれらを考慮しないときは $T_d'=2.87\times10^{-7}$ sec となり，かなり違った結果となる。

ii) コレクタ接地・エミッタ接地回路

図4の回路の伝達関数 $G(p)$ は

$$G(p)=\frac{V_{\text{out}}}{V_s}=-\frac{b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \qquad (4)$$

$R_s+R_{B1}+r_{b1}=1\,\text{k}\Omega$, $R_{B2}+r_{b2}=1\,\text{k}\Omega$, $R_{E1}=R_{C2}=1\,\text{k}\Omega$ として計算すれば

$$T_d=1.48\times10^{-7}\,\text{sec} \qquad T_r=3.60\times10^{-7}\,\text{sec}$$

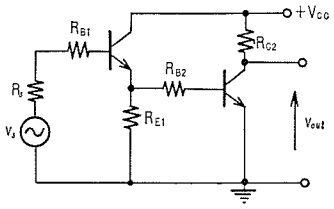

図 4 コレクタ接地・エミッタ接地回路

1段ずつ分離した場合は

$$T_d'=1.47\times10^{-7}\,\text{sec} \qquad T_r'=3.59\times10^{-7}\,\text{sec}$$

したがって相加性が成り立つ。

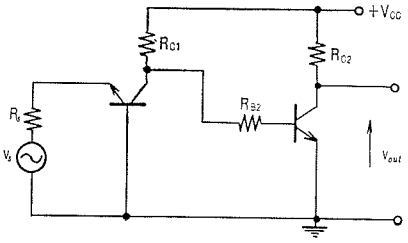

図 5 ベース接地・エミッタ接地回路

iii) ベース接地・エミッタ接地回路

図5の回路の伝達関数 $G(p)$ は

$$G(p)=\frac{V_{\text{out}}}{V_s}=-\frac{b_3p^3+b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \qquad (5)$$

$R_s=75\,\Omega$, $R_{B2}+r_{b2}=1\,\text{k}\Omega$, $R_{C1}+R_{C2}=1\,\text{k}\Omega$ として計算すれば

$$T_d = 1.79\times10^{-7}\,\mathrm{sec} \qquad T_r = 4.05\times10^{-7}\,\mathrm{sec}$$

1段ずつ分離した場合は

$$T_d' = 1.76\times10^{-7}\,\mathrm{sec} \qquad T_r' = 3.68\times10^{-7}\,\mathrm{sec}$$

となり，この場合は遅延時間は相加性が成り立ち，立上り時間は大体成り立つ。

以上の結果から，後段がエミッタ接地の場合は相加性が成り立ち，1段ずつ分離して計算してもよいことがわかる。

3.　後段がコレクタ接地の場合

i)　エミッタ接地・コレクタ接地回路

図6の回路の伝達関数 $G(p)$ は

$$G(p) = \frac{V_{\mathrm{out}}}{V_s} = -\frac{b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \qquad (6)$$

$R_s+R_{B1}+r_{b1} = R_{B2}+r_{b2} = 1\,\mathrm{k}\Omega$, $R_{C1} = R_{E2} = 1\,\mathrm{k}\Omega$ として計算すれば

$$T_d = 1.50\times10^{-7}\,\mathrm{sec} \qquad T_r = 3.64\times10^{-7}\,\mathrm{sec}$$

1段ずつ分離して計算すれば

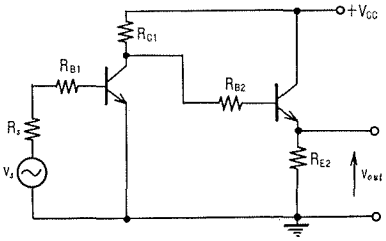

図6　エミッタ接地・コレクタ接地回路

$$T_d' = 1.47\times10^{-7}\,\mathrm{sec} \qquad T_r' = 3.59\times10^{-7}\,\mathrm{sec}$$

となり，相加性が成り立つ。

ii)　コレクタ接地・コレクタ接地回路

図7の回路の伝達関数 $G(p)$ は

$$G(p) = \frac{V_{\mathrm{out}}}{V_s} = \frac{b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \qquad (7)$$

$R_s = 75\,\Omega$, $R_{E1} = R_{E2} = 100\,\Omega$ として計算すれば

$$T_d = 1.49\times10^{-9}\,\mathrm{sec} \qquad T_r = 3.36\times10^{-9}\,\mathrm{sec}$$

1段ずつ分離して計算すれば

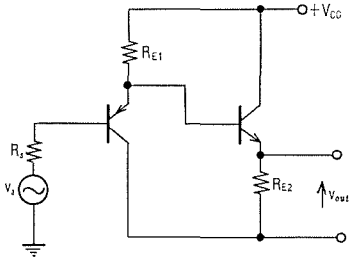

図7　コレクタ接地・コレクタ接地回路

$$T_d' = 1.31\times10^{-9}\,\mathrm{sec} \qquad T_r' = 3.33\times10^{-9}\,\mathrm{sec}$$

となり，大体相加性が成り立つ。

iii)　ベース接地・コレクタ接地回路

図8の回路の伝達関数 $G(p)$ は

$$G(p) = \frac{V_{\mathrm{out}}}{V_s} = \frac{b_3p^3+b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \qquad (8)$$

$R_s = 75\,\Omega$, $R_{C1} = R_{E2} = 1\,\mathrm{k}\Omega$ として計算すれば

$$T_d = 3.52\times10^{-8}\,\mathrm{sec} \qquad T_r = 8.62\times10^{-8}\,\mathrm{sec}$$

1段ずつ分離して計算すれば

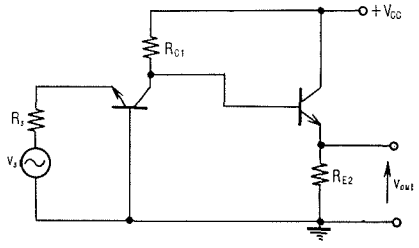

図8　ベース接地・コレクタ接地回路

$$T_d' = 3.23\times10^{-8}\,\mathrm{sec} \qquad T_r' = 8.00\times10^{-8}\,\mathrm{sec}$$

となり，大体相加性が成り立つ。

以上の結果から，後段がコレクタ接地の場合は 10% 以内の誤差範囲で相加性が成り立つと考えられる。

4.　後段がベース接地の場合

i)　エミッタ接地・ベース接地回路

図9の回路の伝達関数 $G(p)$ は

$$G(p)=\frac{V_{out}}{V_s}=-\frac{b_3p^3+b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0}=k\frac{(p-p_1')(p-p_2')(p-\bar{p}_2')}{(p-p_1)(p-p_2)(p-p_3)(p-p_4)} \quad (9)$$

この場合は1組の零点が共役複素数で，軽いオーバシュートを生ずる。$R_s+R_{B1}+r_{b1}=1\,\mathrm{k}\Omega$, $R_{C1}=R_{C2}=1\,\mathrm{k}\Omega$ として，オーバシュートがあるときの遅延時間の計算式[1]により計算した結果は

$$T_d=2.46\times10^{-8}\,\mathrm{sec}$$

1段ずつ分離した結果は

$$T_d'=5.34\times10^{-8}\,\mathrm{sec}$$

となり，2倍以上となる。すなわち相加性が成り立たない。

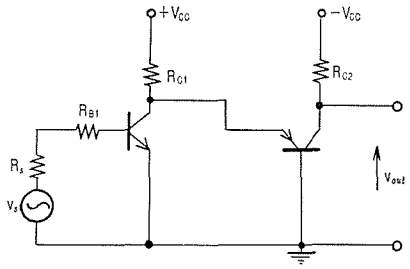

図 9 エミッタ接地・ベース接地回路

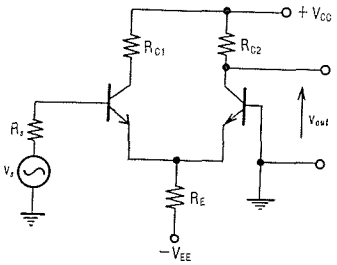

図 10 コレクタ接地・ベース接地回路

ii) コレクタ接地・ベース接地回路

図 10 の回路の伝達関数 $G(p)$ は

$$G(p)=\frac{V_{out}}{V_s}=\frac{b_4p^4+b_3p^3+b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0} \quad (10)$$

$R_s=75\,\Omega$, $R_{C1}=R_{C2}=100\,\Omega$, $R_E=600\,\Omega$ として計算すれば

$$T_d=1.10\times10^{-8}\,\mathrm{sec} \qquad T_r=2.69\times10^{-8}\,\mathrm{sec}$$

1段ずつ分離して計算した結果は

$$T_d'=1.57\times10^{-8}\,\mathrm{sec} \qquad T_r'=2.27\times10^{-8}\,\mathrm{sec}$$

となり，相加性は余り成り立たない。

iii) ベース接地・ベース接地回路

図 11 の回路の伝達関数 $G(p)$ は

$$G(p)=\frac{V_{out}}{V_s}=\frac{b_4p^4+b_3p^3+b_2p^2+b_1p+b_0}{a_4p^4+a_3p^3+a_2p^2+a_1p+a_0}=k\frac{(p-p_1')(p-\bar{p}_1')(p-p_2')(p-\bar{p}_2')}{(p-p_1)(p-\bar{p}_1)(p-p_2)(p-p_3)} \quad (11)$$

となり，零点は2組とも共役複素数，極は1組が共役複素数で，オーバシュートを生ずる。$R_s=75\,\Omega$, $R_{C1}=R_{C2}=1\,\mathrm{k}\Omega$ として，オーバシュートがあるときの遅延時間の計算法により計算すれば

$$T_d=3.00\times10^{-9}\,\mathrm{sec}$$

1段ずつ分離して計算すれば

$$T_d'=6.42\times10^{-8}\,\mathrm{sec}$$

となり，非常に違った値で，相加性は成り立たない。

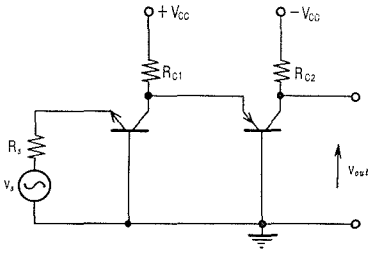

図 11 ベース接地・ベース接地回路

以上の結果，後段がベース接地の場合は相加性は成り立たない。特にオーバシュートを生ずる場合は全く違った結果になる。1段ずつ分けたときはオーバシュトを生じなくても，2段縦続になると全体の伝達関数に複素の零点・極ができ，オーバシュートを生ずるので相加性が成り立たないものと思われる。

5. 結　　言

エミッタ接地・コレクタ接地・ベース接地の2段の組み合わせ9種について，ステップ入力に対する遅延時間・立上り時間を数値例について計算した結果，後段がエミック接地・コレクタ接地の場合は1段ずつ分離して計算した値の相加性が成り立つ。特に後段がエミッタ接地の場合は非常によく合う。しかし後段がベース接地の場合は相加性が成り立たず，特にベース接地・ベー

ス接地回路のようにオーバシュートが顕著の場合は全く違った結果になる。

3段以上でも，ベース接地が含まれていない場合は，上の結果よりほぼ相加性が成り立つものと思われる。ベース接地が含まれている場合は，それより前段に対しては相加性が成り立たないが，後段に対しては相加性が成り立つものと思われる。

終りに御討論頂いたテレビジョン学会方式回路研究委員会の方々に感謝の意を表わす。

文　　献

1) 黒部貞一：電子通信学会論文誌，51-C，11，p. 531 (昭43. 11).