



HOKKAIDO UNIVERSITY

Title	電流センス形高速MOSFETセンスアンプ
Author(s)	三上, 知久; 黒部, 貞一; 小川, 吉彦
Citation	北海道大學工學部研究報告, 73, 59-69
Issue Date	1974-12-25
Doc URL	https://hdl.handle.net/2115/41241
Type	departmental bulletin paper
File Information	73_59-70.pdf



電流センス形高速 MOSFET センスアンプ

三上 知久* 黒部 貞一* 小川 吉彦*

(昭和 49 年 6 月 29 日受理)

High Speed MOSFET Current Sense Amplifier

Tomohisa MIKAMI Teiichi KUROBE Yoshihiko OGAWA

(Received June 29, 1974)

Abstract

A current sensing makes it possible to read the state of a MOSFET six device memory at high speeds, thus a low input impedance sense amplifier which usually is a bipolar amplifier was used where performance is a requirement.

If a MOSFET current sense amplifier can be built on a memory chip, it would be possible to simplify peripheral circuits and decrease their power dissipation and large occupied areas.

This paper describes the design of a high speed MOSFET current sense amplifier for these purposes. Low input impedance is attained by grounded gate stage, and long transients of the output stage are avoided by driving a load device with high source voltage.

1. ま え が き

フリップフロップを使った 6 素子の MOS メモリは、電流を読み出すことによってのみ高速動作が可能であるが、読み出し電流が小さく、低入力インピーダンスで高感度なセンスアンプを必要とする。このため従来はバイポーラセンスアンプが使われているが、消費電力が大きく、メモリシステム中のかなりの場所をセンスアンプが占めることになる。ここで述べるセンスアンプは MOSFET で構成されており、メモリ集積回路に組み込むことができ、小さな電流をセンスして高速で大きな電圧出力が得られるので、フリップフロップを使った MOS メモリの高速性を損うことなく、周辺回路をきわめて簡単化できる。

2. 理 論

2.1 動作原理

センスアンプの全回路を図 1 に示す。この回路はすべて N チャネルの素子を使っており、 T_2 は空乏型 (D 型)、 T_4 は増加型 (E 型) でなければならない。大きく分けて T_s , T_g , T_d からなるゲート接地増幅部と、 T_1 , T_2 , T_3 , T_4 からなる出力増幅部とに分けられ、ゲート接地増幅部は低インピーダンスでメモリセルを電流センスする。メモリセルが高い電圧の状態では電流は流れ

* 電子工学科

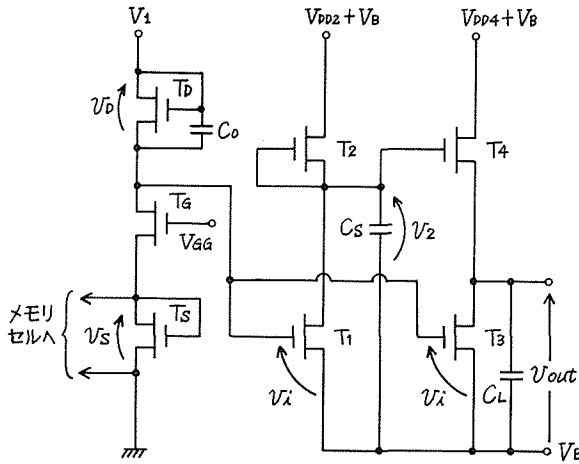
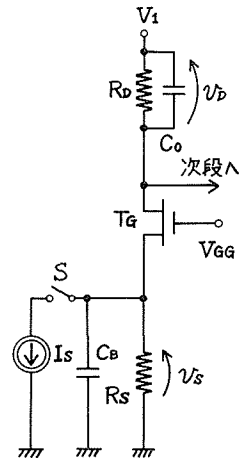


図1 センスアンプ回路

図2 ゲート接地増幅部
(I_S , S , C_B はメモリセルの等価回路)

ず、 v_i は変わらないが、メモリセルが低い電圧の状態ではセンスアンプからメモリセルに向かって一定の電流が流れ、 v_i は低下する。出力増幅部は待機時の v_i に対しては T_1 , T_3 が導通であり、 T_1 , T_2 からなるインバータの出力 v_2 は低く、 T_4 は遮断であり、 $v_{out}=0$ である。 v_i が低下すると T_1 , T_3 の電流が減少し、 v_2 が上昇するので T_4 が導通して C_L が充電され、 v_{out} は上昇する。 V_{DD2} を V_{DD4} よりも大きくすることにより、 v_{out} の上昇にともなう T_4 のソース・ゲート間電圧の減少、従って C_L の充電電流の減少を小さくできるので、これによって長い過渡現象が避けられ、高速動作が可能となる。

2.2 ゲート接地増幅部の解析

以下で図1の回路の解析を行うが、浮遊容量は図に示してある C_0 , C_S および C_L のみを考慮する。また MOST の特性をあらわす式としては、

$$\text{飽和領域: } I_D = \beta(V_G - V_{th} - V_S)^2/2, \quad V_D \geq V_G - V_{th} \quad (1)$$

$$\text{非飽和領域: } I_D = \beta\{(V_G - V_{th})(V_D - V_S) - (V_D^2 - V_S^2)/2\}, \quad V_D \leq V_G - V_{th} \quad (2)$$

ただし β : チャネル導電率

V_{th} : しきい値電圧

I_D : ドレイン電流

V_D : ドレイン電圧

V_G : ゲート電圧

V_S : ソース電圧

を用い、基板・ソース間電圧の影響は無視する。また各 MOST のチャネル導電率としきい値電圧は、 T_i について β_i と V_{thi} というようにあらわす。

図1の回路で T_D , T_S は負荷として使われているが、待機状態の v_D , v_S に比べてセンス時のこれらの変化は小さいので、 T_D , T_S は定抵抗 R_D , R_S におきかえて解析することにする。またメモリセルと読み出しゲートは、定電流源 I_S とスイッチ S 、およびビット線浮遊容量 C_B でおきかえられるので、解析する回路は図2のようになる。

ゲート接地増幅回路の入力インピーダンスはほぼ相互コンダクタンス g_m の逆数であらわされ、これを小さくするために T_G は飽和領域で使うが、センス時に v_i が低下しても T_G が飽和領

域にあるように待機時のドレイン・ソース間電圧を設定する必要がある。このとき T_G のドレイン電流はゲート・ソース間電圧のみできまり、解析が容易になる。メモリセルが高い電圧の状態のときこの電圧を V_C 、待機時の T_G の電流を I_{ST} とすれば

$$V_C = R_S I_{ST} = R_S \beta_G (V_{GG} - V_{thG} - V_C)^2 / 2 \quad (3)$$

これから

$$V_{GG} = V_C + V_{thG} + \sqrt{2V_C / (\beta_G R_S)} \quad (4)$$

$t=0$ で S を閉じると

$$C_0 \frac{dv_D}{dt} + \frac{v_D}{R_D} = \frac{\beta_G}{2} (V_{GG} - V_{thG} - v_S)^2 = C_B \frac{dv_S}{dt} + \frac{v_S}{R_S} + I_S \quad (5)$$

これを解くと v_S は

$$v_S = \alpha_1 + \frac{\alpha_2 - \alpha_1}{C' \exp(\sqrt{D} t) + 1} \quad (6)$$

ただし $D = b^2 - 4ac$

$$\alpha_1 = (-b - \sqrt{D}) / (2a)$$

$$\alpha_2 = (-b + \sqrt{D}) / (2a)$$

$$C' = (\alpha_2 - V_C) / (V_C - \alpha_1)$$

$$a = \beta_G / (2C_B)$$

$$b = \beta_G \{V_{thG} - V_{GG} - 1 / (\beta_G R_S)\} / C_B$$

$$c = \beta_G \{(V_{GG} - V_{thG})^2 / 2 - I_S / \beta_G\} / C_B$$

この解は $t=0$ で $v_S = V_C$ であり、 $t \rightarrow \infty$ で $v_S \rightarrow \alpha_1 < V_C$ となる。 T_G の電流は初め I_{ST} であるが、これが時間と共に $I_{ST} + I_S$ に近づいていくので、 T_G のゲート・ソース間電圧は大きくならなければならない、したがって v_S が下がるのであり、この最終値が α_1 であって

$$\alpha_1 / R_S + I_S = \beta_G (V_{GG} - V_{thG} - \alpha_1)^2 / 2 \quad (7)$$

となっている。 T_G の電流の変化の速さはゲート接地増幅回路の入力インピーダンス (これは T_G の電流の変化と共に変化する)、および C_B の値できまる。良好な電流センスの動作のためには v_S の低下、 $V_C - \alpha_1$ が小さいのが望ましく、この値は式 (4), (7) より

$$V_C - \alpha_1 = \left[\frac{2(V_{GG} - V_{thG})}{R_S \beta_G} + \frac{1}{(R_S \beta_G)^2} + \frac{2I_S}{\beta_G} \right]^{\frac{1}{2}} - \left[\frac{2(V_{GG} - V_{thG})}{R_S \beta_G} + \frac{1}{(R_S \beta_G)^2} \right]^{\frac{1}{2}} \simeq Z_{in} I_S \quad (8)$$

ただし $Z_{in} = (g_m + 1/R_S)^{-1}$

$$g_m = \beta_G (V_{GG} - V_{thG} - V_C)$$

となる。 Z_{in} はゲート接地増幅回路の入力インピーダンスであり通常 $V_C - \alpha_1$ は 1 より十分小さく、一方 $\alpha_2 - V_C$ は大きな値であるから

$$C' = (\alpha_2 - V_C) / (V_C - \alpha_1) \gg 1 \quad (9)$$

が成り立つ。これから式 (6) は

$$v_S = \alpha_1 + \frac{(V_C - \alpha_1)(1 + 1/C')}{\exp(\sqrt{D} t) + 1/C'} \simeq \alpha_1 + (V_C - \alpha_1) \exp(-\sqrt{D} t) \quad (10)$$

となり、 $t=0$ で $v_S=V_C$ 、 $t \rightarrow \infty$ で $v_S \rightarrow \alpha_1$ であって時定数 $1/\sqrt{D}$ の RC 回路と同じ応答をする。ところで $1/\sqrt{D}$ は式 (4), (6), (8) より

$$\sqrt{D} = \frac{\beta_G}{C_B} \left[\frac{2(V_{GG}-V_{thG})}{\beta_G R_S} + \frac{1}{(\beta_G R_S)^2} + \frac{2I_S}{\beta_G} \right]^{\frac{1}{2}} = \frac{\sqrt{1+2Z_{in}^2 \beta_G I_S}}{C_B Z_{in}} \quad (11)$$

となるが、通常 $Z_{in}^2 \beta_G I_S$ は 1 より十分小さく

$$1/\sqrt{D} \simeq C_B Z_{in} (1 - Z_{in}^2 \beta_G I_S) \quad (12)$$

となる。つまり時定数 $1/\sqrt{D}$ は、ほぼゲート接地増幅回路の入力インピーダンス Z_{in} と、ビット線浮遊容量 C_B の積になっている。

次に式 (5) から v_D を解く。式 (5) に式 (6) の v_S を代入して v_D を解析的に解くことはできないが、 v_S として近似式 (10) を使えば v_D が求められ

$$v_D = \frac{\beta_G}{2C_0} \tau_0 \left\{ (V_{GG}-V_{thG}-\alpha_1)^2 - 2(V_C-\alpha_1)(V_{GG}-V_{thG}-\alpha_1) \frac{\tau_1 \exp(-t/\tau_1) - \tau_0 \exp(-t/\tau_0)}{\tau_1 - \tau_0} \right. \\ \left. + (V_C-\alpha_1)^2 \frac{\tau_1 \exp(-2t/\tau_1) - 2\tau_0 \exp(-t/\tau_0)}{\tau_1 - 2\tau_0} \right\}$$

$$\text{ただし } \tau_0 = C_0 R_D, \quad \tau_1 = 1/\sqrt{D}$$

となるが、括弧内第三項は式 (9) の条件の下では無視できて、

$$v_D \simeq V_0 - A \frac{\tau_1 \exp(-t/\tau_1) - \tau_0 \exp(-t/\tau_0)}{\tau_1 - \tau_0} \quad (13)$$

$$\text{ただし } V_0 = R_D \beta_G (V_{GG}-V_{thG}-\alpha_1)^2 / 2 = I_{ST} R_D + A$$

$$A = R_D \beta_G (V_{GG}-V_{thG}-\alpha_1)(V_C-\alpha_1)$$

とあらわされる。式 (6) の α_1 を代入し、式 (8) を使うと

$$A \simeq R_D I_S \left\{ 1 - \frac{1}{1+g_m R_S} + \frac{R_S^2 \beta_G I_S}{(1+g_m R_S)^2} \right\} \quad (14)$$

A は v_D の変化する振幅をあらわすものであり、 R_D に正比例し I_S にもほぼ比例する形であるが、これはゲート接地増幅回路の動作を考えると当然の結果である。

図 2 の回路の素子値と動作速度等の関係は β_G , I_{ST} , R_D の 3 つについては

$$\begin{array}{llll} \beta_G \rightarrow \text{大では} & \tau_1 \rightarrow \text{小} & C_0 \rightarrow \text{大} & \tau_0 \rightarrow \text{大} \\ I_{ST} \rightarrow \text{大では} & \tau_1 \rightarrow \text{小} & \text{消費電力} \rightarrow \text{大} & \\ R_D \rightarrow \text{大では} & A \rightarrow \text{大} & \tau_0 \rightarrow \text{大} & \end{array}$$

となっており、好ましいことと好ましくないことが対になってあらわれている。式 (13) であらわされる v_D の変化の様子を詳しく調べてみる。

$$Y = 1 - \frac{1}{\tau_1 - \tau_0} \left\{ \tau_1 \exp\left(-\frac{t}{\tau_1}\right) - \tau_0 \exp\left(-\frac{t}{\tau_0}\right) \right\} \\ = 1 - \frac{1}{1-m} \exp\left(-\frac{t}{\tau_1}\right) + \frac{m}{1-m} \exp\left(-\frac{t}{\tau_0}\right) \quad (15)$$

$$\text{ただし } m = \tau_0 / \tau_1$$

とおくと、 $t=0$ で $Y=0$ 、 $t \rightarrow \infty$ で $Y \rightarrow 1$ である。 $T=t/\tau_1$ とおくと式 (15) は

$$Y = 1 - \frac{1}{1-m} \exp\left(-T\right) + \frac{m}{1-m} \exp\left(-\frac{T}{m}\right) \quad (16)$$

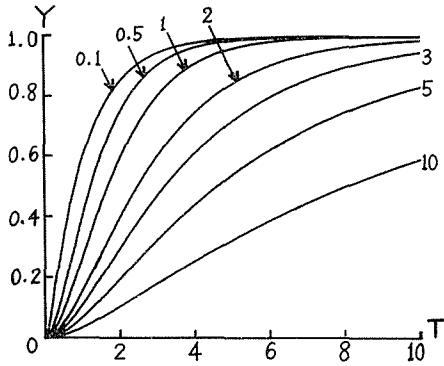


図3 ゲート接地増幅回路の出力波形 I

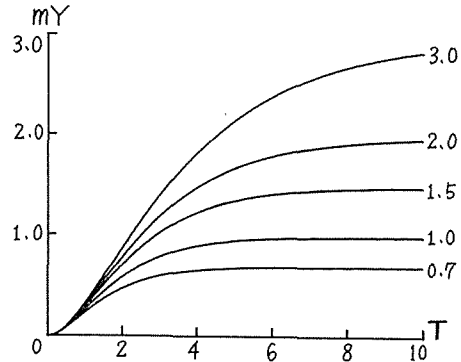
 $m = \tau_0/\tau_1$: パラメータ

図4 ゲート接地増幅回路の出力波形 II

 m : パラメータ, R_D のみを変化させた場合

とあらわされる。これを、 m をパラメータとして描くと図3のようになる。式(13), (14), (15)により図2の回路の素子値を最適化できる。たとえば R_D のみが可変であるとき、 A は R_D に比例し、 τ_0 も R_D に比例する。このときの出力波形は τ_1 一定で τ_0 と出力振幅が比例するという場合であり、式(16)の Y を m 倍したものがこのときの v_D の変化をあらわし、図4のようになる。これから R_D が大きいくれ v_D がある一定電圧だけ変化するのに要する時間は小さいことがわかる。しかし R_0 はむやみに大きくはできない。 R_D の両端にかかる電圧がある一定値以下でなければならないので、 $I_{ST} \times R_D$ が一定となり、 R_D を変化させると同時に I_{ST} も変化する。このためゲート接地増幅回路の出力の変化は非常に複雑になる。 R_D は $1/I_{ST}$ に比例し、 τ_0 もこれに比例する。また簡単のため $Z_{in} \approx 1/g_m$ とすれば、 $\tau_1 = C_B/g_m$ となるから τ_1 は $1/g_m$ に比例し、したがって $1/\sqrt{I_{ST}}$ に比例する。さらに $m = \tau_0/\tau_1$ は $1/\sqrt{I_{ST}}$ に比例することになるので、出力振幅は m^2 に比例する。 τ_0/τ_1^2 は I_{ST} の変化に対して一定値であるから $T = t\tau_0/\tau_1^2$ とおけば、式(15)より

$$Y = 1 - \frac{1}{1-m} \exp\left(-\frac{T}{m}\right) + \frac{m}{1-m} \exp\left(-\frac{T}{m^2}\right) \quad (17)$$

この Y を m^2 倍したものが、 I_{ST} の変化に対する v_D の変化をあらわし、図5のようになる。これからみると Y が0.5になるのに要する時間を考えるなら、 m は1~2くらいが適当である。

このようにして、製作上の制約等を考慮して式(15)に対する条件を設定することにより、素子値の最適化が可能である。

2.3 出力増幅部の解析

図1の回路のうち出力増幅部は図6のようになる。ゲート接地増幅部の出力波形は複雑であるが、大きな C_B のため電圧変化は比較的遅いので、センスアンプ全体として高速動作をするためには、出力増幅部は小さな入力電圧でも動作するように設計する。したがってゲート接地増幅部の出力波形を、全振幅の半分くらいのところまでをよくあらわすよう

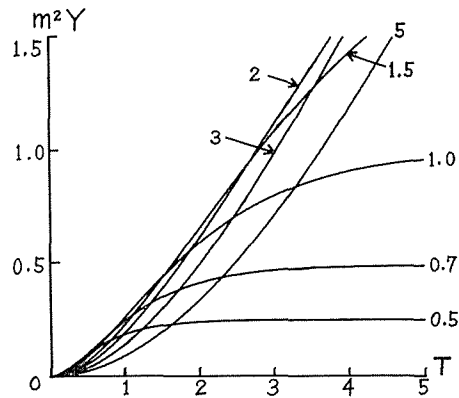


図5 ゲート接地増幅回路の出力波形 III

 m : パラメータ, I_{ST} と R_D を変化させた場合

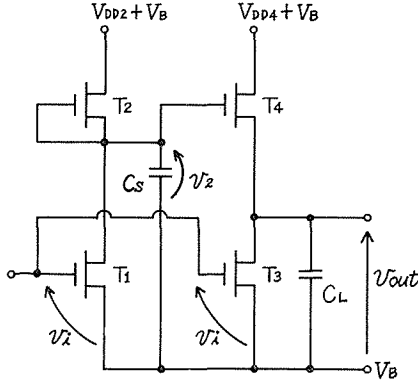


図 6 出力増幅部の回路

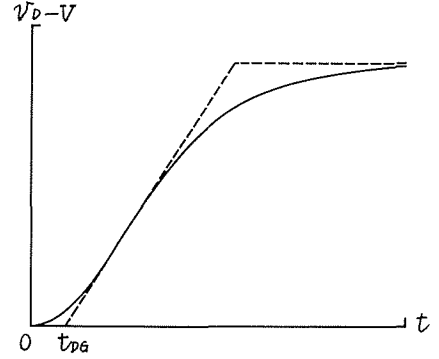


図 7 ゲート接地出力波形の近似

な近似波形におきかえて解析することができる。ここでは図7のように近似し、このランプ状入力電圧が1V変化するのに要する時間を τ_g とする。まず T_1 と T_2 からなるインバータの出力を計算する。 V_{DD2} は大きく、このインバータの負荷素子 T_2 は常に飽和領域で動作するものとみなしてさしつかえない。このとき T_2 は

$$I_2 = \beta_2 V_{th2}^2 / 2 \quad (18)$$

なる電流源とみなされる。待機状態では T_1 の飽和電流 I_1 は I_2 より大きく、 T_1 は非飽和領域である。 $I_1 = I_2$ となったときを境にして、このインバータの出力は変わるが、 I_1 が I_2 より大きい状態でも I_1 の値によって v_2 はわずかに変わる。しかしこのときの変化は小さいのでこれを無視し、 $I_1 > I_2$ のとき $v_2 = v_{20}$ とする。

v_i が低下して I_1 が減少し、 $I_2 - I_1 > 0$ となると C_S が充電され、 v_2 は V_{DD2} に達する迄上昇する。充電開始、すなわち $I_1 = I_2$ となったときを $t=0$ とし、このときの v_i を v_{i0} として

$$C_S \frac{dv_2}{dt} = I_2 - I_1 = I_1 \Big|_{t=0} - I_1(t)$$

$t \leq \tau_g(v_{i0} - V_{th1})$ で $I_1 > 0$ であり

$$C_S \frac{dv_2}{dt} = \frac{\beta_1}{2} \left\{ 2(v_{i0} - V_{th1}) \frac{t}{\tau_g} - \left(\frac{t}{\tau_g} \right)^2 \right\} \quad (19)$$

通常 τ_g は大きく、また $v_{i0} - V_{th1}$ は負荷電流 $I_2 = \beta_1(v_{i0} - V_{th1})^2/2$ に対応するパラメータであり $v_{i0} - V_{th1} > 1$ で用いられるので、 $t \leq \tau_g(v_{i0} - V_{th1})$ のみを考えればよい。このとき

$$v_2 = \frac{\beta_1}{2C_S} \left\{ \frac{t^2}{\tau_g} \left(v_{i0} - V_{th1} - \frac{t}{3\tau_g} \right) \right\} + v_{20} \simeq \frac{\beta_1 t^2}{2C_S \tau_g} (v_{i0} - V_{th1}) + v_{20} \quad (20)$$

次に T_3 、 T_4 のインバータであるが、 v_i が下がり、 v_2 が上昇することによって T_4 の電流が増加して $[(T_4 \text{の電流}) - (T_3 \text{の電流})]$ が C_L を充電するが、 T_3 の電流は v_i が下がるので減少しているから省略する。このとき

$$C_L \frac{dv_{out}}{dt} = I_4 \quad (21)$$

待機時には T_4 が遮断であるために $v_{20} \leq V_{th4}$ でなければならないが、ここでは $v_{20} = V_{th4}$ としておく。以下で v_2 が上昇を開始してから v_{out} が全振幅の50%、つまり $V_{DD4}/2$ に達する迄に要する時間 t_D を求める。

$v_2 - V_{th4} \leq V_{DD4}$ では T_4 は飽和領域にあるが、この領域での v_{out} の解から t_D を求めて意味があるのは、 C_L が非常に小さく v_2 が v_{20} から $V_{DD4} + V_{th4}$ まで変化する間に v_{out} が十分に上昇してしまっているという場合であり、 v_2 を $v_2 = V_{DD4} + V_{th4}$ における接線におきかえてやれば、式 (21) と $I_4 = \beta_4(v_2 - V_{th4} - v_{out})^2/2$ より v_{out} が解析的に求まり

$$v_{out} = \alpha x - \sqrt{\frac{2C_L\alpha}{\beta_4}} \tanh \sqrt{\frac{\beta_4\alpha}{2C_L}} x \quad (22)$$

$$\begin{aligned} \text{ただし } \alpha &= \sqrt{2V_{DD4}\beta_1(v_{i0} - V_{th1})/(C_S\tau_s)} \\ x &= t - \sqrt{C_S\tau_s V_{DD4}/\{2\beta_1(v_{i0} - V_{th1})\}} \end{aligned}$$

$v_2 - V_{th4} \geq V_{DD4}$ では T_4 は非飽和領域にあり

$$I_4 = \beta_4 \{(v_2 - V_{th4} - v_{out})(V_{DD4} - v_{out}) - (V_{DD4} - v_{out})^2/2\}$$

となるが、これを式 (21) に代入して v_{out} を解くことができるのは、 v_2 がステップ波のときくらいのものである。電子計算機により微分方程式を数值的に解くことは可能であるから、ここでは素子値が与えられるとおよその動作速度を見積ることのできるような式を求めることにして、 v_2 を図 8 のようにステップ波に置き換える。式 (20) よりステップ波が加えられる時刻 t_{d1} は

$$t_{d1} = \sqrt{\frac{C_S\tau_s(V_{DD2} - V_{th4})}{\beta_1(v_{i0} - V_{th1})}} \quad (23)$$

式 (21) の解¹⁾ は、ステップ波を加えたときを $t=0$ として

$$\frac{v_{out}}{V_{DD4}} = \frac{(2-m)[1 - \exp\{-t(1-m)/\tau\}]}{2-m[1 + \exp\{-t(1-m)/\tau\}]} \quad (24)$$

$$\text{ただし } m = V_{DD4}/(V_{DD2} - V_{th4})$$

$$\tau = C_L/\{\beta_4(V_{DD2} - V_{th4})\}$$

振幅が 50% になるのは式 (24) で $v_{out}/V_{DD4} = 0.5$ とおいて

$$t = \frac{\tau}{1-m} \ln \frac{2-1.5m}{1-0.5m} \quad (25)$$

結局 v_2 が上昇を開始してから v_{out} が全振幅の 50% となるまでの時間 t_D は式 (23), (25) により

$$t_D = \sqrt{\frac{C_S\tau_s(V_{DD2} - V_{th4})}{\beta_1(v_{i0} - V_{th1})}} + \frac{\tau}{1-m} \ln \frac{2-1.5m}{1-0.5m} \quad (26)$$

$$\text{ただし } m = V_{DD4}/(V_{DD2} - V_{th4})$$

$$\tau = C_L/\{\beta_4(V_{DD2} - V_{th4})\}$$

以上により、 t の 2 次式である v_2 を、微分方程式が解けるようにステップ波に置き換えることで、 T_1 , T_2 のインバータが C_S を充電し始めてから v_{out} が $V_{DD4}/2$ に達する迄の時間の近似式が得られた。この式は、 T_4 が非飽和領域にある場合について解いたものであり、 T_4 が飽和領域にある場合については、式 (22) から t_D を求めることになるが、これは解析的には求まらないので数值的に求めることになる。

なお電子計算機により数值的に微分方程式を解く場合には、 v_2 の高次の項や I_3 を省略する必要はなく

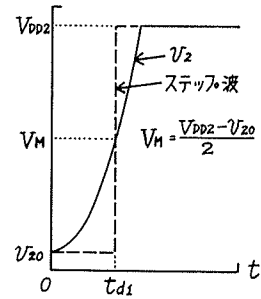


図 8 v_2 の近似
2 次曲線をステップ波に置き換える

$$\left. \begin{aligned}
 v_2 &= \frac{\beta_1}{2C_S} \left\{ (v_{i0} - V_{th1}) \frac{t^2}{\tau_i} - \frac{t^3}{3\tau_i^2} \right\} + v_{20}, & t \leq \tau_i (v_{i0} - V_{th1}) \\
 v_2 &= \frac{\beta_1}{2C_S} \left\{ (v_{i0} - V_{th1})^2 t - \frac{\tau_i}{3} (v_{i0} - V_{th1})^3 \right\} + v_{20}, & t > \tau_i (v_{i0} - V_{th1}) \\
 v_2 \text{ が } V_{DD2} \text{ に達して以後は } v_2 &= V_{DD2} \\
 \frac{dv_{out}}{dt} &= \frac{I_4 - I_3}{C_L}, & I_4 > I_3 \\
 \frac{dv_{out}}{dt} &= 0, & I_4 \leq I_3 \\
 I_4 &= \beta_4 (v_2 - V_{th4} - v_{out})^2 / 2, & v_2 - V_{th4} \leq V_{DD4} \\
 I_4 &= \beta_4 \{ (v_2 - V_{th4} - v_{out}) (V_{DD4} - v_{out}) - (V_{DD4} - v_{out})^2 / 2 \}, & v_2 - V_{th4} > V_{DD4} \\
 I_3 &= \beta_3 \left\{ (v_{i0} - \frac{t}{\tau_i} - V_{th3}) v_{out} - \frac{1}{2} v_{out}^2 \right\}, & v_{i0} - \frac{t}{\tau_i} - V_{th3} > v_{out} \\
 I_3 &= \frac{\beta_3}{2} (v_{i0} - \frac{t}{\tau_i} - V_{th3})^2, & 0 < v_{i0} - \frac{t}{\tau_i} - V_{th3} \leq v_{out} \\
 I_3 &= 0, & v_{i0} - \frac{t}{\tau_i} - V_{th3} \leq 0
 \end{aligned} \right\} \quad (27)$$

を使うことにする。表1に示すような広い範囲の τ_i , C_L , $v_{i0} - V_{th1}$ の組合わせに対して、式(27)および式(26)により t_D を計算した結果は、表1のようになる。

表1 t_D の計算値

C_L (pF)	τ_i (ns)	C_S (pF)	t_D^*	t_D^{**}
5	50	0.3	21.6 (22.1)	34.0 (34.0)
5	100	0.3	28.8 (30.6)	44.3 (47.4)
5	300	0.3	45.8 (51.8)	70.0 (81.0)
30	50	0.3	32.1 (30.1)	49.6 (42.0)
30	100	0.3	41.2 (38.6)	61.9 (55.4)
30	300	0.3	62.6 (59.8)	92.5 (89.0)
100	50	0.3	54.5 (52.6)	72.9 (64.5)
100	100	0.3	63.5 (61.1)	86.1 (78.0)
100	300	0.3	86.2 (82.3)	121.5 (111.5)
30	100	1.0	66.4 (62.6)	106.9 (93.3)

* $v_{i0} - V_{th1} = 2.5$ V

** $v_{i0} - V_{th1} = 1.0$ V

t_D の欄の左側が式(27)による値、右側括弧内が式(26)による値である。

$v_{i0} - V_{th3} = 1$ V $v_{20} = V_{th4} = 1$ V $V_{DD2} = 15$ V $V_{DD4} = 5$ V $\beta_i = 0.2 \times 10^{-3}$ $\mu\text{S/V}$, $i = 1 \sim 4$

式(26)によって図6の回路の素子値の変化に対する t_D の変化の様子がわかるので、素子値を最適化できる。たとえば T_4 のチャネル導電率 β_4 は大きい程 C_L を充電する電流は大きくできるが、 β_4 を大きくすると C_S も大きくなるので v_2 の上昇が遅くなり、 t_D を最小にする β_4 が存在する。 T_4 のチャネル長一定で、チャネル幅を変えると、 β_4 はチャネル幅に比例し、浮遊容量もこれに比例するので、 $\beta_4 = 1$ $\text{m}\mu\text{S/V}$ のときの浮遊容量を 1 pF とし、 C_S のうち T_4 以外の部分によるものを 0.15 pF とすれば、 $C_S = (0.15 + 10^3 \beta_4) \times 10^{-12}$ である。その他の素子値を $\tau_i = 100$ ns, $\beta_1 = 0.2$ $\text{m}\mu\text{S/V}$, $v_{i0} - V_{th1} = 2$ V, $C_L = 50$ pF, $V_{DD4} - V_{th4} = 14$ V, $V_{DD4} = 5$ V とすると式(26)は

$$t_D = 5.92 \times 10^{-8} \sqrt{0.15 + 10^3 \beta_4} + 3.2 \times 10^{-12} / \beta_4 \quad (28)$$

となる。この式で $dt_D/d\beta_4=0$ とおくと、 t_D を最小にする β_4 は $0.264 \text{ m}\Omega/\text{V}$ となる。式 (28) のグラフを図 9 に示す。同じグラフに、式 (27) によりいくつかの β_4 について t_D を計算した結果を示してある。このようにして式 (26) により素子値の最適化が可能である。式 (26) によって出力アンプの設計は容易になるが、いろいろな近似のための条件があるので、それらが満足されている範囲内で式 (26) を使っていることを確認する必要がある。また式 (26) は t_D のみを求めるものであり、 v_{out} の波形については式 (27) を数値的に解くことになる。

2.4 設 計

以上で解析を終わり、次に実際の素子値に対する動作速度を求めている。実際に集積回路を作ることにはできないので、集積回路中でインバータやメモリセルに使われる MOST の代表的な素子値に対して、どの程度の速度で動作するのかを見積るのが目的である。

スタティック MOS メモリは比較的小規模なメモリシステムに使われることが多いので、 $128 \text{ 語} \times 64 \text{ ビット} = 8192 \text{ ビット}$ のものを考えてみる。1 ビットあたりのビット線容量を約 0.4 pF とし、128 個で 50 pF とする。使われる MOST のチャネル導電率は T_D と T_S 以外は $0.2 \text{ m}\Omega/\text{V}$ とし、浮遊容量は $0.1 \sim 0.2 \text{ pF}$ を基準として考える。 $I_{SP} = 100 \mu\text{A}$ 、待機時の v_D を 10 V とすると、 $V_{th0} = 1.5 \text{ V}$ として $\beta_D = 2.8 \mu\Omega/\text{V}$ 、このとき T_D の示すインピーダンスは $42.5 \text{ k}\Omega$ 、センス電流 $I_S = 60 \mu\text{A}$ で $R_D I_S \approx 2.5 \text{ V}$ となる。メモリセルは増加型と空乏型を使った E/D 型セルを仮定すると電源電圧は低くてよく、 $V_C = 4 \text{ V}$ とすれば $V_{thS} = 1.5 \text{ V}$ として $\beta_S = 32 \mu\Omega/\text{V}$ となる。 C_0 は T_1 、 T_3 の入力容量と、 T_D 、 T_G の浮遊容量の和でありこれを 0.5 pF とすると、ゲート接地増幅部については

$$\tau_1 = 180 \text{ ns} \quad \tau_0 = 20 \text{ ns}$$

となるので、図 3 より τ_s と t_{DG} が

$$\tau_s = 120 \text{ ns} \quad t_{DG} \approx 0$$

と求められる。 $C_S = 0.3 \text{ pF}$ 、 $C_L = 30 \text{ pF}$ 、 $V_{DD4} = 5 \text{ V}$ 、 $V_{DD2} - V_{th4} = 14 \text{ V}$ 、 $V_{i0} - v_{th3} = 1 \text{ V}$ とすれば式 (26) より t_D は

$$v_{i0} - V_{th1} = 2.5 \text{ V} \text{ で } t_D = 41.4 \text{ ns}$$

$$v_{i0} - V_{th1} = 1.0 \text{ V} \text{ で } t_D = 59.8 \text{ ns}$$

となり、かなり高速な動作が可能であることがわかる。このときの出力 v_{out} の波形を図 10 に示す。消費電力は

$$\text{ゲート接地増幅部} \quad 1.8 \text{ mW}$$

$$\text{出力増幅部} \quad \begin{cases} 1.5 \text{ mW}, & v_{i0} - V_{th1} = 2.5 \text{ V} \\ 6.6 \text{ mW}, & v_{i0} - V_{th1} = 1.0 \text{ V} \end{cases}$$

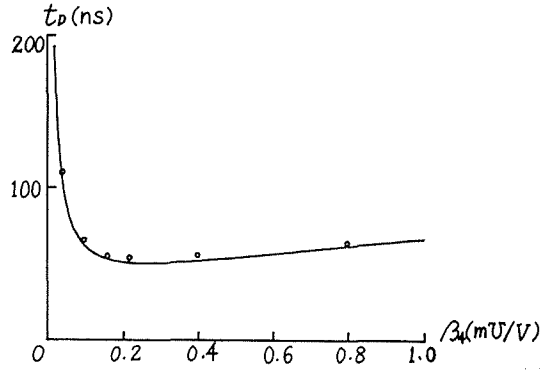


図 9 β_4 の変化に対する t_D の変化

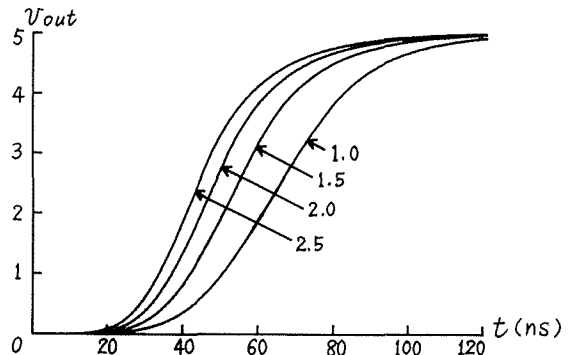


図 10 センスアンプの出力波形 I

$v_{i0} - V_{th1}$: パラメータ

である。なお実際にセンスアンプとして用いるときには、読み出しゲートにパルスが加えられゲート接地増幅回路の出力電圧 v_i が下がり始めてから、 $I_1=I_2$ となる迄の間は、センスアンプは全く動作せず、 $I_1=I_2$ となって以後 t_D なる時間の後に v_{out} が $V_{DD4}/2$ となるのであるから、アクセス時間は t_D より大きくなる。

この例は1個のセンスアンプに128個のセルがつながっている場合であるが、現在スタティック MOS メモリの集積度は256ビット/チップ以下であるので、だいたい1チップに1個か2個のセンスアンプを内蔵することになる。なお、さらに容量の大きなメモリシステムに対しては、1個のセンスアンプに接続されるセル数は増加させずにセンスアンプの数を増してやり、センスアンプの出力を並列に接続することによりこの例に近い速度で動作させることができる。このとき出力容量 C_L が増加するので、 β_1 を増加する必要がある。

3. 実 験

実験は、実際に集積回路を作ることができないので、個別部品により行なった。この場合、MOST の (チャネル導電率)/(浮遊容量) の値が集積回路中の素子に比べかなり大きいので、2.4 節に示した例に比べて動作速度は遅い。MOST のチャネル導電率、しきい値電圧は電圧電流特性を実測してそれから求め、浮遊容量は回路のステップ応答から求めた。なお適当な素子が入手できなかったため、 T_G のドレインおよびソース負荷は定抵抗を用いた。またメモリセルは個別部品で作ったものを用いた。測定結果と、式 (27) による計算結果を表 2 に示す。

表 2 t_D の実験結果と理論値

C_B (pF)	C_L (pF)	t_D (ns) (実 測 値)	t_D (ns) (理 論 値)	t_{DG} (ns) (理 論 値)	τ_i (ns) (理 論 値)
103	183	100	96	20	80
103	406	112	112	20	80
206	183	113	115	30	100

$R_D = 9.78 \text{ k}\Omega$ $R_S = 3.92 \text{ k}\Omega$ $V_{DD2} = 17.0 \text{ V}$ $I_2 = 4.5 \text{ mA}$ $V_1 = 20.0 \text{ V}$ $C_0 = 10 \text{ pF}$
 $V_{DD4} = 5 \text{ V}$ $V_C = 4.0 \text{ V}$ $C_S = 18 \text{ pF}$ $V_B = 9.7 \text{ V}$

$C_B=103 \text{ pF}$, $C_L=406 \text{ pF}$ のときの v_{out} の波形を図 11 に示す。表 2 と 図 11 からわかる通り、実験結果は理論とよく一致している。

4. 結 論

集積回路中でインバータやメモリセルに使われている MOST と同程度のチャネル導電率、しきい値電圧の素子を使って、8192 ビットのメモリシステムにおいて遅延時間が 100 ns 以下で動作させることのできるセンスアンプが得られた。動作速度が速く、小さな電流をセンスして 5 V の電圧を与えるので、周辺回路がきわめて簡素化され、非常に小さな場所にメモリシステムを組み込むことが可能となる。電源数は 3 種類と多いが、消費電力は全部で 3~8 mW 程度である。

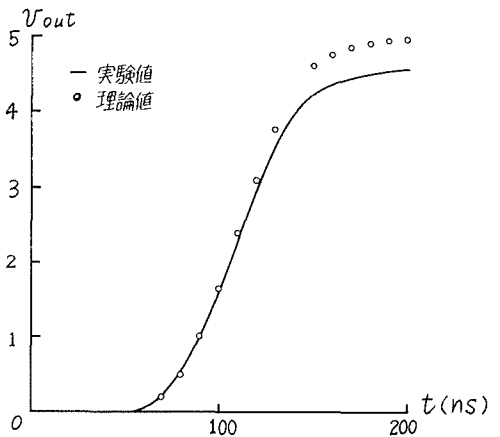


図 11 センスアンプの出力波形 II
実験結果と理論値

従来, MOS メモリのセンスアンプ (電流センスの) は必ずバイポーラトランジスタが使われていたが, ゲート接地増幅回路を使って低インピーダンスで電流センスをすることにより, MOST でもかなり高速な動作をするセンスアンプを作ることが可能である。

参 考 文 献

- 1) R. H. Crowford: MOSFET in Circuit Design. Mc Graw-Hill.
- 2) L. M. Termann: MOSFET Memory Circuit. Proceeding of the IEEE vol. 59-7.
- 3) W. M. Penny, L. Lau: MOS Integrated Circuits. Van Nostrand Reinhold Co.
- 4) 猪瀬・渡部: デジタル記憶装置. 産報 電算機講座 5.