



Title	金属-Si接触における障壁と界面状態
Author(s)	加藤, 隆; Kato, T; 前田, 正雄 他
Citation	北海道大學工學部研究報告, 101, 83-92
Issue Date	1980-12-25
Doc URL	https://hdl.handle.net/2115/41642
Type	departmental bulletin paper
File Information	101_83-92.pdf



金属-Si接触における障壁と界面状態

加藤 隆* 前田 正雄**

(昭和 55 年 6 月 30 日受理)

Barrier Height and Surface State at Metal-Silicon Contact.

T. KATO and M. MAEDA

(Received June 30, 1980)

Abstract

Barrier heights and their aging phenomena were studied. Especially the influence of the oxide layer was studied by means of Auger Electron Spectroscopy. The thinner the metal film is, the more pronounced aging is observed. The contact which has an oxide film thicker than about 30 Å is stable.

1 緒 言

金属と半導体の接触面が整流性を示すことが 1874 年 K. E. Braun によって発見され、これがラジオ受信器に応用されたが、信頼性が低いために、ジャンクション型が発見されるに及んでほとんど使われなくなった。しかし応答の速さや低コストの点から、再び見直され、合金型、シリサイド型の出現により安定性を改善して、生産量も増大してきた。

ショットキ型ダイオード (SBD) は合金型やシリサイド型が出現する以前は、中間層すなわち主として酸化膜を介しての金属と半導体との接触であった。界面におけるポテンシャル障壁の特性は Schottky の理論によって、ある程度理解しうる。しかし最近、超高真空技術の発展によって清浄表面が作られるようになり、中間層の介在しない理想状態に近い接触面が得られるようになって、単純には Schottky または Bardeen の理論で説明し得ないことも明かになった。Heine や Inkson 等により新しいモデルが提案されているが、まだ決定的なものとは言えない。

オージェ電子分光法による研究によると、中間層を介さない接触面においては、界面に於て合金化がおこる。^{1,2,3)} それによると、半導体のイオン結合性が強く、したがって禁止帯幅が広く、2.5 eV 以上になると合金化がおこらないとされている。

このように金属と半導体界面に関する情報は徐々に蓄積されつつあるが、工業的見地からは、従来の酸化膜を介したショットキ型障壁の研究は未だその重要性を失っていない。

本研究は、酸化膜薄層を挟んだ金属とシリコンの界面の特性を調べ、さらにオージェ電子分光法により、酸化膜中のシリコンの結合状態をも明かにすることを目的として行われたものであ

* 富士通

** 電子工学科 固体電子工学講座

る。

2 試料および実験方法

2.1 試料

実験に用いた試料は引上法によって作製したもので、比抵抗は4~6, 10, 10~15Ω-cm, 面指数はそれぞれ(100), (100), (111)のものを用いた。研磨したウェハから7×7mmの試料をとり、水、アルコールで洗滌したものをトリクレン中で煮沸し、さらにアセトンで洗滌した後、蒸留水で煮沸した。これを23%フッ酸でエッチしたものを試料とした。試料の裏面は粒径1μmのアルミナでラップし、これに10μm程度のアルミニウムを蒸着して、オーミック・コンタクトとした。

シリコンのエッチング面には10~30ÅのSiO₂皮膜が存在すると考えられる。フッ酸でエッチした後、空气中に放置すると、酸化膜厚が変化するが、生長速度がElovichの方程式に従うものとする、Archer⁴⁾のデータから、膜厚Lが時間と共に次式に従って変化する。

$$L = -9.74 + 6.86 \log(t + 1500) \quad (1)$$

この式に従って、放置時間を変えて膜厚の異った酸化膜を有するエッチング面に、Auを蒸着して試料とした。Auの厚さは干渉顕微鏡により測定した。

上記試料をガラス上にマウントし、図1のようなショットキ・バリヤ型ダイオードを作製し、測定に供した。

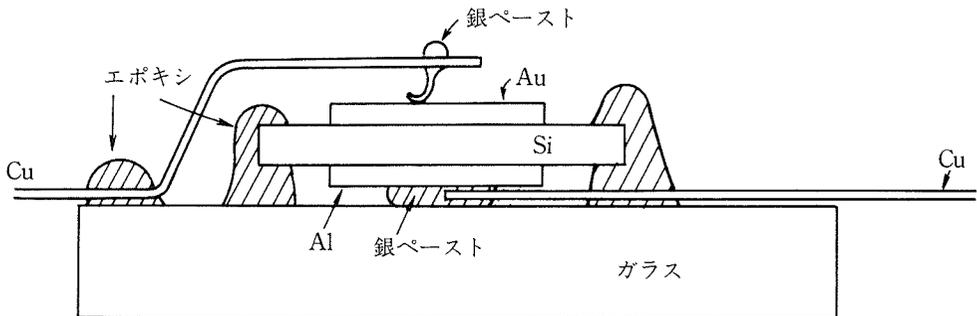
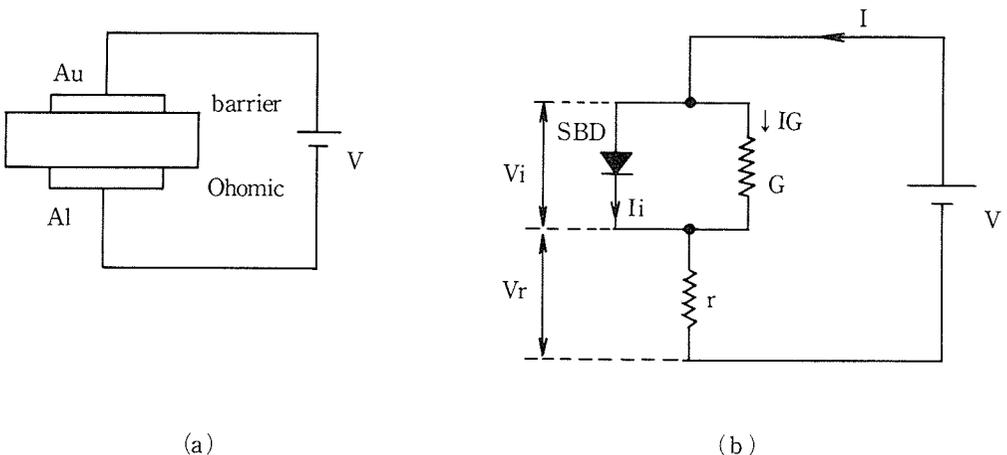


図1 実験用SBDの構成



(a)

(b)

図2 SBDの特性測定の説明図(a)とその等価回路(b)

2. 2 障壁高さの測定

本研究では、ダイオードの電流-電圧特性の測定と、ダイオードの静電容量Cと印加電圧Vの関係との両方法によった。電流-電圧特性の測定の等価回路を図2に示す。Gは理想的なSBD(ショットキ・バリヤ・ダイオード)に並列に入るコンダクタンスで、リーク電流を示す。rは直列抵抗である。図2において、

$$V = V_r + V_i \quad (2)$$

$$I = I_i + I_c \quad (3)$$

$$I_i = I_s \left[\exp \frac{q V_i}{n k T} - 1 \right] \quad (4)$$

$q V_i / n k T \gg 1$ として(4)の両辺の対数をとって、(2)、(3)を用いて変形すると、

$$V = r I + \frac{n k T}{q} \ln \frac{(1 + r G) I - G V}{I_s} \quad (5)$$

$G \approx 0$ と仮定すれば

$$V = a I + b \ln I + C \quad (6)$$

ただし、 $r = a$ 、 $n k T / q = b$ 、 $-(n k T / q) \ln I_s = C$ とおいた。(I, V)のn組の測定値から左右両辺の差の二乗が最小になるように、計算機による最小二乗法で、a, b, cを求めた。正規方程式の解はガウス・ジョルダン法で求めた。

上のようにしてa, b, cが求まると、次式に従ってCより障壁高さ ϕ_B 、n, rが同時に精度よく求まる。

$$I_s = S A^{**} T^2 \exp \left(- \frac{q \phi_B}{k T} \right) \quad (7)$$

ただし

$$A^{**} = 96 \text{ Amp/cm}^2 \cdot \text{K}^2 \quad (8)^{5)}$$

またSは接合の面積である。測定中の試料温度は $273 \pm 3 \text{ K}$ とした。

静電容量と印加電圧Vとの間には次の関係がある。

$$C^{-2} = -(2/q\epsilon N_D) V + (2/q\epsilon N_D) [V - kT/q] \quad (9)$$

これから障壁高さ ϕ_B は

$$\phi_B = q V' + \Delta E + k T \quad (10)$$

で与えられる。ただし ΔE はシリコンのフェルミ・レベルと伝導帯の底とのエネルギー差、 V' は $C^{-2}-V$ 直線と電位軸との交点の電圧で、上式の $(V - kT/q)$ に対応する。さらに N_c を伝導帯における有効状態密度とすると、

$$\Delta E = k T \ln (N_c / N_D) \quad (11)$$

$$N_c = 2.746 \times 10^{19} (T/300)^{3/2} \quad (12)$$

2. 3 オージェ分光

障壁高さや特性変化と表面酸化膜の変化との関連を観るため、オージェ分光法によってエッチング直後と、空气中10日間放置した試料の表面状態を分析した。

3 実験結果および考察

3. 1 Au, Al-Si界面の合金化

Siの清浄表面にAu, Cuを蒸着すると、共晶点以下の低温領域でも合金化が起ることが報告さ

れているが、¹⁻³⁾10~20 Å の酸化皮膜の存在する表面では、Au, Alを蒸着した際合金化は観察されなかった。

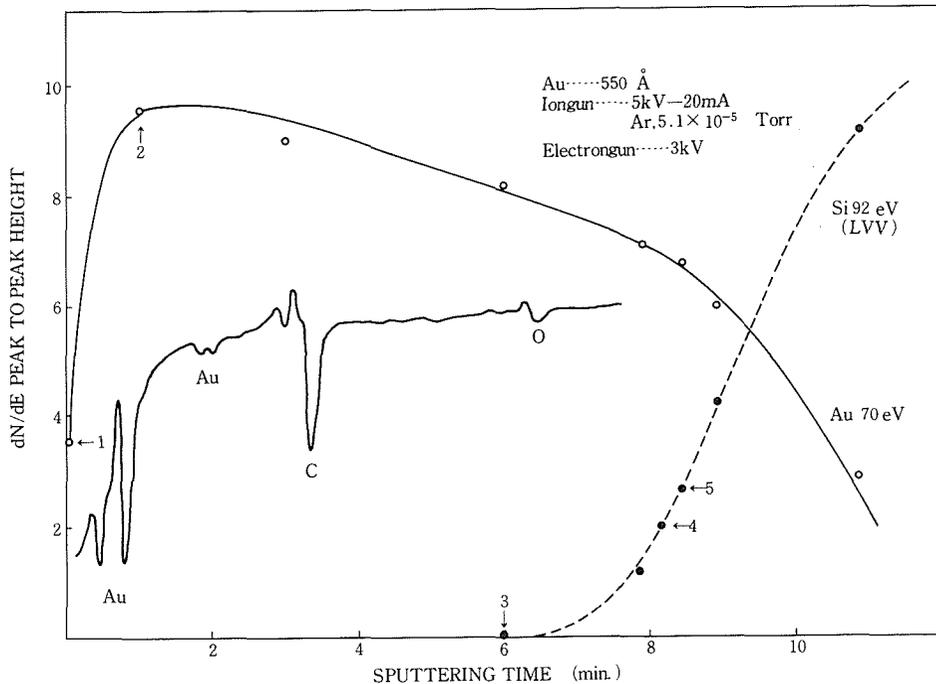


図3 Au-Si 界面のオージェ・スペクトル. 深さ方向へ Ar スパタリング

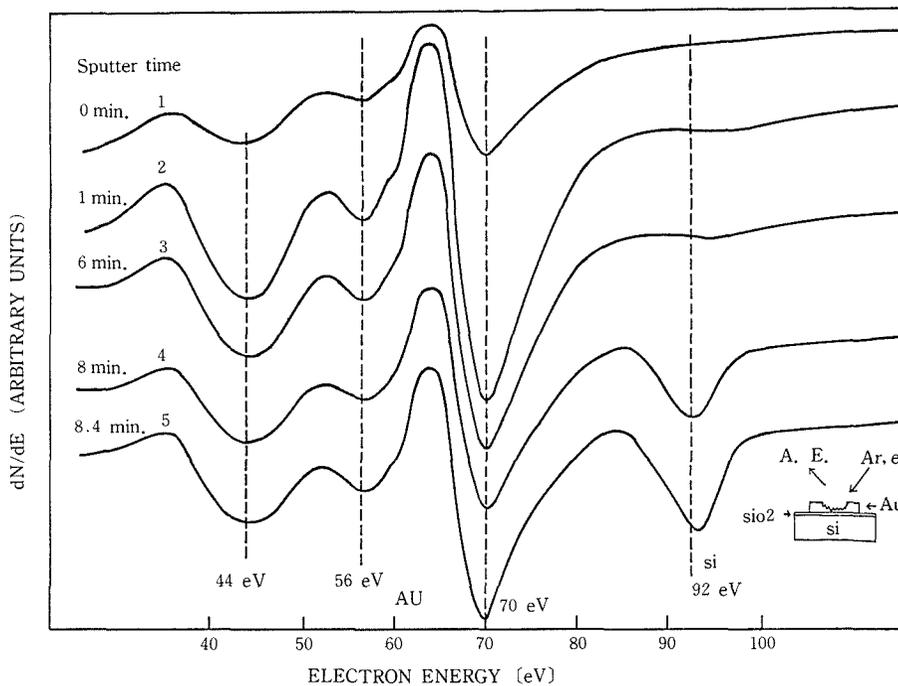


図4 スパッタ時間に伴うオージェ・スペクトルの変化

試料を AES (オージェ電子分析) チェンバー内にマウントし, Ar でスパッタ・エッチングしながらオージェ・スペクトルを観察した結果, 金属表面への Si の拡散, およびダブルピークが観測されなかったため, エッチング面に Au, Al を蒸着しても, 清浄表面におけるような合金化は起こらないと言える。図 3 は Au-Si 試料のスパッタ前の Au 表面のオージェ・スペクトルで, Si のピークは表われていない。深さ方向の元素分布に対応する P-P の高さをスパッタ時間に対してプロットしてあるが, Si ピークの立ち上りが急なことから, 相互拡散は起こっていない。また図 4 はスパッタ時間に対して, Au, Si オージェスペクトルのプロファイルを示したもので, 界面付近における Si (LVV) シグナルが分裂していないことは, Si の結合状態が変化していないことを示している。Al を蒸着した場合についても同様の結果が得られた。

ただし, Al-SiO₂ 界面の現象について, Al の方が Si より酸素に対する親和力が強いので, 400 C 程度以上の高温領域, あるいは金属側を正にバイアスした場合には, Al の陽極酸化, SiO₂ の還元反応の起ることを既に報告したが,⁶⁾ この化学反応に起因すると考えられる変化がオージェ・スペクトル中に観測された。

SiO₂ はイオン性の強い物質であり, これが金属と Si の間に介在する場合に合金化が起こらないという結果は, Hiraki ら¹⁻³⁾ の報告と矛盾しない。

3. 2 障壁高さの測定

図 5 は電流-電圧特性より障壁高さ ϕ_B を計算した結果である。当然のことながら, (I, V) の組の数が大きくなる程バラツキは小さくなる。以下の測定では, 24 組のデータを用いたので, 誤差は ± 0.001 eV 以下と見てよい。

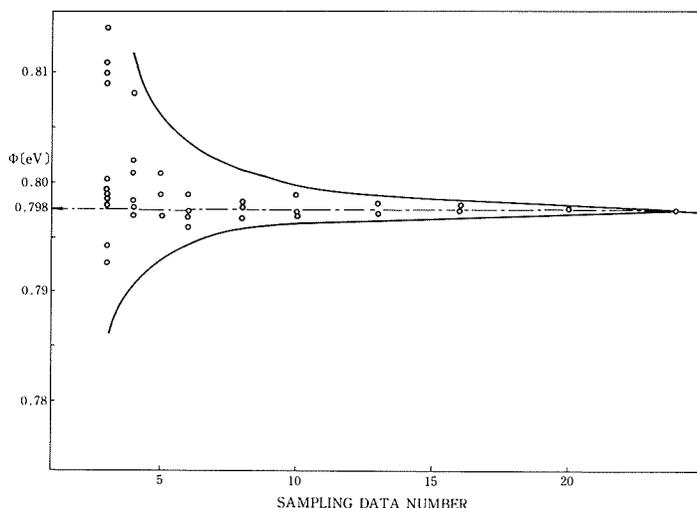


図 5 電流-電圧特性より求めた障壁高さ ϕ_B 横軸は測定値の組の数

ちなみに, I-V 図上より ϕ_B を求める場合の誤差を評価してみると, 一例として, 最小二乗法で求めた I_s は,

$$I_s = 5.479 \times 10^{-8} \text{ [Amp]}$$

であるのに対し, グラフ上では,

$$I_{s \max} = 6.2 \times 10^{-8} \text{ [Amp]}$$

$$I_{s \min} = 5.2 \times 10^{-8} \text{ [Amp]}$$

したがって簡単な計算により、

$$\phi_{Bmax.} = 0.7757 \text{ [eV]}$$

$$\phi_{Bmin.} = 0.7782 \text{ [eV]}$$

これは $\phi_{Bmax.} - \phi_{Bmin.} = 0.0025 \text{ eV}$ の誤差を含むことを示している。

同じような計算から、温度変動の影響を求めてみると、温度は $\pm 0.2^\circ\text{C}$ の範囲に調節しなければならないことが結論される。

図6、図7はそれぞれ、 $C^{-2}-V$ 特性により求めた障壁高さ、(4)式におけるn値のデータ数による変化を示している。

図5、図6にみられるように測定法の違いによって障壁高さの値に $0.03 \sim 0.05 \text{ eV}$ の差がみられる。この一つの原因として Schottky 効果が考えられる。この影響を大雑把に見積ってみる

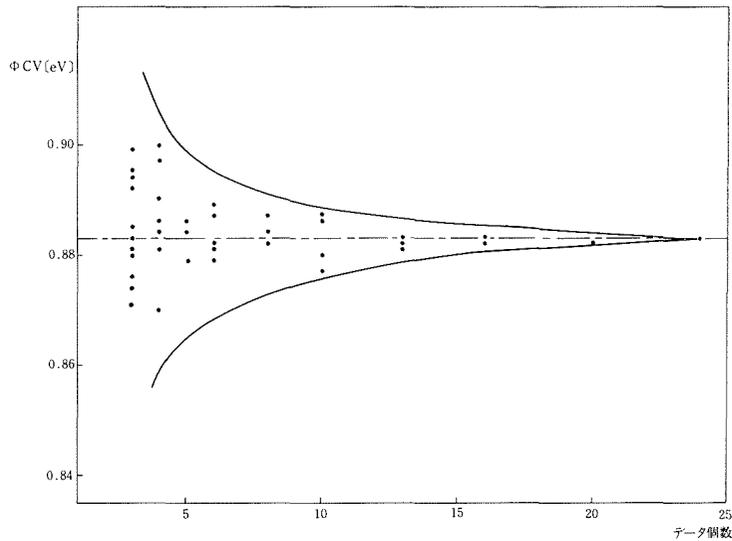


図6 $C^{-2}-V$ 特性より求めた障壁高さ ϕ , 横軸は測定の組数

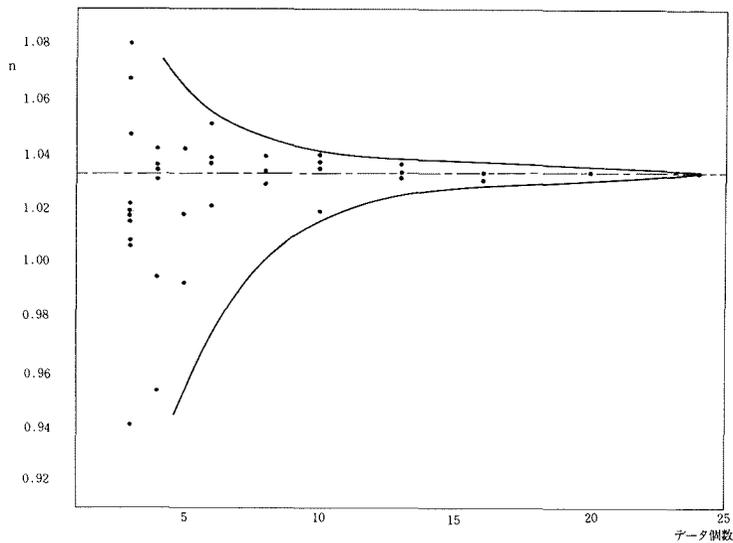


図7 (4) 式中のnの値

と、 $N_D=3.2 \times 10^{14} \text{cm}^{-3}$ の n 型 Si について、印加電圧 0.6 V のとき、誘電率 $\epsilon=11.8$ 、 $T=292.3 \text{K}$ 、 $n=1.04$ として障壁高さ ϕ_B の変化は $\sim 0.01 \text{V}$ となる。また Si の誘電率の代わりに、 SiO_2 の値 4.0 を用いると $\sim 0.016 \text{eV}$ となり、いづれにしても測定値を説明するには小さ過ぎることがわかる。

3. 3 障壁高さのエージング

一般に化学処理による表面を用いて作った障壁では、空气中放置あるいは熱処理によって、多少エージングが認められる。エージング後平衡に達した障壁は比較的安定で、最終的な化学処理法にほとんど関係しないことが認められる。エージングの原因は蒸着前に Si 表面に存在する酸化層に緩慢な変化が生ずることに起因すると考えられる。清浄表面を用いて作った障壁にはエージングが認められないことから考えて、金属膜を通して酸素が拡散し酸化層が生成される為とは考え難いが、図 8 に示すように、蒸着金属が薄いと変化が大きいことがわかる。さらに変化が始まるまでの時間も短い。このことは従来の Turner と Rhoderich⁷⁾ の報告とは合わない。

エージング進行の速度から見て、この原因はイオンの関与する変化であることは明かである。Turner ら⁷⁾ は酸化層を通してのイオンの移動によるものとして、この現象を説明した。陽イオンは内部電界により金属側に引かれ、イオンの電荷分布は金属表面の電子と双極子を形成し、障壁高さを変える。イオンが金属に到達すれば双極子は消失する。特に遅い準位として作用するイオンが存在すると $C^{-2}-V$ プロットは直線からはずれてきて、障壁高さ測定の見誤差となる。

図 9 は Si (100) 面に関するものであるが (111) 面では $I-V$ 特性より求めた障壁高さにはエージングが認められなかった。また同じ結晶面でも、伝導率の違いによって多少変化の様相が異なることが知られた。これらの結果の説明には上述のようなイオンの移動に関する詳細な解析が必要であろう (図 8 と図 9)。

酸化膜の厚さのエージングに及ぶ効果を図 10 に示す。10 時間放置したものでは、(1) 式から、酸化層の厚さは $\sim 25 \text{\AA}$ と見積られるが、これ以上の厚さでは比較的安定であることがわかる。しかし膜厚の変化による伝導機構の変化には注意すべきであろう。

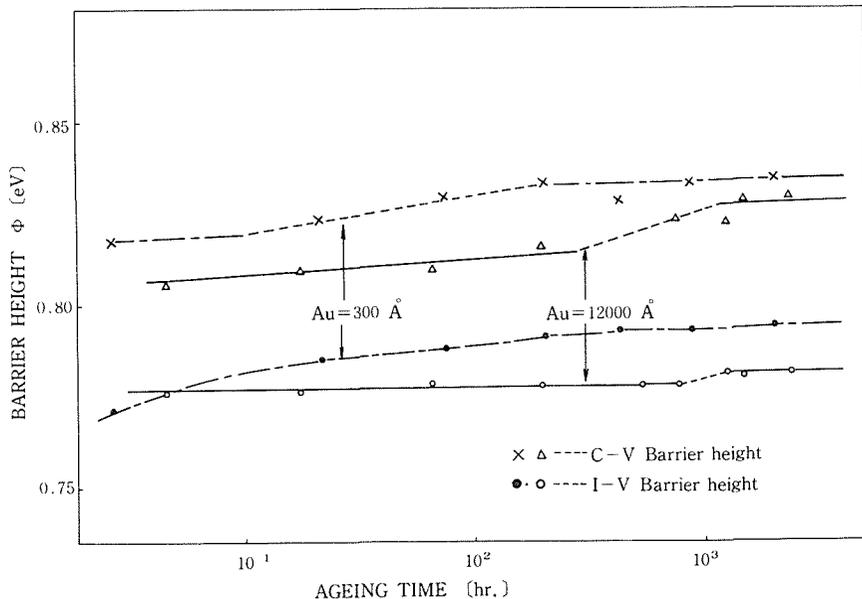


図 8 障壁高さの経時変化, Au-Si 接触面

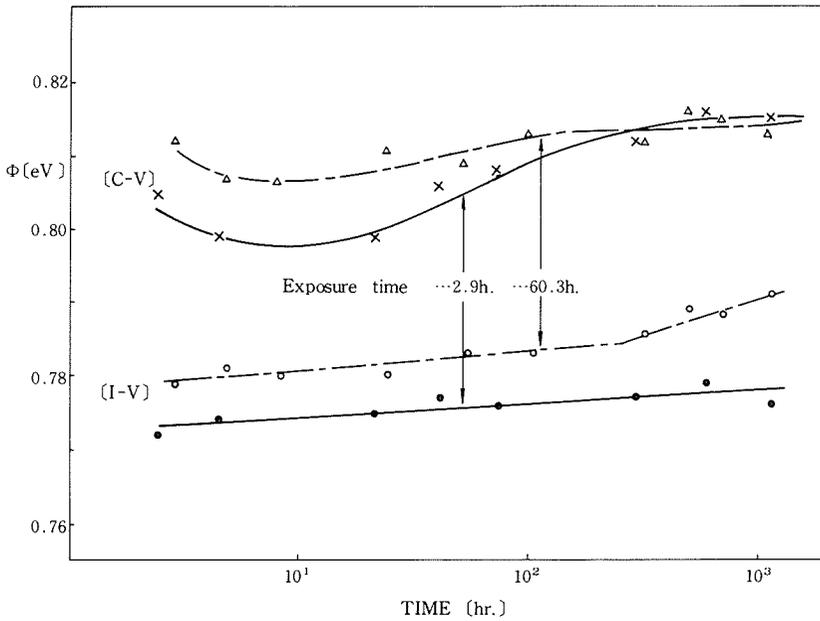


図9 図8と同一結晶面における変化であるが、基体の伝導率が異なる

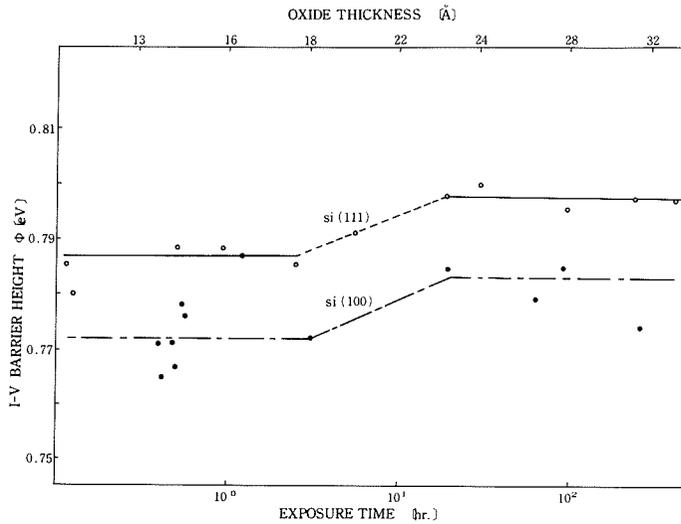


図10 酸化膜厚のエージングによぼす効果

一般的に言って、劈開直後の清浄表面に金属を蒸着した場合の障壁高さは、高い表面単位密度できまってしまう、本質的に金属の仕事関数には無関係である。一方化学処理面では、金属の種類に依存し、表面単位の効果は小さいが、障壁高さの差は、金属の仕事関数の差よりも小さい。このような事実から、表面単位密度は $2 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$ 程度と推定される。

3.4 AESによる観察

前章までに述べた結果は酸化層の介在が重要な効果を持つことを示している。SaltichとTerry⁸⁾は蒸着前後にアニール処理を施した試料について検討し、酸化物の介在の効果を確認して

る。

酸化物の効果を明かにする為に、エッチング直後と 10 日間空中放置の試料のオージェ電子スペクトルを観測した。図 11 に示すように恐らく拡散ポンプからの汚染と思われるが、C の存在

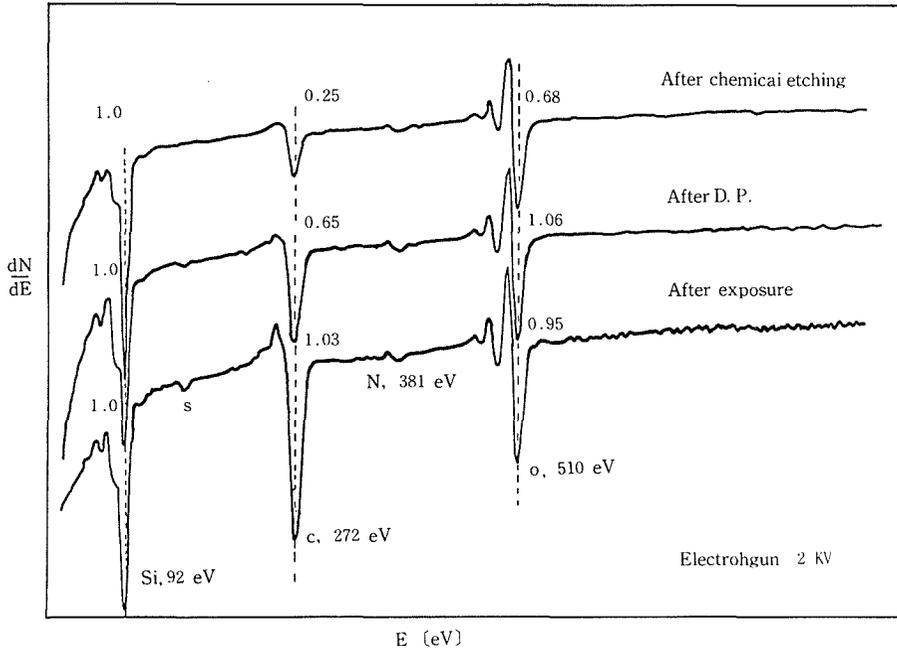


図11 Si (111) 面のオージェ・スペクトル

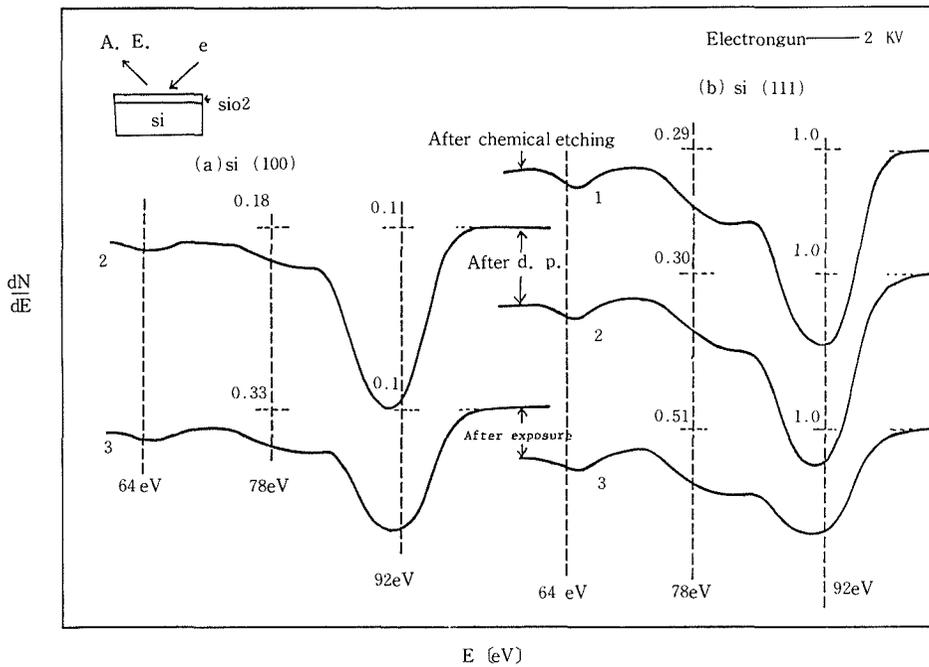


図12 Si (100), (111) 面におけるオージェ・デプス・プロファイル

が認められた。空气中放置後もカーボンは増加し、相対関係から酸素Oも増加している。図12は(100), (111)面のdepth profileを示したもので、SiO₂のピークである78 eVのp-pを比較すると、(111)面の方が(100)面より酸化膜の生成が速いことを示している。この時点では酸化膜厚は~30Åである。⁹⁾また結晶面によって生成した酸化膜の完全度等にも大きな差異があると考えられるが、このような点も検討されなければならぬ問題である。

4 結 論

得られた主たる結果を要約すると次のようになろう。

- 1) Si表面に酸化薄層が存在すると合金化は起らない。
- 2) Au-Si界面では結晶面による障壁高さに差があるが、これは酸化膜の生長速度や完全度によると考えられる。
- 3) 測定精度を±0.001 eVまで高めることができた。

引 用 文 献

- 1) A. Hiraki, M. A. Nicolet and J. W. Mayer ; Appl. Phys. Lett., **18**, 178 (1971)
- 2) T. Nurusawa, S. Komiya and A. Hiraki ; Appl. Phys. Lett., **20**, 272 (1972)
- 3) A. Hiraki, S. Kim, W. Kammura and M. Iwami ; Appl. Phys. Lett., **34**, 194 (1979)
- 4) R. J. Archer ; J. Electrochem. Soc., **104**, 619 (1957)
- 5) C. R. Crowall and S. M. Sze ; Solid-State Electronics, **9**, 1035 (1966)
- 6) 前田：岡本剛教授退官記念論文集（昭44）
- 7) M. J. Turner and E. H. Rhoderick ; Solid-State Electronics, **11**, 291 (1968)
- 8) J. I. Saltlich and L. E. Terry ; Proc. IEEE., **58**, 492 (1970)
- 9) J. F. Wagner and C. W. Wilmsen ; J. Appl. Phys., **52**, 874 (1979)