



Title	薄膜MOSFETの電流-電圧特性におよぼす結晶粒界の影響（一次元数値解析）
Author(s)	大石, 博昭; Oishi, Hiroaki; 小川, 吉彦 他
Citation	北海道大學工学部研究報告, 127, 49-59
Issue Date	1985-07-31
Doc URL	https://hdl.handle.net/2115/41941
Type	departmental bulletin paper
File Information	127_49-60.pdf



薄膜 MOSFET の電流-電圧特性におよぼす 結晶粒界の影響 (一次元数値解析)

大石 博昭 小川 吉彦

(昭和60年3月30日受理)

Effects of Grain-Boundaries on The Current-Voltage Characteristics of Thin Film MOSFET's (One Dimensional Numerical Analysis)

Hiroaki OISHI and Yoshihiko OGAWA

(Received March 30, 1985)

Abstract

The results of numerically analyzed ID-VG and ID-VD on thin film MOSFET's with grain-boundaries are presented. From the results we can see that an effective Turn-on characteristics occurs beyond the strong-inversion threshold, a large mutual channel conductans, a S-shaped curves in the linear-region (ID-VG) and a small saturation current (ID-VD) are shown. These results are different from the characteristics of a singlecrystalline thin film MOSFET's and are illustrated from the effects of the electron trapping at grain-boundaries. We could, therefor, treat polycrystalline thin film MOSFET's distinct from singlecrystalline one.

1. はじめに

近年、集積回路技術の進歩に伴い、サブミクロンオーダーの微細加工によるデバイスの開発が要求されるにいたり、薄膜デバイスの研究が、さかんである。その中で、半導体薄膜デバイスにおいては、従来のデバイスが、半導体バルク基板であるのに対し、絶縁性物質基板を用いていることにより、素子間分離、寄生容量などの点において、従来のデバイスより有利であるため、よりいっそう“高密度集積化”、“高速化”されたデバイスを開発することが可能となる。

しかし、絶縁性物質基板を導入したことにより、結晶不整合によるエピタキシャル層の品質低下が問題になってきた。結晶不整合により生じた結晶粒界は、デバイスの電気特性に、様々な影響を及ぼす。よって、結晶粒界を考慮したデバイスの研究は、半導体薄膜デバイスの開発に、有意義であろうと思われる。ソーラーセルなどのように、結晶粒界の影響が、かなり解明されているデバイスはある。しかし、まだ解明されていないデバイスの方が多いと思われる。そこで、本研究においては、半導体薄膜デバイスとして、MOSFET を取り上げ、結晶粒界が MOSFET の素子特性に及ぼす影響について、結晶粒界をモデル化することにより、一次元数値解析を試みたので、得られた結果を報告する。

2. 解 析

解析を行うに当り、規格化エネルギーを定義する。座標軸は、図1に示す。

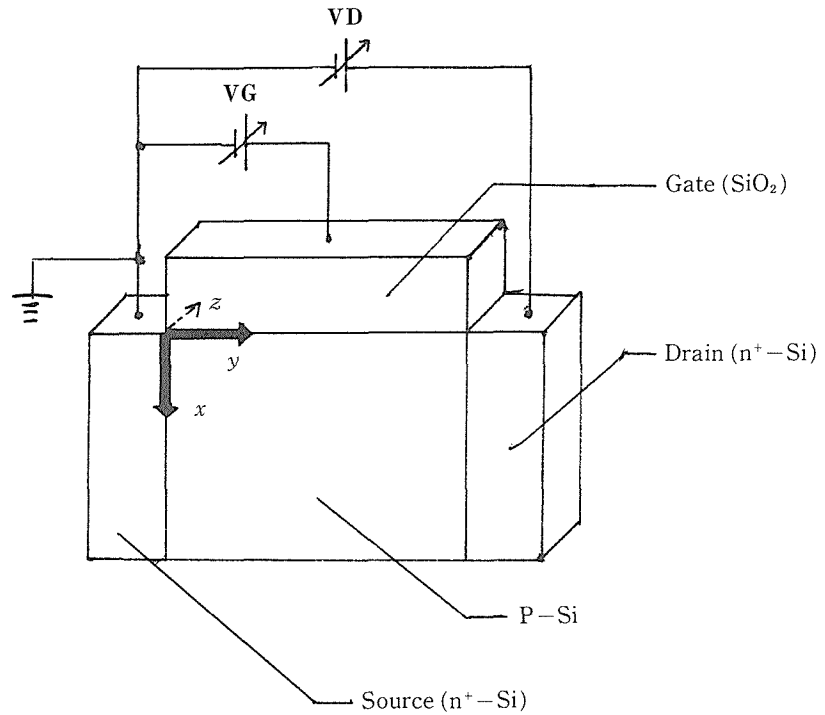


図1

$E_i(x, y)$: 真性フェルミエネルギー (mid gap energy)

E_F : バルク内フェルミエネルギー (一定値)

$E_n(x, y)$: 電子擬フェルミエネルギー

E_{ib} : バルク内 E_i

規格化エネルギー "U" を次のように定義する。

$$\begin{aligned} U(x, y) &= [E_{ib} - E_i(x, y)]/kT & U_s(y) &= U(0, y) \\ U_n(x, y) &= [E_{ib} - E_n(x, y)]/kT & U_F &= [E_{ib} - E_F]/kT = \ln(N_A/n_i) \end{aligned}$$

k : ボルツマン定数, T : 温度, N_A : アクセプタ濃度, n_i : 真性キャリア濃度

2.1 単結晶 LONG-CHANNEL MOSFET の単純化された理論

LONG-CHANNEL MOSFET のドレイン電流の表現式は、二重積分による表現式¹⁾が、一般的に用いられている。しかし、精度を落さずに、積分表現をはずすことが可能であることが報告²⁾された。それによると、MOSFET が Flat. Band であると仮定した場合のドレイン電流 $I_{D(SC)}$ の表現式は、ゲート電圧 V_G 、チャネル長 L 、ゲート幅 Z 、ドレイン電圧 V_D 、とし、ソース電位を基準電位に取ると、次式のようにになる。(n-channel を仮定)

$$\left. \frac{\partial^2 \Psi}{\partial x^2} \right|_{(1)} \simeq \frac{q}{K_S \epsilon_0} (\bar{n}(y) + N_A) \quad (6)$$

(結晶粒界は、半導体表
面に垂直であると仮定)

ここで、 $\bar{n}(y)$ 、 N_A とともに、単位体積当たりの濃度である。

(2)の領域 (Grain-Boundary の影響が及んでいる領域) においては、電界の y 方向成分は、Grain-Boundary における電子トラップにより生じる。電子トラップは(2)の領域をほとんど空乏化させると仮定 (空乏近似) すると、ポアソンの式は

$$\left. \frac{\partial^2 \Psi}{\partial x^2} \right|_{(2)} + \left. \frac{\partial^2 \Psi}{\partial y^2} \right|_{(2)} \simeq \frac{q}{K_S \epsilon_0} N_A \quad (7)$$

この近似は、Grain-Boundary Potential Barrier の高さが高い場合によく成り立つ。実際に、Barrier が高いと、ドレイン電流に重要な影響を与えると考えられる。

本研究は、一次元モデルを仮定しているため、電子トラップの影響に仮定を与える。

電子トラップは、近似として、電子の流れに垂直な x 方向の電界に、ほとんど影響を与えないと仮定する。式で表わすと

$$\left| \left. \frac{\partial^2 \Psi}{\partial x^2} \right|_{(1)} - \left. \frac{\partial^2 \Psi}{\partial x^2} \right|_{(2)} \right| \ll \left| \left. \frac{\partial^2 \Psi}{\partial y^2} \right|_{(2)} \right| \quad (8)$$

この近似は、強反転領域においては、よく成り立つが、弱反転及び飽和領域においては、荒い近似となる。

(6)~(8)より

$$\left. \frac{\partial^2 \Psi}{\partial y^2} \right|_{(2)} \simeq - \frac{q}{K_S \epsilon_0} \bar{n}(y) \quad (9)$$

$$(9)の境界条件は \quad \Psi(x, y=0) = \Psi_{(1)}(x), \quad \left. \frac{\partial \Psi}{\partial y} \right|_{y=0} = 0 \quad (10)$$

($\Psi_{(1)}(x)$ は領域(1)の Potential)

(9)を(10)の境界条件のもとで解くと

$$\Psi(x, y) \Big|_{(2)} \simeq - \frac{q \bar{n}(y)}{2 K_S \epsilon_0} y^2 + \Psi_{(1)}(x) \quad (11)$$

(11)より、ソース側からみた Potential・Barrier の高さ Ψ_{BL} は

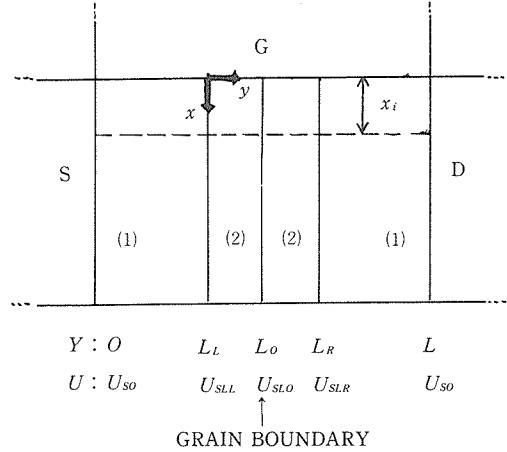
$$\Psi_{BL} = \Psi_{(1)}(x) - \Psi(x, W_L) \simeq \frac{q \bar{n}(y) W_L^2}{2 K_S \epsilon_0} \quad (12)$$

同様に、ドレイン側からみた Potential・Barrier の高さ Ψ_{BR} は

$$\Psi_{BR} \simeq \frac{q \bar{n}(y) W_R^2}{2 K_S \epsilon_0} \quad (13)$$

一方、 W_L 、 W_R の範囲内に存在した電子が、Grain-Boundary にトラップされたので、トラップされた単位断面積当たりの電荷を Q_{GB} とすると

$$Q_{GB} = -q \int_{L_L}^{L_R} \bar{n}(y) dy \simeq -q \bar{n}(L_0) (W_L + W_R) \quad \left(\begin{array}{l} \text{結晶粒界の} \\ \text{位置は} \\ y = L_0 \end{array} \right) \quad (14)$$



この電荷は、エネルギーギャップ内に散在したエネルギー準位にトラップされているが、本研究においては、トラップ準位を単一のエネルギー準位 E_T (mid gap energy に等しいと仮定) に、単位断面積当たり、 N_T [個] 存在すると仮定すると、 Q_{GB} は、次式のように表現される。

$$Q_{GB} = \frac{-qN_T}{1 + \frac{1}{2} \exp\left\{\frac{[E_T - E_F]_{y=0}}{kT}\right\}} \quad [E_T - E_F]_{y=0} \simeq q\psi_{BL} - kT \ln(\bar{n}(L_0)/n_i) \quad (15)$$

(14), (15)より

$$-q\bar{n}(L_0)(W_L + W_R) = \frac{-qN_T}{1 + \frac{1}{2} \exp\left\{\frac{q\psi_{BL} - kT \ln(\bar{n}(L_0)/n_i)}{kT}\right\}}$$

(12), (13)を(16)に代入し、 $\psi_{BL}/V_T = U_{BL}$ $\psi_{BR}/V_T = U_{BR}$ を用いると、

$$\left. \begin{aligned} \sqrt{2k_s \epsilon_0 q \bar{n}(L_0)} V_T (\sqrt{U_{BL}} + \sqrt{U_{BR}}) &= \frac{qN_T}{1 + \frac{1}{2} \exp\{U_{BL} - \ln(\bar{n}(L_0)/n_i)\}} \\ U_{BR} = U_{BL} + U_{SLR} - U_{SLL} &\quad \left(\begin{array}{l} U_{SLL} : U_s(L_L) \\ U_{SLR} : U_s(L_R) \end{array} \right) \end{aligned} \right\} \quad (17)$$

(17)より Grain-Boundary Potential Barrier の高さを求める。

2.4 結晶粒界を考慮したドレイン電流の計算

図2において、 $0 < y < L_L$, $L_R < y < L$ の範囲では、2・1の解析が成立する。よって、それぞれの範囲におけるドレイン電流 $I_{D(PC)}$ は

$$0 < y < L_L : I_{D(PC)} = \frac{V_T^2 \mu_n Z C_0 x_0^1}{L_L L_D} \left[\frac{1}{A_0} \{(U_G + 1)(U_{SLL} - U_{SO}) - \frac{1}{2}(U_{SLL}^2 - U_{SO}^2)\} + e^{\frac{U_F}{2}} [\sqrt{U_{SLL} - 1} - \sqrt{U_{SO} - 1} - \frac{2}{3} \{(U_{SLL} - 1)^{3/2} - (U_{SO} - 1)^{3/2}\}] \right] \quad (18)$$

$$L_R < y < L : I_{D(PC)} = \frac{V_T^2 \mu_n Z C_0 x_0^1}{(L - L_R) L_D} \left[\frac{1}{A_0} \{(U_G + 1)(U_{SL} - U_{SLR}) - \frac{1}{2}(U_{SL}^2 - U_{SLR}^2)\} + e^{\frac{U_F}{2}} [\sqrt{U_{SL} - 1} - \sqrt{U_{SLR} - 1} - \frac{2}{3} \{(U_{SL} - 1)^{3/2} - (U_{SLR} - 1)^{3/2}\}] \right] \quad (19)$$

$L_L < y < L_R$ の範囲においては、2・1の解析は成立しない。そこで、本研究においては、室温での状態を考慮し、Grain-Boundary を通過する電流は、Thermonic Emission Current によるものであると仮定すると、ドレイン電流は、

$$L_L < y < L_R : I_{D(PC)} = \frac{A^* T^2 Z x_i}{N_0} \bar{n}(L_0) \exp(-U_{BL}) [1 - \exp\{-(U_{SLR} - U_{SLL})\}] \quad (20)$$

N_0 : 伝導体実効密度 A^* : 実効リチャードソン定数

いままで行ってきた解析をまとめると、次のようになる。

$$I_{D(PC)} = \frac{V_T^2 \mu_n Z C_0 x_0^1}{L_L L_D} \left[\frac{1}{A_0} \{(U_G + 1)(U_{SLL} - U_{SO}) - \frac{1}{2}(U_{SLL}^2 - U_{SO}^2)\} + e^{\frac{U_F}{2}} [\sqrt{U_{SLL} - 1} - \sqrt{U_{SO} - 1} - \frac{2}{3} \{(U_{SLL} - 1)^{3/2} - (U_{SO} - 1)^{3/2}\}] \right] \quad (21)$$

$$I_{D(PC)} = \frac{A^* T^2 Z x_i}{N_0} \bar{n}(L_0) \exp(-U_{BL}) [1 - \exp\{-(U_{SLR} - U_{SLL})\}] \quad (22)$$

$$\begin{cases}
I_{D(PC)} = \frac{V_T^2 \mu_n Z C_o x_o^1}{L_{L1} L_D} \left[\frac{1}{A_o} \{ (U_G + 1)(U_{SLL1} - U_{So}) - \frac{1}{2} (U_{SLL1}^2 - U_{So}^2) \} + \right. \\
\quad \left. e^{\frac{U_F}{2}} [\sqrt{U_{SLL1} - 1} - \sqrt{U_{So} - 1} - \frac{2}{3} \{ (U_{SLL1} - 1)^{3/2} - (U_{So} - 1)^{3/2} \}] \right] \\
\vdots \\
I_{D(PC)} = \frac{V_T^2 \mu_n Z C_o x_o^1}{(L_{LK} - L_{R(K-1)}) L_D} \left[\frac{1}{A_o} \{ (U_G + 1)(U_{SLLK} - U_{SLR(K-1)}) - \frac{1}{2} (U_{SLLK}^2 - U_{SLR(K-1)}^2) \} + \right. \\
\quad \left. e^{\frac{U_F}{2}} [\sqrt{U_{SLLK} - 1} - \sqrt{U_{SLR(K-1)} - 1} - \frac{2}{3} \{ (U_{SLLK} - 1)^{3/2} - (U_{SLR(K-1)} - 1)^{3/2} \}] \right] \\
\vdots \\
I_{D(PC)} = \frac{V_T^2 \mu_n Z C_o x_o^1}{(L - L_{RN}) L_D} \left[\frac{1}{A_o} \{ (U_G + 1)(U_{SL} - U_{SLRN}) - \frac{1}{2} (U_{SL}^2 - U_{SLRN}^2) \} + \right. \\
\quad \left. e^{\frac{U_F}{2}} [\sqrt{U_{SL} - 1} - \sqrt{U_{SLRN} - 1} - \frac{2}{3} \{ (U_{SL} - 1)^{3/2} - (U_{SLRN} - 1)^{3/2} \}] \right] \\
I_{D(PC)} = \frac{A^* T^2 Z x_i}{N_C} \bar{n}(L_{O1}) \exp(-U_{BL1}) [1 - \exp\{-(U_{SLR1} - U_{SLL1})\}] \\
\vdots \\
I_{D(PC)} = \frac{A^* T^2 Z x_i}{N_C} \bar{n}(L_{OK}) \exp(-U_{BLK}) [1 - \exp\{-(U_{SLRK} - U_{SLLK})\}] \\
\vdots \\
I_{D(PC)} = \frac{A^* T^2 Z x_i}{N_C} \bar{n}(L_{ON}) \exp(-U_{BLN}) [1 - \exp\{-(U_{SLRN} - U_{SLLN})\}]
\end{cases} \quad (32)$$

上記の合計 $2N+1$ 本の式、及び、(26)~(31) (30を除く) に対応する各 N 本の式、それに、(24)、(25)、(30)の各 1 本の式、合計 $7N+4$ 本の式を解くことにより、ドレイン電流 I_D が求まる。

3. 結 果

数値計算に使用した各定数の値を記す。

$n_i = 1.6 \times 10^{10}$ [cm ⁻³]	$\epsilon_o = 8.854 \times 10^{-14}$ [F/cm]	$N_C = 2.9 \times 10^{19}$ [cm ⁻³]
$q = 1.602 \times 10^{-19}$ [c]	$K_S = 11.8$	$\mu_n = 800$ [cm ² ·V ⁻¹ ·S ⁻¹]
$V_T = 0.0259$ [V]	$K_o = 3.84$	$N_A = 4.6 \times 10^{14}$ [cm ⁻³]
$T = 300$ [K]	$A^* = 250$ [A·cm ⁻² ·K ⁻²]	$x_o = 2.0 \times 10^{-5}$ [cm]
$L = 0.007$ [cm]	$Z = 0.12$ [cm]	$U_F = 10.2664$
$L_D = 4.595 \times 10^{-3}$ [cm]	$x_o^1 = 6.146 \times 10^{-5}$ [cm]	$A_o = 1.3375 \times 10^{-2}$
$C_o = 1.7 \times 10^{-8}$ [F/cm ²]	$x_i = 100$ [Å]	

3.1 チャンネル内電子濃度分布

図4に示されるように、ソースからドレインに向うに従って、電子濃度が減少している。(5)による電子濃度の計算の限界は、 $V_G \approx 0.8$ [V] 程度にある。 $V_G < 0.8$ [V] では、誤差が、かなり大きい。これは(5)を、拡散電流を無視して導出したことによる。 $V_G = 0.8$ [V] は、半導体表面の規格化エネルギー U_s が $U_s = 2U_F$ になる電圧、つまり、強反転が生じる電圧であるため、(5)による計算は、弱反転領域では成り立たないことがわかった。

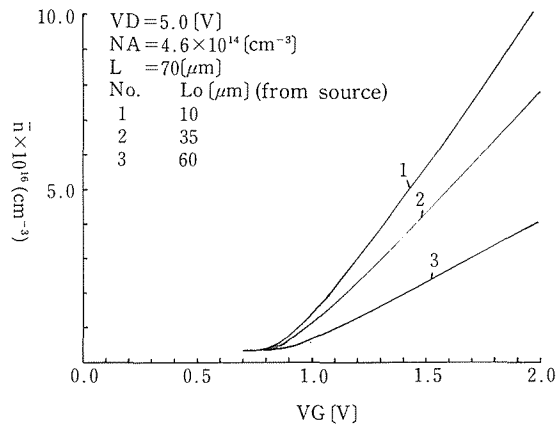


図 4

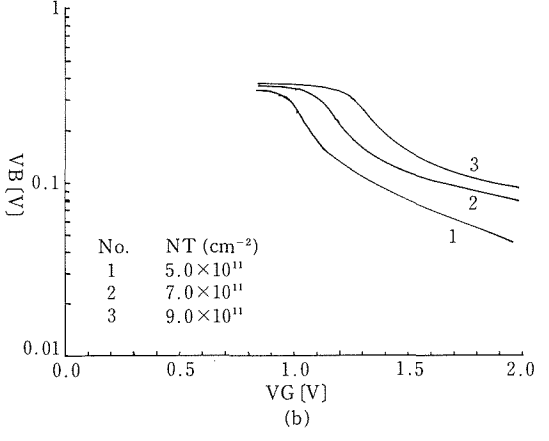
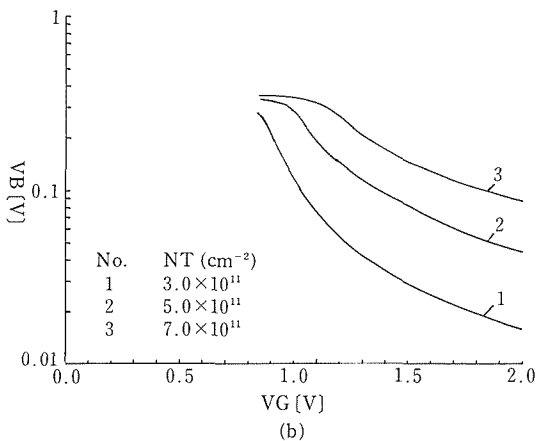
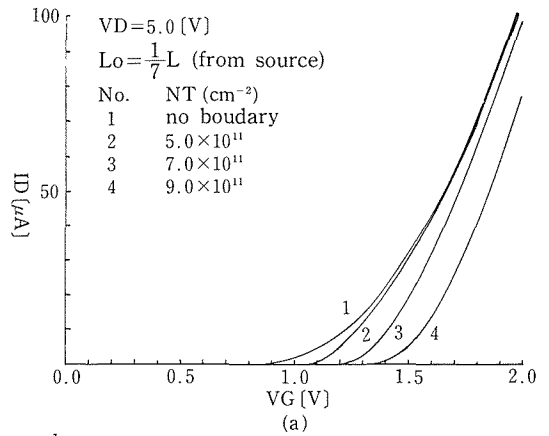
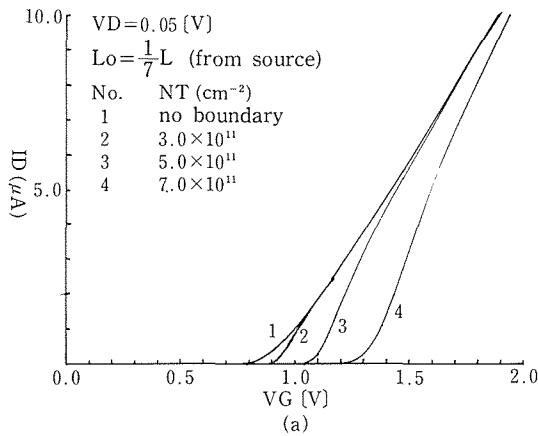


図 5

図 6

3.2 トラップ濃度依存性

図 5, 6 では, I_D - V_G 特性のトラップ濃度 (N_T) に関する依存性を示した。図 5, 6 は, それぞれ, $V_D = 0.05$ [V], $V_D = 5$ [V] の場合で, 結晶粒界の位置は, 両図ともにソース端から 10 (μm) である。図 5, 6 の(a)図より, N_T が大きくなる程, I_D は小さくなり, 結晶粒界の影響

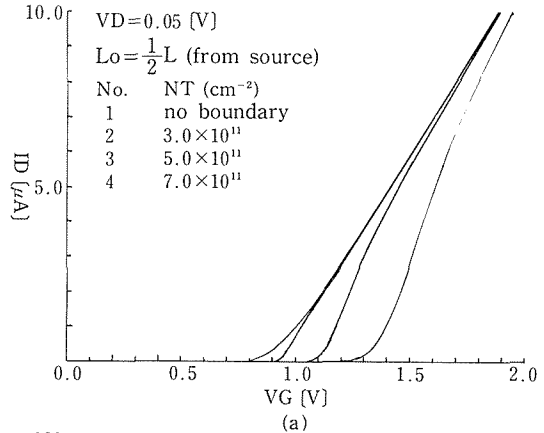
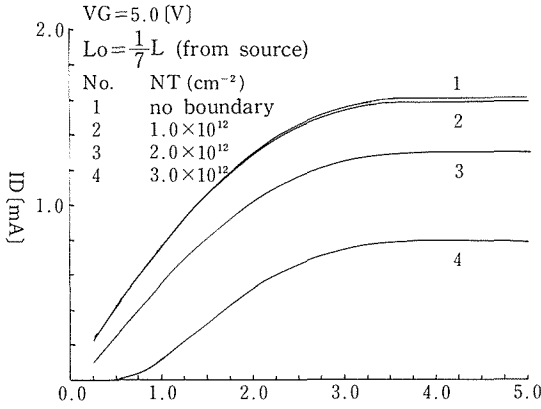


図 7

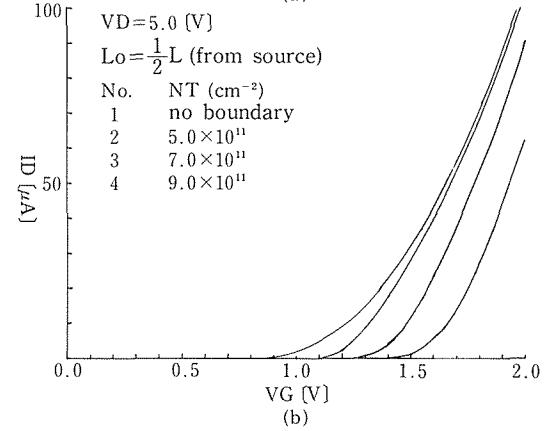


図 8

を受けている。両(a)図において、No. 2, 3, 4 の“ターン・オン”電圧は、No. 1 のそれより大きい。これは、No. 2, 3, 4 のターン・オン電圧は“キャリア移動度しきい電圧 (V_{μ})”を意味し、No. 1 のターン・オン電圧は、“強反転を起こす電圧 (V_{SI})”を意味しており、 V_{μ} と V_{SI} が異なっていることを意味している。 $V_{SI} < V_G < V_{\mu}$ では、 \bar{n} が小さく、そのため、(26)より、 $V_B (= U_{BL} \cdot V_T)$: ソース側から見た Potential-Barrier の高さを、単位として、[V] で表現したものが大きくなり、結果として、ドレイン電流を抑圧するため、ほとんど、電流は流れない。 $V_{\mu} < V_G$ では、 \bar{n} が十分大きくなり、 V_B が小さくなるため、ID は流れ出す。 $V_{\mu} \ll V_G$ では、 V_B は十分に小さく、ID に影響を与えないため、ID は、No. 1 (結晶粒界を含んでいない)の曲線に漸近していく。両(a)図より、相互コンダクタンス $g_m (\partial I_D / \partial V_G)$ を求めると、 $V_{\mu} < V_G$ では、No. 2, 3, 4 の方が、No. 1 より大きいことがわかる。このことは、結晶粒界を含んだ MOSFET の特徴の一つである。また、両(a)図の相違点は、図 5 (a)の No. 2, 3, 4 は“S 字形カーブ”を描いて No. 1 に漸近しているが、図 6 (a)では、それが見られない点である。よって、結晶粒界を含んだ MOSFET は、線形動作領域において、“S 字形特性”になることがわかる。

図 7 は、ID-VD 特性のトラップ濃度依存性を示した。 $V_G = 5$ [V], 結晶粒界の位置は、図 5, 6 と同じである。 N_T が大きくなる程、飽和電流は小さくなることがわかる。

図 5, 6, 7 (b)図において、 V_B は、 V_G 及び V_D が増加すると一定値に近づくが、この取束値は、(26)より、 $\bar{n}(V_G, V_D) \rightarrow \infty$ として求められ、 $V_B(\bar{n} \rightarrow \infty) = qN_T^2 / 8K_s \epsilon_0 \bar{n}$ となる。

3.3 結晶粒界の位置による影響

図8は、チャンネルの中央（ソース端から $35(\mu\text{m})$)に Grain-Boundary が存在する場合の $\text{ID}-\text{VG}$ 特性で、図5, 6の(a)に対応している。(8)の近似が、ドレインに近づく程、荒くなる傾向にあるので、図5, 6と図8を単純に比較できない。しかし、あえて、両図を比較すると、図8に示される ID は、図5, 6の ID よりも、全体的に小さくなっていることがわかる。よって、結晶粒界が、ドレインに近い位置に存在する程、ドレイン電流に与える影響は大きくなるように思われるが、具体的な結論は、2次元数値解析を試みないと、どのようになるのか、わからない。

3.4 結晶粒界の個数による影響

図9は、Grain-Boundary の個数 (N_{GB}) による影響を示した。 $N_T=3.0 \times 10^{11} [\text{cm}^{-2}]$ の Grain-Boundary が、等間隔に、1, 10, 50, 100(個)存在する場合の特性である。 N_{GB} が増加する程、 ID は小さくなっている。図よりわかる特徴は、図5と同様である。 N_{GB} が増加する程、キャリア移動度しきい電圧 V_μ は大きくなり、 $V_\mu < V_G$ では、相互コンダクタンスも大きくなる。また、特性曲線曲線が、“S字形”特性になっていることも、図5と同様である。

キャリア移動度しきい電圧 V_μ は、線形動作領域に限定した場合、次式により表現されることが報告³⁾されている。

$$V_\mu = V_{S1} + \frac{\frac{q^3 x_i N_T^2}{8kTK_s \epsilon_o C_o}}{2 + \ln \left[\frac{0.9A^* TL}{kN_C \mu_n N_{GB}} \right]} \quad (N_{GB} \geq 1)$$

上式は、本研究により得られた、図5および図9から読みとった V_μ の値とよく一致していることがわかる。

4. む す び

本研究により、結晶粒界を含んだ薄膜 MOSFET に関してわかったことは、以下のことである。

1. 線形動作領域においては、多結晶薄膜 MOSFET の $\text{ID}-\text{VG}$ 特性は、“S字形”になる。
2. 二電極構造のデバイスと、結晶粒界の性質が異なり、薄膜 MOSFET では、“ゲート電圧”により、結晶粒界の影響が大きく変化する。
3. 多結晶 MOSFET は、単結晶 MOSFET に比べ、相互コンダクタンスが、小さくなると考えられているが、結晶粒界を工夫して利用すれば、単結晶よりも、相互コンダクタンスを大きくすることができる。
4. 多結晶 MOSFET は、単結晶 MOSFET に比べて、 $\text{ID}-\text{VG}$ 特性の“ターン・オン電圧”が大きくなり、 $\text{ID}-\text{VD}$ 特性の飽和電流が小さくなる。したがって、実際に薄膜 MOSFET を作成し、なんらかの実験を行った場合、得られたデータに、結晶粒界の影響が含まれている可能性があるので、データを考察する際には、注意が必要である。

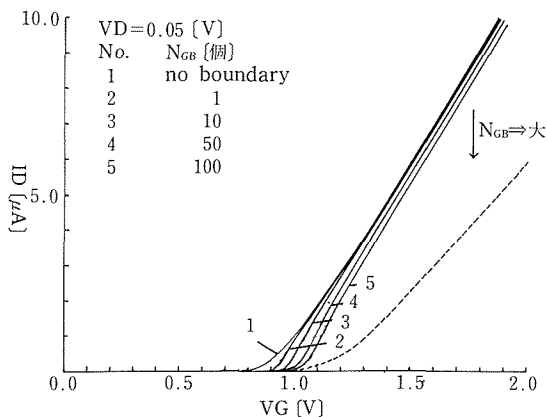


図9

今回の数値解析法では、弱反転領域の解析が行えず、飽和領域における十分な結果が得られないなどの問題点があった。この問題の解決のためにも、今後、結晶粒界を考慮した MOSFET の 2次元数値解析が、課題として残されている。

参考文献

- 1) H. C. Pao and C. T. Sah : Solid-State Electron, 9 (1966), P 927
- 2) R. F. Pierret and J. A. Shields : Solid-State Electron, 26 (1983), P 143~147
- 3) J. G. Fossum and A. O-Conde : IEEE Trans. Electron Devices, ED-30 (1983), P 933~940
- 4) H. S. Lee : Solid-State Electron, 24 (1981), P 1059~1066
- 5) S. M. Sze : 半導体デバイスの物理 (2), コロナ社