HOKKAIDO UNIVERSITY

Title	容量過渡解析によるAl2O3/native oxide/InP MIS構造の評価
Author(s)	増田, 宏; 何, 力; 長谷川, 英機 他
Citation	北海道大學工學部研究報告, 132, 89-99
Issue Date	1986-07-31
Doc URL	https://hdl.handle.net/2115/41991
Type	departmental bulletin paper
File Information	132_89-100.pdf

Hokkaido University Collection of Scholarly and Academic Papers : HUSCAP

北海道大学工学部研究報告
第132号（昭和61年）

Bulletin of the Faculty of Engineering,
Hokkaido University. No. 132 (1986)

容量過渡解析による Al_2O_3/native oxide/InP MIS構造の評価

増田　宏*　何　力*　長谷川英機*　沢田　孝幸*　大野　英男*

（昭和61年3月31日受理）

Characterization of Interface Properties of Al_2O_3/native oxide/InP MIS Structure by Capacitance Transient Analysis

Hiroshi MASUDA, Li HE, Hideki HASEGAWA,
Takayuki SAWADA and Hideo OHNO

(Received March 31, 1986)

Abstract

Interface properties of Al_2O_3/native oxide/InP structure are characterized by detailed examination of capacitance transient using C-t measurements and Isothermal Capacitance Transient Spectroscopy (ICTS). The results indicate that the interface states responding to injection pulse are distributed spatially and energetically. Those states are shown to exist below Ec and not above. This supports our"Spatially Distributed Interface State Model."

It is also shown that there are two peaks in the spatial distribution of the interface states.

1．諸　言

今日の情報化社会の発展には目覚しいものがある。その基礎となっているのはSi集積回路の驚くほど速い進歩にあるのは疑う余地がない。情報化社会が更に発展していくのに従い処理すべき情報量も飛躍的に増加すると考えられ，より高速動作する集積回路が求められている。III－V族化合物半導体には，GaAs, InP等Siに比べ高い電子移動度と大きな最大電子速度を有するものがあり，これを用いたMESFET (Metal Semiconductor Field Effect Transitor)，MISFET (Metal Insulator Semiconductor FET) は超高速集積回路用デバイスとして研究が盛んに行われている。

III－V族化合物半導体を用いた超高速デバイスの研究ではGaAsMESFETが最も進んでいる。MESFET単体としては，すでにマイクロ波増幅用として実用化されており，集積回路についても1Kビット SRAMやフリップフロップ等の論理ICが製品化されている。また，AlGaAs/GaAsヘテロ接合を用いたHEMT (High Electoron Mobility Transistor) やHBT (Hetorojunction Bipolar Transistor) もGaAs MESFET以上の高速動作が期待できることから盛んに研究が行われている。

しかし，GaAs MESFETではエンハンスメント形FET（E－FET）の駆動力が小さく，高集積化に適するE/D形DCFLゲートを用いたLSIでは期待されるほど高速動作が行われないことや論理振幅が小さく雑音余裕を大きくとれない等の問題がある。また，GaAs MESFETを高密度に集積化した場合，サイドゲート現象が見られ素子間分離の問題も生じている。

＊　電気工学科　電気物性工学講座

一方，InP MISFETに代表されるMIS形ゲートを用いたFETについても研究が盛んに行われている。GaAs MISFETは，半導体－絶縁体界面制御が非常に困難であるが，InP, InGaAsでは，伝導帯付近で比較的界面準位密度の低い半導体－絶縁体界面が得られることから，反転形，蓄積形のMISFETが試作され，高移動度のMISFETが製作出来ることが示されており[1),2)]，また，小規模の集積回路も試作されている[3)]。

化合物半導体MISFETを用いた集積回路とGaAs MESFETを用いた集積回路を比較すると，MISFETを用いた場合，次のような利点がある。

1）MISFETが製作できるということは良好な半導体－絶縁体界面が得られるということであり，これにより良質な不活性化（パッシベイション）がなされる。LSI, VLSIと集積度を上げると素子間分離の問題が生じてくる。GaAs, InPでは半絶縁性基板を用いて素子間分離を行っているが，GaAsの場合1－3 kV/cmの電界で絶縁破壊が起きることが既に報告されており，最近，GaAs MESFETにおいてサイドゲート現象が生じることが問題になっている。

我々は，サイドゲート現象の原因が界面準位（表面準位）にあり，なだれ破壊により多数の電子－正孔対が発生し基板の深い準位に捕獲されるために生じるというモデルを提案している。このモデルではInP MISFETのように界面準位密度が小さいものではサイドゲート現象が見られないことが予想され，実験的にも確認されている[4)]。このことからGaAs　MESFETよりもInP MISFETの方がVLSIに向いていると考えられる。

2）駆動力の点でInP MISFETの方がGaAs　MESFETよりもすぐれていると考えられる。GaAs MESFETでは，SSIレベルではリング発振器の伝達遅延時間が10 psecを切るなど高速動作が既に確認されているが，LSI, VLSIレベルになると期待されるほど高速動作しない。この理由はSiバイポーラトランジスタと比較した場合，駆動力が小さいことにある。GaAs MESFETで駆動力が上がらない理由は，FETという2次元的にしか電流が流れない構造的な理由に加えて，ゲートにショットキー接触を用いているため大きなゲート電圧をかけられない点にある。一方，MISFETではゲートは絶縁膜をはさんだ形をしており，GaAs MESFETに比べ大きな電圧を印加でき，電界効果により面電荷密度を上げることができる。

3）MISFETの場合，GaAs MESFETに比べると過度のしきい値電圧制御の必要がなく，歩留りが向上すると考えられる。GaAs MESFETの場合，ゲート電圧は拡散電位よりも小さい値で使用するため，大きな電圧をかけることができない。そこで，特にエンハンスメント形MESFETの場合しきい値電圧は0 V付近に精密に制御する必要があり，現在，この困難をともなうしきい値電圧制御をいかに達成するか研究が行われている。一方，MISFETでは大きなゲート電圧をかけることができ，GaAs MESFETほどのしきい値電圧制御の必要がない。

4）MISFETの場合，その構造，特性がSi MOSFETと類似していることから，Si MOSFET集積回路の膨大なCAD資産を利用することができる。

このような利点を有するにもかかわらず化合物半導体MISFETが実用化されないのは，SiO_2/Si系のような優れた界面と良質な絶縁膜が得られていないためである。界面の品質が劣ることが，MISFETの最大の問題点であるドリフト現象を引き起こしている。このドリフト現象の存在が化合物半導体MISFETの実用化を困難なものにしており，多くの研究者がドリフト現象の原因や機構，その抑制法について絶縁膜の形成法も含めて研究を行っている。

我々は，ドリフト現象の機構として，空間的，エネルギー的に分布した界面準位へのトンネリングを介した捕獲により生ずるというモデルを提案してきた[5)]。このようなドリフト現象についてより多くの情報を得るには，C－V法などの静的な特性評価法よりも容量の過渡解析のような動

的特性について調べる必要があると考えられる。

今回，我々は過渡容量解析法の一つである ICTS (Isothermal Capacitance Transient Spectroscpy) 法[6] を用いて半導体－絶縁体界面の特性を調べ，我々のモデルの妥当性を示した。

2．ICTS 法

2．1　ICTS 法の原理[7]

ICTS 法は，等温下において MIS 容量素子の過渡解析を行ない，界面準位の性質を明らかにする方法の一つである。MIS 容量素子に対しては，金属ゲートに図1（a）に示すパルスを注入することにより $V=V_p$ の状態でフェルミレベルより下の界面準位が電子で満たされ，$t=0$ で $V=V_a$ に変化させたことによりフェルミレベルが下がり、下がったフェルミレベルより上のエネルギーレベルにある界面準位に捕獲されている電子は，その準位に固有の時定数 τ で放出される。このため，容量は図1（b）に示すように変化し，この容量の応答波形を解析することにより界面準位密度分布や時定数分布を知ることができる。準位に捕えられている電子数を $g(t)$ とすると，$g(t)$ は指数関数的に変化し

$$g(t)=g_o\,exp(-t/\tau) \tag{1}$$

と表すことができる。また，$S(t)$ として

$$|s(t)|=\left|t\cdot\frac{dg}{dt}\right| \tag{2}$$

を考えると，$S(t)$ は $t=\tau$ で最大値 g_o/e をとり，$S(t)$ を求めることにより g_o を推定できる。

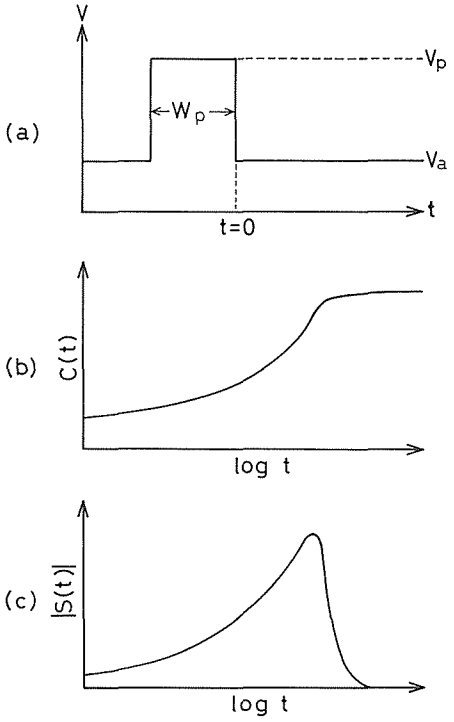

図1　(a)注入パルス　(b)過渡容量
(c) ICTS スペクトル

一方，MIS 容量素子の容量は捕獲されている電子数の関数であり，MIS 構造に対して $f(t)$ を

$$f(t)=\frac{1}{C(t)^2}-\frac{1}{C(\infty)^2} \tag{3}$$

と定義すると，$f(t)$ と電子数 $Q_{ss}(t)$ の関係は次のように表せる。

$$f(t)\propto\{Q_{ss}(t)-Q_{ss}(\infty)\} \tag{4}$$

ここで，t はフェルミレベルが変化したときを0とした時刻，$C(t)$ は時刻 t での容量，$Q_{ss}(t)$ は時刻 t において界面準位に捕獲されている電子による電荷量である。（4）式を見ると，単一エネルギーレベルの準位の場合，$Q_{ss}(\infty)=0$ となり，Q_{ss} は（1）式に対応している。従って容量の過渡変化を見ることにより，準位密度を推定することができる。時定数が複数の場合には，$g(t)$ の重合せたものと考えられ容量の過渡変化から準位の時定数分布も知ることができる。ICTS 法はこのような原理を基にして考えられたものである。

今，$f(t)$ として（3）式を用いると，ICTS 信号 $S(t)$ は（2）式同様

$$S(t)=t\cdot\frac{df}{dt} \tag{5}$$

で定義される。図1(b)を(4)式により処理することにより，図1(c)が得られる。ICTS信号$S(\tau)$と時定数τを持つ界面準位密度$N_{ss}(\tau)$との関係は

$$N_{ss}(\tau)=-\frac{\varepsilon_s N_D C_{ox} S(\tau)}{2kT}\cdot\frac{1}{F(E,\Psi_s(0))-F(E,\Psi_s(\infty))} \tag{6}$$

で表わされる。ここで，ε_sは半導体の誘電率，N_Dは半導体のドナー密度，C_{ox}は絶縁膜容量，kはボルツマン定数，Tは温度，$F(E,\ \Psi_s(t))$は分布関数である。

ICTS法とDLTS法を比較した場合，ICTS法の利点としてDLTS法が繰り返しパルスを用いるのに対して，ICTS法では1回の注入パルスで測定できる点が揚げられる。InPMIS界面のようなドリフト現象が見られる系では，界面の初期状態を一定にして界面評価の実験をすることが重要となる。つまり，フェルミレベルより上のエネルギーレベルにある界面準位から電子がすべて放出された状態で測定することが重要になり，測定に繰り返しパルスを用いた場合，十分，電子を放出させる前に次のパルスが注入され，界面の初期状態を変化させながら測定している可能性があり，界面特性を正しく評価していない危険が生じる。一方，ICTS法では，1回の注入パルスで測定できるため界面の初期状態を常に同じにすることができ，これが，今回，InP MIS構造の評価にICTS法を用いた最大の理由である。

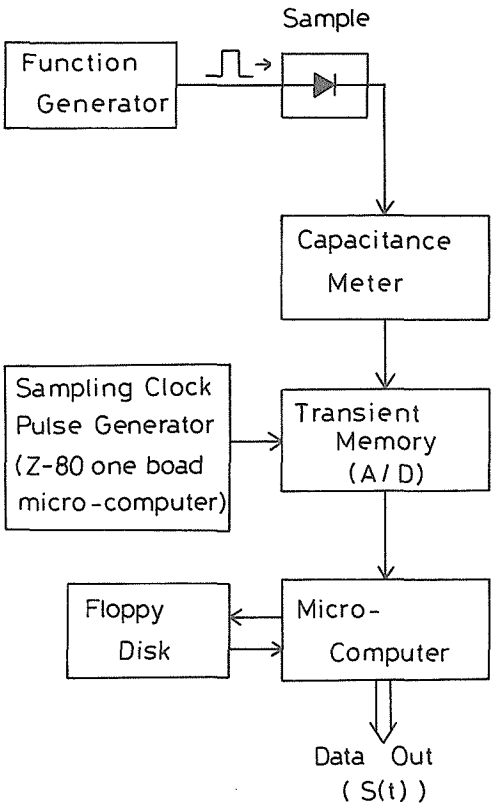

図2　ICTS測定系

2．2　ICTS測定系

今回，実験に用いたICTS測定系の概略を図2に示す。ICTS信号は，試料にパルス電圧を印加したときの容量の変化を測定し，コンピュータにより信号処理を行うことにより求めるものである。そこで，MIS容量素子にファンクションジェネレータ（NF回路設計ブロック，FG−163）により図1(a)に示すパルス電圧を印加する。このときの容量の変化を容量計（Boonton, Model 72B）で測定する。容量計から出力される容量に比例したアナログ信号をサンプルしトランジェントメモリ（川崎エレクトロニカ，TMR-10）に入力，記憶させる。このときのサンプリングクロックパルスは，ワンボードマイクロコンピュータによりサンプル間隔が対数的に増加するように制御したパルス発生器からトランジェントメモリに供給される。トランジェントメモリに記憶されたデータはマイクロコンピュータ（富士通，FM−11，16β）に移され，データ処理を行いICTS信号が得られる。データ処理はサンプルしたデータを最小2乗法による多項式近似，または，移動平均処理を行うことにより雑音成分を除去し，ICTS信号を求めた。

3　MIS 容量素子の構造および作製法

今回の実験で用いた試料は陽極酸化 Al_2O_3/native oxide 二重膜を絶縁膜として用いた InP MIS 形容量素子である。試料の構造を図 3 に示す。基板は n 形 InP を用い，裏面にはオーミック電極を形成してある。基板表面の絶縁膜には Al_2O_3/native oxide 二重絶縁膜を用い，絶縁膜上に Al で金属ゲート電極を形成してある。

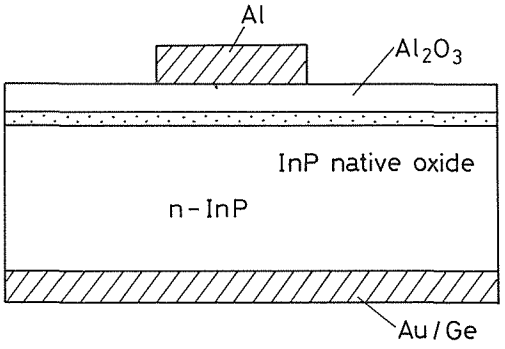

図 3　MIS 容量素子の構造

試料製作工程は次の通りである。

1）n 形 InP 基板裏面に Au/Ge を真空蒸着し熱処理を行いオーミック電極を形成する。

2）基板を有機溶剤を用いて超音波洗浄し，H_2SO_4：H_2O_2：H_2O=3：1：1のエッチング液を用いて基板表面を軽くエッチングした後，Alを真空蒸着する。次に AGW（Anodization in mixed solutions of Glycole and Water）溶液を用いて Al/InP を陽極酸化する。AGW 溶液はアンモニア水により pH=6.2 に調整した酒石酸水溶液とプロピレングリコールを 1 ： 9 の体積比で混合した溶液である。酸化は光を照射しながら行い，Al に引き続いて InP も薄く酸化した。このときの電流密度は 0.2 mA/cm^2 とした。

3）Al を絶縁膜上に真空蒸着し金属ゲート電極を形成する。

実験で用いた InP 基板のキャリア濃度は 1×10^{16}cm^{-3}，Al_2O_3/native oxide の膜厚はそれぞれ 1100 Å，130 Å である。

Al_2O_3/native oxide 二重膜を絶縁膜として用いた場合，熱処理を行うことにより大幅に界面準位が減少し界面特性が改善されることがわかっている[2]が，今回は，ICTS 信号が大きく界面特性について調べやすいように界面準位密度の大きい熱処理前の試料を用いて測定を行った。

4．実験結果

4．1　C－V 測定

作製した試料に対して C－V 特性を調べた結果を図 4 に示す。測定試料は as-grown の状態で，測定周波数は 110 Hz－1 MHz である。また，印加電圧の掃引は 23 mV/s で行った。1 MHz の C－V 曲線に示されたヒステリシスは，界面準位に注入された電子が印加電圧の掃引に対して放出が追いつかないために生じる。また，蓄積側の容量値に周波数分散が見られ，周波数を小さくするに従い容量が大きくなるのがわかる。これは，容量として微分容量を測定しているため，界面準位が応答する低周波では界面準位に充放電する電荷量が増加し，その結果，容量が増加すると考えられる。

4．2　C－t 測定

（1）　バイアス依存性

パルス注入時の電圧 V_p，注入パルス幅 W_p を一定として，印加バイアス V_a を変化させ，C－t 曲線のバイアス依存性を調べた。パルス注入は最後に注入したパルス終了後 25 分後に行った。これによりパルス注入に応答するフェルミレベルより上にある準位は電子を捕獲していない状態を作りだしていると考えられる。

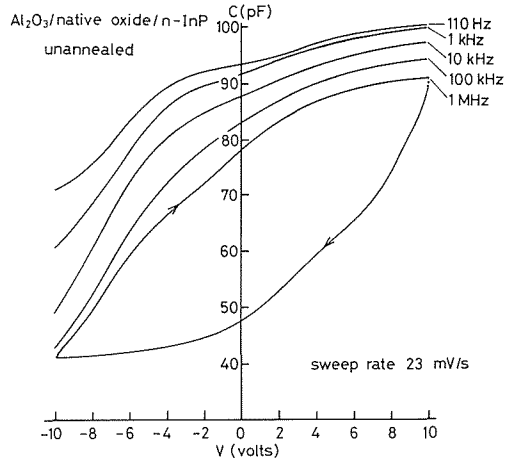

図4　C−V 特性

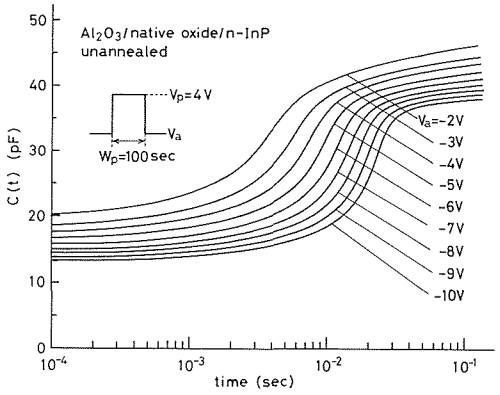

図5　C−t 曲線のバイアス依存性

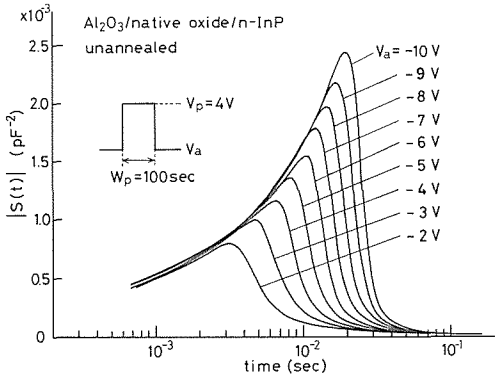

図6　ICTS スペクトルのバイアス依存性

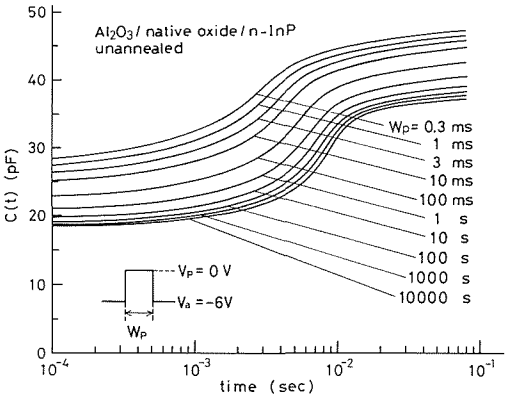

図7　C−t 曲線の注入パルス幅依存性(a)

図5に注入パルスとして V_p=4V, W_p=100 s 一定とし, V_a を−2 Vから−10Vまで変化させたときの C−t 曲線を示す。なお測定は室温で行った。図5からバイアスを深くするに従い C−t 曲線が容量の小さい方にシフトしており，また，容量の変化が急激に小さくなる時刻が遅い方に移動していることがわかる。この C−t 曲線から ICTS スペクトルを求めた結果を図6に示す。これからバイアスを深くするのに従い遅い放出時定数を持つ準位からの放出が見られる。ICTS スペクトルにはバイアスには依存しないピークが表れないことから，応答している準位は連続したエネルギー分布をしていると考えられ，この C−t 曲線はバルクの深い準位からの電子の放出ではなく，界面準位からの電子の放出と考えられる。

また，図5中 V_a=−10 V の曲線に着目すると，10 ms 以前では容量が非常に小さく，t=1ms における容量値を用いて計算すると半導体表面では deep depletion 状態になっていることがわかる。そこで，小数キャリアの発生により容量が変化している可能性があり，この点について検討を行う。deep depletion 状態において単位時間当り空乏層中で発生する正孔の個数 N_h は

$$N_h \leqq \frac{n_i}{\tau_p}(W-W_\infty) \tag{7}$$

なる関係が成り立つ。ここで，n_iは真性キャリア密度，τ_p は正孔の寿命，W は空乏層幅，W_∞は $t=\infty$ における空乏層幅である。τ_p として 10^{-7}s[8] を用いて（7）式から求めた N_h と ICTS スペクトルから求まる単位時間当たり放出される電子数 N_eを比較すると，N_h は N_e に比べて 3 桁から 4 桁小さい。このことから C−t 曲線において小数キャリアの発生が与える影響は小さく，C—t 曲線が界面準位からの電子の放出を反映していることがわかる。

（2）　注入パルス幅依存性

印加バイアス V_a，パルス注入時の電圧 V_p を一定としてパルス幅 W_p を変化させ，C−t 曲線の注入パルス幅依存性を調べた。パルスを注入する際には界面の初期状態を同じにするために，測定を開始する前に 10 数時間，V_a を印加した状態を保ち初期容量値 C_{ini} を決定し，パルス注入後，容量値が C_{ini} に戻った時行った。測定は $V_a=-6$V，$V_p=0$V，測定温度 $T=300$K，$C_{ini}=51.6$ pF として W_pを 0.3 ms から 10000 s まで変化させて行った。

図 7 に C−t 曲線のパルス幅依存性を示す。図 7 からパルス幅が 1000 s と 10000 s の場合でも C−t 曲線に違いが見られ，界面準位への捕獲が飽和していないことがわかる。しかし，C−t 曲線をよく見ると容量の変化が小さくなる $t>10$ ms における容量値にも W_p により大きな違いがあり，このような放出時定数の大きい準位からの放出が $t<10$ ms における C−t 曲線に影響を与えていることも考えられる。そこで，この C−t 曲線から求めた ICTS スペクトルを図 8 に示した。図 8 から ICTS スペクトルのピーク以前を見ると，ICTS スペクトルは W_p が 100 s で飽和していることがわかる。ここでは $t<10$ ms で電荷の放出が終了する準位について検討を行い，$t>10$ ms における容量の過渡応答に寄与する放出時定数の大きい準位については後で検討する。

ICTS スペクトルの $t<10$ ms におけるパルス幅 W_p 依存性では，ICTS スペクトルのピーク以前は $W_p<100$ s で未飽和である。この点については界面準位が界面に局在しているとするモデル（「界面局在モデル」と呼ぶ。）では界面準位への電子の捕獲が数 ms で飽和すると概算されることを考慮すると「界面局在モデル」による説明は不可能である。我々には既に化合物半導体 MIS 構造の界面準位に対するモデルとして「空間分布モデル」を提案してきた。このモデルでは，界面準位はエネルギー的，空間的に分布し，空間分布した界面準位へはトンネリングを介した電子の捕獲，および，トンネリングを介しての電子の放出が行われると考えている。このようなトンネリングを介した捕獲，放出を考えることにより時定数の大きい準位の存在が説明できる。

次に C−t 曲線の $t>10$ ms における注入パルス幅 W_p の依存性について考える。図 9 は $t>$

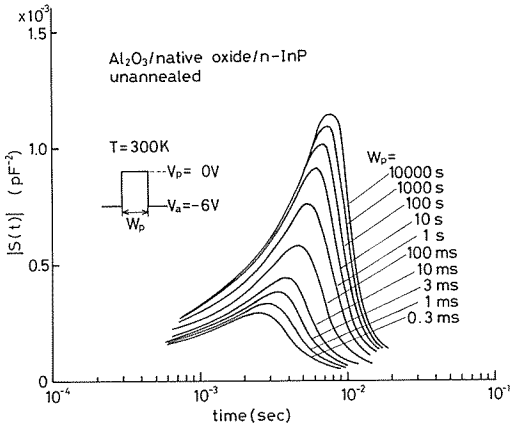

図 8　ICTS スペクトルの注入パルス幅依存性(a)

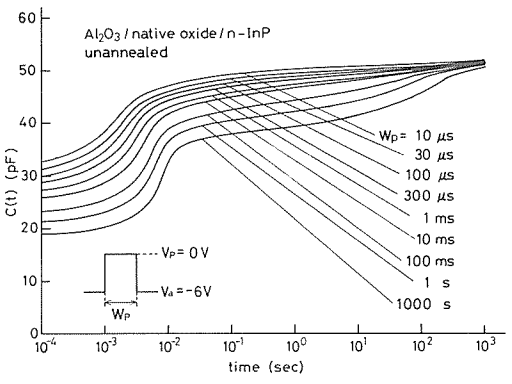

図 9　C−t 曲線の注入パルス幅依存性(b)

1000sまでC－t曲線のW_p依存性を調べた結果を示す。図9から$t>10$msのC－t曲線にも大きなW_p依存性が存在し，W_pが100 ms以上のC－t曲線では$t=100$ s前後において容量の時間変化が小さくなる点が見られる。このC－t曲線から求めたICTSスペクトルを図10に示したが，図10においても$t=100$ s前後にICTS信号が急激に小さくなる点が見られ，これはC－t曲線において容量の時間変化が小さくなる点に対応している。また，W_pが10 ms以下のICTSスペクトルではこのようなICTS信号が急激に減少する点は見られない。

このような非常に大きな放出時定数を持つ界面準位が存在することの説明として，次の2つのモデルが考えられる。1つは，非常に捕獲面積の小さい準位が界面に局在しているというもの，もう1つは，空間的にかなり界面から離れた所に準位が存在するというものである。

第1のモデルでは少なくとも捕獲断面積の違う2種類以上の界面準位が存在し，それらの捕獲断面積は4桁以上違う必要があり，このモデルによる説明は難しい。一方，第2のモデルでは界面からの深さ方向の準位密度分布を適当に仮定することにより説明可能となる。以下に「空間分布モデル」に基づく解釈について説明を行う。

「空間分布モデル」では図11に示すように界面準位密度N_{ss}がエネルギーEと界面からの距離xの関数になっている。空間分布した界面準位への捕獲は，パルス幅W_pの注入パルスによりトンネリングを介して深さx_mまでの準位を埋めるとすると，x_mは次式で表される。

$$x_m=\frac{1}{2\chi_0}\ln(\sigma_n\ v_{th}\ n_s\ w_p) \tag{8}$$

ここで，$2\chi_0$はトンネリング定数，σ_nは界面準位の捕獲断面積，v_{th}は電子の熱速度，n_sは半導体表面での電子密度である。

図11にパルス注入により電子が占有された界面準位の分布している領域をPP′A′Aで示した。パルス注入時にはフェルミ準位はPP′にあり，AA′はバイアスV_aの定常状態におけるフェルミ準位である。なお，ここでは絶縁膜中の電界は考慮していない。

一方，空間分布した界面準位からの放出を考えると，界面準位に捕えられた電子はトンネリングにより界面に達し，熱的活性化により半導体伝導帯に放出される。ことのときエネルギーE，深さxの準位の持つ放出時定数$\tau(E,\ x)$は

$$\tau(E,x)=\frac{1}{\sigma_n v_{th} N_c}\ exp\left(\frac{E_c-E}{kT}+2\chi_0 x\right) \tag{9}$$

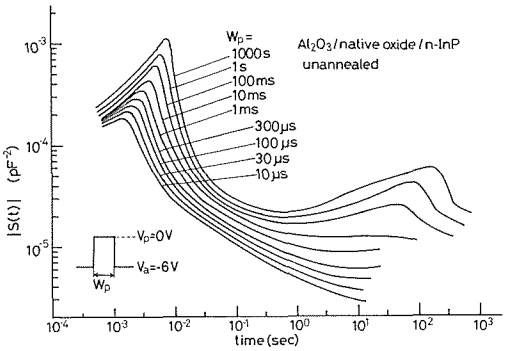

図10　ICTSスペクトルの注入パルス幅依存性(b)

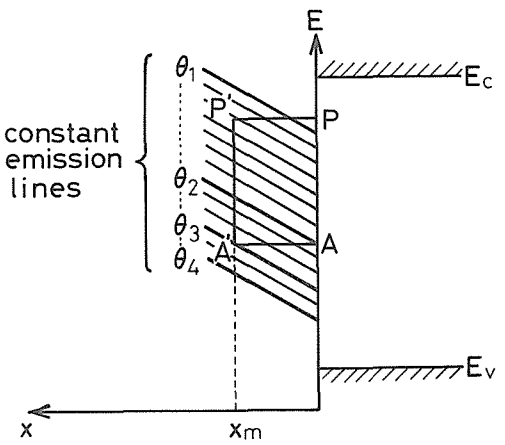

図11　界面準位の「空間分布モデル」

で表される。（9）式から図11に示すようにエネルギーEと界面からの距離xの座標上に放出時定数が同じになる線（等放出時定数線）が引ける。今，界面準位密度N_{ss}が図12に示すようなエネルギー的，空間的分布をしているとする。N_{ss}のエネルギー的分布は従来報告されているU字形分布をしており，また，x方向の分布は，表面付近ではxに対して指数関数的に減少し[9]，さらに，ICTSスペクトルにおいて$t=100$ s付近でピークを持つことを説明するために，ある点x_t付近でN_{ss}が大きくなる分布をしているとする。このような界面から離れた所に準位が存在すると仮定した点については，絶縁膜が二重膜であるため，Al_2O_3とnative oxideの界面に準位が存在している可能性は十分にあり，図12に示したN_{ss}のx方向の分布になっている可能性は十分にある。また，x_t点におけるN_{ss}のエネルギー分布もU字形分布をしていると仮定する。このようなN_{ss}分布を仮定した場合，等放出時定数線上で放出される電荷量$Q_{ss}(\theta_i)$はθ_1からθ_2にかけてはθ_2に向かって増加し，θ_2を過ぎると急激に減少する。その後，θ_2からθ_3にかけては徐々に増加しθ_3を過ぎると再び減少する。ある時刻tにおけるICTS信号は，その時刻が放出時定数となる準位から放出された電荷量$Q_{ss}(t)$に対応することから，ICTSスペクトルが図10に示した形になることが証明できる。

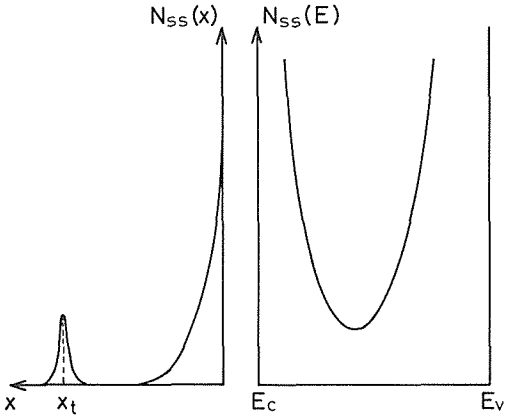

図12　界面準位密度分布

（3）　温度依存性

このようなエネルギー的，空間的に分布したと考えられる界面準位について，C−t曲線の温度依存性を調べ，活性化エネルギーE_a，捕獲断面積σ_nを求めた。

注入パルスは，バイアス$V_a=-6$V，パルス注入時の電圧$V_p=0$V，パルス幅$W_p=1000$ s一定として測定温度を290 Kから320 Kまで変化させて測定した。パルスを注入する際には界面の初期状態を同じにすることに注意し，その基準として300 Kにおける初期容量値C_{ini}を注入パルス幅依存性の測定と同様に定め，温度を変化させてパルス注入を行った後は再び300 Kに戻し，容量値がC_{ini}に達してから温度を変化させ，設定温度に達してから温度が安定するまで10分間待った後パルスを注入した。

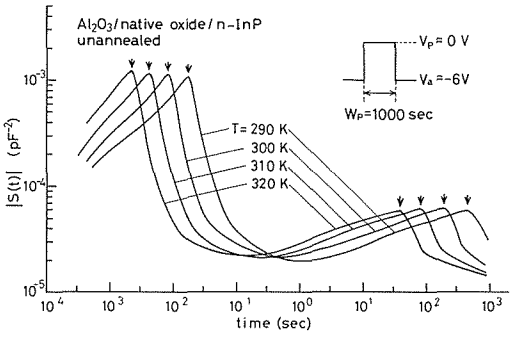

図13　ICTSスペクトルの温度依存性

図13に測定したC−t曲線から求めたICTSスペクトルを示す。温度が下がるに従いICTSスペクトルの2つのピークが時刻の遅い方にずれ，電子の放出が活性化形をしていることがわかる。このICTSスペクトルの2つのピーク位置t_{peak1}，t_{peak2}（図13中矢印）をアレニウスプロットしたものを図14に示した。このアレニウスプロットから求まるE_a，σ_nはt_{peak1}に表れるICTSスペクトルピークからは，それぞれ$E_{a1}=0.55$ eV，$\sigma_{n1}=1.7\times10^{-14}$cm^2，$t_{peak2}$に表れるICTSスペクトルピークからは，それぞれ$E_{a2}=0.4$ eV，$\sigma_{n2}=2.5\times10^{-17}$cm^{2}と求まる。これらの結果を「界面局在モデル」により説明しようとすると，次の2点で極めて困難である。第一にE_{a2}がE_{a1}よりも大

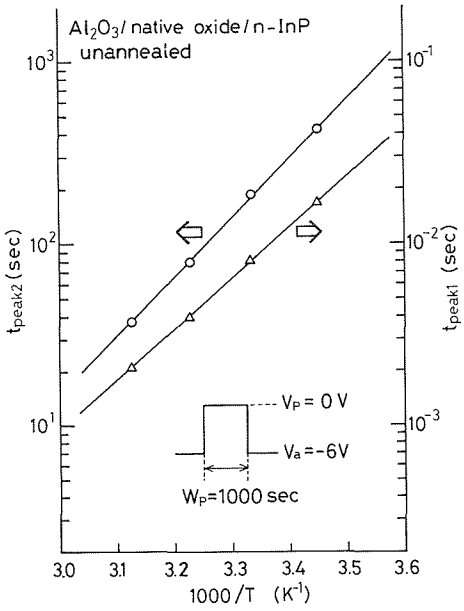

図 14　ICTS スペクトルピークの温度依存性

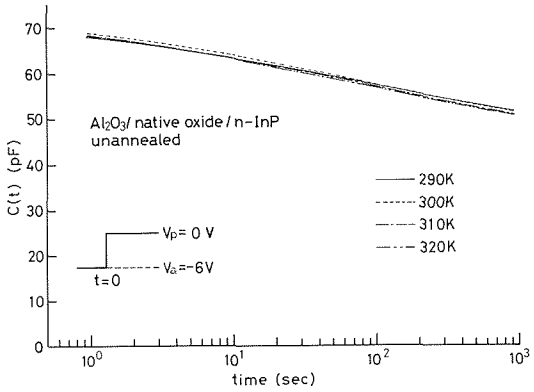

図 15　C−t 曲線（パルス注入時）の温度依存性

きい点である。「界面局在モデル」では，E_a は半導体表面における E_c-E_F を表しわており，E_{a1} と E_{a2} の大小関係は，時間とともに電子が界面準位から放出されるため，フェルミレベルが上がり，E_c-E_F は小さくなる。このため E_{a2} は E_{a1} より小さくなると考えられるが，実験結果は $E_{a2}>E_{a1}$ となり矛盾する。また，第二に捕獲断面積 σ_n が 3 桁も違う準位がエネルギー的に連続して混在している点であり，このようなことは考えにくい。このように，「界面局在モデル」により測定結果を説明することは不可能と考えられる。一方，先に述べた図 12 に示した空間分布を仮定した「空間分布モデル」では，E_a については次のように説明できる。t_{peak1} は図 11 における等放出時定数線 θ_2 の時定数に対応し θ_2 上の準位の活性化エネルギーは θ_2 が $x=0$ におけるエネルギー E_1 に対応する。また，t_{peak2} は θ_3 の時定数に対応し，活性化エネルギーも θ_3 が $x=0$ におけるエネルギー E_2 に対応する。よって，E_c-E_2 は E_c-E_1 より大きく，E_{a2} が E_{a1} より大きくなることが説明できる。また捕獲断面積 σ_n についても界面からの距離 x における捕獲断面積が $exp\,(-2\ \kappa_o x)$ で小さくなると仮定する[10] ことにより σ_{n2} が σ_{n1} より 3 桁小さくなることが示される。

図 15 パルス注入時の C−t 曲線の温度依存性を示した。図 15 から注入時の容量は温度によらず同じであり，捕獲に寄与している準位は E_c より下のエネルギーレベルにあると考えるのが妥当であり，以前，報告された E_c より上に存在する捕獲，放出に寄与する準位[11] では説明できない。これらのことより，我々が提案してきた「空間分布モデル」の妥当性が証明された。

5．結　　論

今回，Al_2O_3/native oxide 二重膜を用いた InP MIS 構造に対して容量の過渡応答を詳細に調べ，以下のことがわかった。

1）InP RIS 構造における界面準位は界面に局在しているのではなく，空間的に広がりを持って分布しており，このため，長時間にわたって捕獲，放出が行われる。

2）電子の捕獲に対して温度依存性がないことから，捕獲に寄与する準位は E_c より下のエネル

ギーレベルにある。

3）今回，測定した MIS 構造では，空間的に界面から離れた所に高密度の準位が存在している可能性を示したが，これが具体的にどこにあるのか，また，プロセスや熱処理によりどのように変化するかは，まだわかっておらず，今後の研究課題である。

4）空間的に広がりを持って界面準位が分布する系では，ICTS 法において，直接，時刻 t がエネルギー E に対応しないが，界面準位密度の時定数分布を求めるには有用であることがわかった。

本研究は，文部省科学研究費特別推進研究「化合物半導体－絶縁体界面の物性と応用に関する研究」の補助により行われたものである。

参考文献

1）K. P. Pande and D. Gutierrez : Appl .Phys. Lett., 46 (1985), 4, p.416
2）T. Sawada, S. Itagaki and H. Hasegawa : IEEE Trans. Electron Devices, ED-31 (1984), 6, p.1038
3）L. Messick : IEEE Trans. Electron Devices, ED-31 (1984), 6, p.763
4）H. Hasegawa, T. kitagawa, H. masuda and H. Ohno : presented at 1985 Device Reseach Conf.
5）H. Hasegawa, T. Sawada and H. Ohno : presented at 1984 Int. Symp. GaAs and Related Comf.
6）H. Okushi and Y.Tokumaru : Jpn. J. Appl. Phys., 20 (1981), Suppl. 20-1, p.261
7）徳丸，大串：電子通信学会技術研究報告 SSD 81－125(1981)，p.75
8）M. Yamaguchi, S. Sinoyama and C. Uemura : J. Appl. Phys., 52 (1981), 10, p.6429
9）H. Hasegawa and T. Sawada : IEEE Trans Electoron Devices, ED-27 (1980), 6, p.1055
10）F. P. Heiman and G. Warfield : IEEE Trans. Electoron Devices, ED-12 (1965), p,167
11）M. Okamura and T. Kobayashi : Jpn. J. Appl. Phys., 19(1980), 11, p.2143