



HOKKAIDO UNIVERSITY

Title	Silicon nanodot array device for high functionality [an abstract of dissertation and a summary of dissertation review]
Author(s)	曹, 民主
Degree Grantor	北海道大学
Degree Name	博士(工学)
Dissertation Number	甲第12403号
Issue Date	2016-09-26
Doc URL	https://hdl.handle.net/2115/63337
Rights(URL)	https://creativecommons.org/licenses/by-nc-sa/2.1/jp/
Type	doctoral thesis
File Information	Mingyu_Jo_review.pdf, 審査の要旨



学位論文審査の要旨

博士の専攻分野の名称 博士 (工学) 氏名 曹 民圭

審査担当者 主 査 教 授 高橋 庸夫

 副 査 教 授 村山 明宏

 副 査 教 授 葛西 誠也

 副 査 准教授 有田 正志

学位論文題名

単電子ナノドットアレイデバイスの高機能化に関する研究

(Silicon nanodot-array devices with high functionality)

ハードウェアは、微細化の限界が叫ばれているものの、その進展は今のところ留まる気配を見せていない。これに伴い、ビッグデータや IoT など代表されるように、莫大なデータの処理が求められている。地球規模での人類の生き残りを図るためには、これらを低消費電力に処理する能力が電子機器に求められている。電子機器はトランジスタの微細化によって性能を高めて高機能化への要求に対応してきた。しかし、特にトランジスタ数の増大に伴い、設計通りに動作する保証が得にくくなってきており、再構成可能なコンピューティング、ニューラルネットワークなどが研究されているが、従来のトランジスタでは消費電力の増大等の問題があり、新たな素子の研究が重要と考えられている。

省電力化を図れる新たな素子として単電子デバイスが注目されている。単電子デバイスはトンネルバリアに挟まれた量子ドットにゲート電圧を加えることによって電子一個ずつ制御できるデバイスである。したがって究極的な低消費電力デバイスである。くわえて、その動作原理から、周期的な電流振動特性と多入力ゲート構成が可能である利点を活かして XOR のような論理機能を簡単に得ることができる。しかし単電子デバイスの量子ドットはサイズが小さく、サイズのばらつきにより特性がばらついてしまう欠点がある。また電流駆動能力が低いので長い配線には適さないという欠点もある。

このような視点に立ち、本研究では、これらの問題点が解決できるデバイスとして単電子ナノドットアレイデバイスに注目している。その構造は量子ドットをアレイ状に配置し、多くの入力ゲートと出力端子を取り付け、一個のデバイスで複数の論理機能の実現を目指した。しかし、単電子ナノドットアレイデバイスは、サイズばらつきによって特性もばらつくため、予め機能を設定してデバイスを作製することができない。そこで作製した後から、機能を探してフレキシブルに機能を変える再構成可能なコンピューティングという手法を構築することを目指している。

本研究では、単電子ナノドットアレイデバイスの高機能化を目指し、その作製から回路設計までを行い、再構成可能なコンピューティングシステムとして機能するための要素技術を検討している。まず作製法ではとして、シリコンナノワイヤを熱酸化させて量子ドットに変換する Pattern Dependent Oxidation(以下、PADOX)を用いた。シリコンの形状によって酸化メカニズムが変わる PADOX の特徴を用いて新たな連結した量子ドットの作製法を提案して単電子シミュレーションを用いて特性の解析を行っている。そして単電子ナノドットアレイデバイスを作製し、各ゲートと各

ドット間の容量関係から、量子ドット位置の確認手法を提案した。次に単電子ナノドットアレイデバイスの機能を電流マップという手法を用いて一つのデバイスから多くの論理機能を得ることができることを示している。単電子ナノドットアレイデバイスはゲートの電圧を変えることによって機能をフレキシブルに変えることができるデバイスであるので、機能をセッティングするためには、各機能に対応する入力ゲート電圧値をメモリに保存しなければいけない制約がある。しかしデジタルメモリを用いると、多くのセル数が必要となるので、アナログメモリを用いる手法を検討し、抵抗変化型メモリをアナログメモリとして用いる手法を提案し、実際、1T1R 構造のアナログメモリを作製し、MOSFET のゲート電圧を制御することで抵抗を制御する手法を開拓している。最後にアナログメモリと単電子ナノドットアレイデバイスの特性をそれぞれ解析して回路を提案している。これらの結果により、単電子ナノドットアレイデバイスが再構成可能なコンピューティングの素子として機能するための基礎的なデバイスシステムを始めて確立したといえる。

以下に本論文の各章での概要を述べる。

第1章は序論である。単電子デバイスの構造・原理・問題点について把握し、単電子ナノドットアレイデバイスの必要性について述べ、再構成可能なコンピューティングを実現するための単電子ナノドットアレイデバイスを用いたシステムについて述べている。

第2章では単電子ナノドットアレイデバイスの作成方法について、ここで用いた PADOX による新たな連結ドット作製法について述べている。また PADOX を用いたナノドットアレイデバイスの作製法について述べている。

第3章では、作製した単電子ナノドットアレイデバイスの評価と機能性について述べている。各ドットと各ゲートの容量的関係から、ドットの形成確認を確認できる方法について提案している。また、機能を簡単に把握するために電流マップという方法を導入し、作製したデバイスから複数の機能が実現できることを確認している。

第4章では、単電子ナノドットアレイデバイスの機能セッティングのためのアナログメモリについて述べている。アナログメモリの作製法とその抵抗可変特性を得ており、同時に抵抗制御手法についても提案し、確認している。

第5章では、アナログメモリと単電子ナノドットアレイデバイスを繋ぐ回路について述べ、さらに回路を設計する上で重要なデバイスパラメータについて説明している。

第6章は、本研究を総括である。

これを要するに、著者は、超低消費電力な機能デバイスの開拓に向けて、複数の微細なナノドットを有する単電子デバイスの簡単な作製方法を提案すると共に、アレイ型の単電子デバイスの高機能性を確認し、同時に、抵抗変化メモリをアナログメモリとして機能させて、アレイにフレキシブルな機能を付加する手法を実証している。今後の再構成可能な集積化機能デバイスの基礎を構築したといえる。

よって著者は、北海道大学博士(工学)の学位を授与される資格があるものと認める。