



HOKKAIDO UNIVERSITY

Title	Study on Threshold Logic Circuit Implementation Using GaAs-based Nanowire Network and High Precision GaAs Digital Wet Chemical Etching for Nanowire Network Formation [an abstract of dissertation and a summary of dissertation review]
Author(s)	黒田, 亮太
Degree Grantor	北海道大学
Degree Name	博士(工学)
Dissertation Number	甲第12629号
Issue Date	2017-03-23
Doc URL	https://hdl.handle.net/2115/65497
Rights(URL)	https://creativecommons.org/licenses/by-nc-sa/2.1/jp/
Type	doctoral thesis
File Information	Ryota_Kuroda_abstract.pdf, 論文内容の要旨



学 位 論 文 内 容 の 要 旨

博士の専攻分野の名称 博士（工学） 氏名 黒田 亮太

学 位 論 文 題 名

Study on Threshold Logic Circuit Implementation Using GaAs-based Nanowire Network and High Precision GaAs Digital Wet Chemical Etching for Nanowire Network Formation
(GaAs ナノ細線網を利用したしきい論理回路実装と細線網形成のための 高精度 GaAs デジタル湿式化学エッチングに関する研究)

情報化社会の深化に伴い莫大なデータや変数を扱う局面が急速に増し、組合せ最適化問題など従来のノイマン型計算機が不得手とする問題を効率的に解く新規情報処理システムへの要請が高まっている。その実現にあたっては現在主流の半導体材料である Si より優れた物性を持つ III-V 族化合物半導体の利用や、ナノ構造とその集積体における特異な特性を積極的に活用することが期待されている。またここでは化合物半導体ナノデバイスの所望の特性を再現よく得るためにナノメートルオーダーで制御可能でかつダメージ無く構造形成する技術が必須となるが、現状のドライエッチングを主体としたトップダウン型プロセスでは化合物半導体ナノ構造へのダメージが不可避であり技術的課題となっている。

上記背景のもと、本論文は III-V 族化合物半導体ナノワイヤネットワーク構造に適した論理回路アーキテクチャとしてしきい値論理に着目し、その回路実装および実装に必要なナノワイヤネットワーク形成のための高精度ウェット化学エッチング技術の開発を目的とする。III-V 族化合物半導体 GaAs ナノワイヤネットワーク構造をゲート制御することで構成される電界効果トランジスタ (FET) ネットワークをしきい値論理に結びつける物理実装手法を提案し、回路の設計と試作評価を通し機能実証を行った。また高精度化学エッチング技術としてミリ秒時間制御デジタルウェットエッチングに取り組み、コンピュータ制御スプレー式エッチング装置の開発およびエッチング特性評価や条件最適化により原子層レベルの高精度ウェットエッチングを実現した。本論文はこれらの成果をまとめたものである。

しきい値論理とは、入力信号の総和が設定しきい値よりも小さいときは出力論理を 0 とし、しきい値を超えると出力論理を 1 とする演算を行う。脳型情報処理の基本要素でもあり、ニューラルネット型機械学習システムに欠かせない。本研究ではしきい値論理回路を構成する総和機能としきい値機能を GaAs ナノワイヤネットワーク構造上に実装し、動作実証を行った。また論理関数を動的に再構成するためのしきい値変更メモリ機能を提案し、機能実装のための要素技術を確立した。

ダメージを極力抑制した GaAs 系ナノ構造形成プロセスとしてウェット化学エッチングが候補となるが、従来技術ではエッチング量の制御性に問題があった。本研究では溶液をスプレーする方式を導入し、スプレー時間や繰り返しサイクル等をサブ秒単位でコンピュータ制御することでエッチング量を精密に制御する手法を提案した。そしてこれを実現する装置開発と条件最適化を通し高精度エッチング制御を実証するとともに、短時間エッチングプロセスにおける微細構造発生とその形成モデルを見いだした。

本論文は 8 章から構成されている。以下に各章の要旨を記す。

第 1 章では、本論文の背景と目的を述べるとともに、各章の概要を述べる。

第2章では、しきい値論理回路の概要と実装方法について述べる。

第3章では、GaAs ナノワイヤの作製方法と GaAs ナノワイヤ FET の基本輸送特性、作製した GaAs ナノワイヤ FET の電気特性について述べる。

第4章では、本研究におけるしきい値論理回路の設計および GaAs ナノワイヤネットワークでの集積しきい値論理回路の実装とその動作特性評価結果について述べる。まずしきい値論理回路の構成要素である加算回路としきい値関数回路についてそれぞれ動作評価を行い機能確認した。ついでこれらを集積してしきい値論理回路を構成し NOR と NAND の論理演算機能を実証した。

第5章では、しきい値論理回路の論理機能の再構成手法と実装に用いる GaAs 金属-絶縁膜-半導体 (MIS) ナノワイヤ FET の作製と評価について述べる。論理関数を物理的に再構成するには、しきい値関数を表現するインバータ回路にある FET のゲートしきい値電圧を変更できればよい。本機能実装のために半導体/絶縁膜界面に生成されるトラップの電子充放電を利用し FET のしきい値電圧を変更する手法を検討した。電子トラップを内包する MIS ナノワイヤ FET の試作評価を行い、GaAs ナノワイヤ MISFET のメモリ機能を実証した。さらにナノワイヤ MISFET を利用したインバータのしきい値変更にも成功した。

第6章では、コンピュータ制御デジタルウェットエッチングの概要と硫酸エッチャントを用いた GaAs 系基板のデジタルウェットエッチングについて述べる。GaAs 系ナノワイヤ形成を念頭に形成構造の側壁角が大きくスムーズなエッチング表面が得られる硫酸系エッチャントを用いたエッチングを行い、短時間スプレーによる 25 nm/cycle の低エッチングレートを実現するとともにエッチング深さを実施サイクルで制御可能であることを示した。形成した断面構造の評価を行いエッチングの異方性を確認した。

第7章では、従来の GaAs ウェットエッチングにおいて同時進行していた酸化と酸化物分解の2つの化学反応を分離することでエッチングのさらなる高精度化と本分離プロセスにおけるエッチング進行のメカニズムについて述べる。酸化と分解反応を短時間で交互に繰り返すことで 2 nm 以下の精度でエッチング量を制御することに成功した。また、酸化と酸化物除去の交互プロセスにおいて表面微細構造が自発的に形成されることを実験的に見いだした。反応ダイナミクスにもとづき構造形成モデルを考察するとともに、短時間エッチングダイナミクスを積極的に利用した形成構造制御への可能性を示した。

第8章では、本論文の結論を述べる。