HOKKAIDO UNIVERSITY

Title	次世代パワー半導体デバイスを用いた超高速モータ駆動用高周波PWMインバータの開発［論文内容及び審査の要旨］
Author(s)	石川, 光亮
Degree Grantor	北海道大学
Degree Name	博士(工学)
Dissertation Number	甲第14138号
Issue Date	2020-03-25
Doc URL	https://hdl.handle.net/2115/78294
Rights(URL)	https://creativecommons.org/licenses/by/4.0/
Type	doctoral thesis
File Information	Kohsuke_Ishikawa_review.pdf, 審査の要旨

Hokkaido University Collection of Scholarly and Academic Papers : HUSCAP

学位論文審査の要旨

博士の専攻分野の名称　博士 (工学)　氏名　石川 光亮

審査担当者　主　査　教　授　小笠原 悟司
副　査　教　授　北 裕幸
副　査　准教授　竹本 真紹

学位論文題名

次世代パワー半導体デバイスを用いた超高速モータ駆動用高周波 PWM インバータの開発
（Development of a High-Frequency PWM Inverter Using Next-Generation Power Semiconductor Devices for Ultra-High-Speed Motors）

近年, モータを高出力・小型化するために, モータの高速回転化・多極化が進められている。これにより, モータの基本波電流周波数が高くなるため, インバータのスイッチング周波数を高周波化する必要がある。また, 高速モータは低インダクタンスであるため, スイッチング周波数の高周波数化はモータ鉄損の抑制が期待できる。しかし, 従来のモータ駆動システムでは, スイッチング周波数の高周波化を行うと, モータの鉄損抑制よりもインバータのスイッチング損失が多くなり, システム効率の低下を招いていた。近年, SiC(炭化ケイ素) や GaN(窒化ガリウム) などの次世代パワー半導体デバイスが注目されている。これらのデバイスは, Si のデバイスと比較して高速動作, 低損失, 高温動作可能などの特長があり, 高周波・高効率・小型なモータ駆動システムを実現可能である。しかし, インバータ内の配線インダクタンスや浮遊容量などの寄生成分によって, スイッチング特性の悪化や, サージ電圧やスイッチング損失の増大を引き起こす。そのため, 次世代パワー半導体デバイを用いた高周波 PWM インバータの高効率化においては, インバータの部品や配線のレイアウト, 主回路構造などを工夫を検討していく必要があった。

本論文では, 100,000 rpm 超高速モータ駆動システムにおいて, 次世代パワー半導体デバイスを用いた高周波 PWM インバータを適用することにより, インバータ効率を向上しかつモータ鉄損を抑制することで, 駆動システム全体の効率を向上すること目標としている。まず, 高周波スイッチング時のインバータ損失を低減するために, 配線インダクタンスを低減する主回路構造について検討している。次に, 各種寄生成分の低減がスイッチング特性に与える影響について検討し, 配線インダクタンスだけでなく配線間の浮遊容量がスイッチング特性を悪化させる要因であることを示し, その低減法を提案している。最後に, システム効率に着目したモータ駆動用インバータの設計法についても述べている。

まず, 第 1 章で研究の背景と目的を述べた後, 第 2 章ではパワーエレクトロニクス分野において用いられているパワー半導体デバイスの現状と, 次世代パワー半導体デバイスを用いた高周波 PWM インバータにおける実装上の問題点を明らかにしている。

第 3 章では, スイッチング損失の増加やサージ電圧の増加に悪影響を与える, 配線インダクタンスを低減するための主回路形状について検討している。三次元有限要素法を用いた数値解析により, 厚銅プリント配線基板を用いたインバータ主回路の設計指針を示し, 配線インダクタンス低減に適した主回路構造を提案している。その際, 高周波領域の配線インダクタンスが銅厚に依存しないことを示している点に特長がある。設計した主回路基板を実際に試作し, 主回路の配線インダクタンスを 12 nH まで低減し, その結果スイッチング速度が 10% 向上し, スイッチング損失の低減が可能であることを示している。

第 4 章では, これまで検討されてこなかった主回路配線の浮遊容量が, インバータのスイッチング特性を悪化させることを初めて明らかにしている。特性悪化の原因となる浮遊容量が形成される要因について検討し, その浮遊容量を低減する主回路構造を 2 層構造と 4 層構造の両方の場合について提案している。さらに実機を試作して, 浮遊容量を 1/10 以下にまで低減でき, 特に軽負荷領域では, 10% 以上のスイッチング損失低減を達成している。

第 5 章では, システム効率に着目したモータ駆動システムの設計法について述べている。配線インダクタンスと浮遊容量の両寄生成分を低減することにより, スイッチング損失を抑制することでインバータの損失を抑制し, システム効率の向上を目指している。実機検証より, 100 kHz 高周波スイッチングのインバータ効率 98% 以上を達成し, 100,000 rpm・1.7 kW のモータ駆動システムにおいて 80 kHz スイッチング時に 93% のシステム効率を達成している。

これを要するに筆者は, 超高速モータ駆動用高周波 PWM インバータの配線インダクタンスならびに浮遊容量の 2 つの寄生成分を低減することで, インバータのスイッチング特性を改善し, 高周波駆動時のインバータ損失を抑制しただけでなく, 超高速モータ駆動システムのシステム効率の向上が達成できることを実験的に示して新しい知見を得たものであり, 電気工学ならびにパワーエレクトロニクス分野に対して貢献するところ大なるものがある。よって著者は, 北海道大学博士 (工学) の学位を授与される資格があるものと認める。