



HOKKAIDO UNIVERSITY

Title	高速スイッチング電力変換器が発生する電磁ノイズの抑制手法に関する研究
Author(s)	高橋, 翔太郎
Degree Grantor	北海道大学
Degree Name	博士(工学)
Dissertation Number	甲第14140号
Issue Date	2020-03-25
DOI	https://doi.org/10.14943/doctoral.k14140
Doc URL	https://hdl.handle.net/2115/78382
Type	doctoral thesis
File Information	Shotaro_Takahashi.pdf



北海道大学大学院情報科学研究科

[博士論文]

高速スイッチング電力変換器が発生する
電磁ノイズの抑制手法に関する研究

Study on Suppression Technique of Electromagnetic Noise
Produced by High-Speed-Switching Power Converters

令和2年3月

主指導教員 小笠原 悟司 教授

提出者

専攻 システム情報科学専攻

学生番号 79175025

学生氏名 高橋 翔太郎

論文要旨

SiC(炭化ケイ素)や GaN(窒化ガリウム)を用いた次世代パワーデバイスの実用化により、電力変換器の高速かつ高周波駆動化が進んでいる。この傾向は、電力変換器の高効率化・小型化という観点からは望ましいが、電力変換器のスイッチングに伴う電磁ノイズの増加を招く。また、製品の小型化に伴い、電力変換器と情報通信機器などの弱電機器の配置が近接する。これらの傾向により、電力変換器が生じる電磁ノイズに起因する電磁障害(EMI; Electromagnetic interference)の深刻化が懸念されている。

従来、電力変換器の生じる電磁ノイズについての研究は、主に 150 kHz から 30 MHz で規制規格が設けられている伝導ノイズを対象として盛んに行われてきた。しかし、次世代パワーデバイスの高速スイッチングに起因する電磁ノイズは、30 MHz 以上で規制規格が設けられる放射ノイズの周波数帯域に達する。その一方で、先行する研究において、放射ノイズを対象としている研究は非常に少ない。従って、電力変換器が生じる放射ノイズの発生メカニズムの解明やそれに基づいた効果的な高周波電磁ノイズ抑制手法の早期の確立が求められる。

本論文では、広帯域に渡り大きな減衰量を有する EMI フィルタの設計法の確立、高周波領域での EMI フィルタの減衰量の向上、放射ノイズの発生メカニズムの解明とそれに基づいた効果的な抑制対策の確立を目的とし、以下の検討を行った。

はじめに本論文では、EMI フィルタを構成する受動素子のうち、最も複雑な周波数特性を有すると考えられるインダクタに着目した。インダクタは、広く知られているように、浮遊容量に起因する自己共振によって、高周波領域におけるインピーダンスが大きく低下する。従って、高周波領域におけるインダクタのインピーダンスを評価するためには、設計段階における浮遊容量の推定が重要となる。しかしこれまでに、コモンモードインダクタ(CMI)を対象とした実用的な浮遊容量推定法はほとんど検討されていない。本稿では、先行研究において提案されている空芯ソレノイドインダクタを対象とした浮遊容量推定法を、トロイダルコアを用いた CMI に適用可能な形式に改良した。実際に CMI を製作し、インピーダンスアナライザを用いたインピーダンス測定を通じ、本手法が簡易な計算であるにも関わらず、実用上問題ない精度で CMI の浮遊容量を設計段階で推定できることを実証した。

また従来、磁性材料の複素透磁率の周波数特性に起因するインダクタのインピーダンス減少は、浮遊容量に起因する自己共振に対して、ほとんど注目されていなかった。本論文では、フィルタインダクタの磁性コア材料として広く採用される MnZn フェライトの複素透磁率の周波数特性が、選定したコアの寸法に依存することを実験的に指摘し、それがインダクタインピーダンスに与える影響を明らかにする。また、トロイダル形状のコアを磁路に水平な方向で分割し、積層することで、MnZn フェライトの複素透磁率の寸法依存性を緩和し、フィルタインダクタのインピーダンスを高周波領域で増加できることを実証した。

加えて、本論文ではジャイレータを用いることで、CMI の幾何学的形状を反映した CMI の回路シミュレーションモデルを提案する。提案モデルは、1 kHz から 100 MHz の広帯域に渡って

CMI のインピーダンスを再現できる。また、従来のビヘイビアモデルとは異なり、インダクタの各部に生じる浮遊成分に対する直感的な理解が容易である特徴を有している。提案モデルに基づき、LTspice などの汎用シミュレータを用いて、広帯域に渡り大きなインピーダンスを有する CMI のフロントローディング設計を実現できる。

これまでに、電力変換器が生じる放射ノイズについての検討はほとんど行われていない。そこで本論文では、一次コモンモード(PCM)と二次コモンモード(SCM)という 2 つの高周波ノイズ電流伝搬経路に着目し、電力ケーブルを伝搬する SCM 電流が主要な放射ノイズ源となることを実証した。また、SCM 電圧源が、PCM 電流と電源系統側のインピーダンスの不平衡によって生じることを明らかにした。この結果は、従来多くの試行錯誤を要した放射ノイズ対策を容易にすることが期待される。

さらに、本論文では、アクティブフィードバック回路を用いた受動フィルタの高周波領域での減衰性能向上について検討している。従来検討されたアクティブ方式のノイズフィルタは、低周波領域の電磁ノイズ低減を目的としており、使用する能動素子の耐圧がボトルネックとなっていた。本論文では、アクティブフィードバック回路が MHz 帯域のノイズのみを抑制するように設計した点で他の方式に対して独創的である。また、使用した能動回路の出力飽和を避けることで、実際の電力変換器に実装可能であることを、実験データを基に示した。

目次

第1章 序論.....	1
1.1. 背景.....	1
1.2. 研究の目的および本論文の構成.....	11
第2章 パワーエレクトロニクス機器が発生する電磁ノイズの概要.....	14
2.1. はじめに.....	14
2.2. 電磁ノイズの伝搬経路.....	14
2.2.1. ディファレンシャルモード.....	14
2.2.2. コモンモード.....	16
2.3. 電磁ノイズの規制規格と評価方法.....	18
2.3.1. 伝導ノイズ.....	18
2.3.2. 放射ノイズ.....	20
2.4. 代表的な電磁ノイズの抑制対策.....	23
2.4.1. 受動素子を用いた伝導ノイズ対策.....	23
2.4.2. 能動素子を用いた伝導ノイズ対策.....	26
2.4.3. 放射ノイズ対策.....	27
2.5. EMI フィルタ設計手順の一例.....	31
2.5.1. シミュレーションモデルの構築.....	31
2.5.2. EMI フィルタの設計.....	35
2.6. まとめ.....	40
第3章 EMI フィルタの構成要素とそれらのモデリング.....	41
3.1. はじめに.....	41
3.2. EMI フィルタの減衰性能.....	41
3.2.1. EMI フィルタの構成.....	41
3.2.2. 寄生インピーダンスが EMI フィルタの減衰性能へ与える影響.....	42
3.3. インダクタの周波数領域モデル.....	46
3.3.1. 複素透磁率の周波数依存性.....	46
3.3.2. 巻線抵抗.....	50
3.3.3. 浮遊容量.....	51
3.4. インダクタに生じる浮遊容量の推定法.....	52
3.5. 高周波三相コモンモードインダクタの巻線間に生じる浮遊容量の簡易推定法.....	57
3.5.1. 三相コモンモードインダクタの解析モデル.....	57
3.5.2. 巻線間浮遊容量の簡易推定法.....	62
3.6. まとめ.....	68
第4章 MnZn フェライトの寸法共鳴がインダクタインピーダンスの周波数特性へ与える影	

響	72
4.1. はじめに	72
4.2. MnZn フェライトの寸法共鳴.....	73
4.2.1. インダクタインピーダンスの共振発生要因.....	73
4.2.2. 磁性コアの複素透磁率の寸法依存性.....	77
4.2.3. 寸法共鳴がインダクタのインピーダンスへと与える影響.....	80
4.3. コア加工が寸法共鳴へ与える影響.....	82
4.3.1. エアギャップの挿入	82
4.3.2. 積層コアの採用	85
4.4. まとめ.....	87
第5章 磁性材料の複素透磁率の周波数特性を考慮した単相コモンモードインダクタの回路シミュレーションモデル	88
5.1. はじめに	88
5.2. インダクタの回路シミュレーションモデル	89
5.2.1. パーミアンスーキャパシタンスアナログ	89
5.2.2. 提案モデル.....	90
5.3. モデルパラメータの同定	92
5.3.1. 複素透磁率.....	92
5.3.2. 巻線間浮遊容量	94
5.3.3. 漏れインダクタンス	95
5.4. シミュレーションモデルの評価	96
5.4.1. ナノクリスタル	96
5.4.2. MnZn フェライト.....	99
5.5. まとめ.....	101
第6章 電力変換器における高周波ノイズ電流ループに関する検討	103
6.1. はじめに	103
6.2. 高周波ノイズ電流の伝搬経路	103
6.3. 高周波 CM 電流抑制のための高周波 CM インダクタ	107
6.3.1. 高周波 CM インダクタの基本コンセプト.....	107
6.3.2. 高周波 CM インダクタの周波数特性.....	111
6.4. 高周波 CM 電流の測定	115
6.4.1. 一次コモンモード電流	115
6.4.2. 二次コモンモード電流	115
6.5. 二次コモンモードノイズの発生メカニズム	119
6.6. 放射ノイズの測定	122
6.7. まとめ.....	125

第7章 アクティブフィードバック回路を用いた高周波電磁ノイズの低減法.....	126
7.1. はじめに	126
7.2. フィードバック方式アクティブノイズフィルタ	127
7.3. アクティブコモンモードフィルタ(ACF)の基本原理	132
7.3.1. モータドライブシステムのインバータ出力側におけるコモンモード電圧の広帯域低減法	132
7.3.2. ACF の構成.....	134
7.3.3. ACF の基本的な動作原理.....	135
7.4. コモンモード電圧評価システム	139
7.5. ACF の高周波コモンモード電圧低減効果の評価	141
7.6. まとめ.....	147
第8章 結論および今後の展望.....	148
8.1. 本論文のまとめ	148
8.2. 今後の展望	150
参考文献	151
研究業績	161
謝辞.....	165

1 章

序論

1.1. 背景

パワーエレクトロニクスは、図 1.1 に示すように、パワー(電力工学)とエレクトロニクス(電子工学)に、これらを結びつけるためのコントロール(制御工学)の大きく 3 つの領域を横断する技術分野として定義される⁽¹⁾。1957 年に General Electric 社がサイリスタを発表して以降、パワー半導体デバイスをスイッチとして高速にオン・オフすることで、電力を所望の形態に変化させるパワーエレクトロニクスは、その省エネルギー性・高い制御性から、産業・電力分野にとどまらず、家電と様々な分野にその適用範囲を広げ続けている⁽²⁾⁻⁽⁴⁾。実際の電力変換器では、図 1.2 に示すように、検出した信号を基に、小信号の制御指令を与え、大電力を所望の形態に変換し、負荷へと供給している⁽⁴⁾。

パワーエレクトロニクスの応用分野としては、交流モータの可変速駆動と電源(電力系統)への応用が挙げられる。パワーエレクトロニクス技術が普及する以前は、交流モータは定速度運転しかできない欠点を有していた。しかし、パワーエレクトロニクス技術の発展により、可変周波数、可変振幅の電流源あるいは電圧源が実現され、交流モー

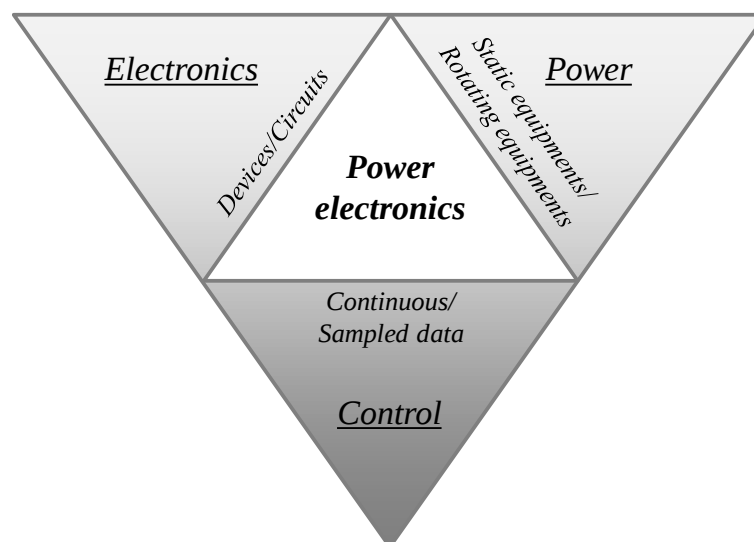


図 1.1. 三大技術分野の統合としてのパワーエレクトロニクス(文献()を参考)

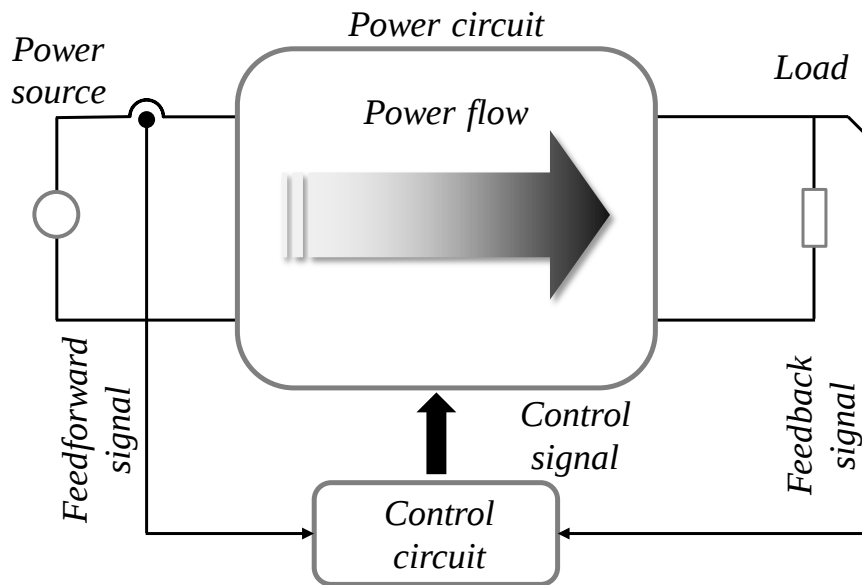


図 1.2. パワーエレクトロニクスにおける電力変換の模式図

タの可変速駆動が可能となった⁽⁵⁾⁻⁽⁷⁾。交流モータは、小型化・高出力化・省保守など多くの面で直流モータを上回る。そのため、大・中容量の領域では、交流モータが広く利用されている。交流モータの可変速駆動としては、鉄鋼の圧延用大容量駆動装置、エレベータ、電車や新幹線、エアコンや冷蔵庫などの家電製品に応用例がある。電源(電力系統)としての応用にも数多くの例がある⁽³⁾。例えば、日本では東西が 50 Hz と 60 Hz の商用周波数電源を使用する地域に分かれている。そのため、東西の電力網を連系するための周波数変換が必要となる。このとき、交流を一度直流に変換し、ふたたび交流に変換するといった方法が採用され、サイリスタを用いた変換器によって実現される。あるいは一般に、整流器(交流-直流変換器)は多くの高調波電流を発生する。この高調波電流は電力系統側の電圧に高調波波形ひずみを生じさせ、電力機器や負荷の過熱・焼損・誤動作など様々な障害を招く。このため、高調波電流を適切に吸収する必要がある。最も単純な抑制方法には受動フィルタの適用があるが、大型化や負荷変動に伴う追従性などが問題になる。そのため、系統に流入する高調波電流を電流制御インバータによって吸収する電力用アクティブフィルタが実用化されている。また、小容量の家電機器においても高調波を低減する必要がある。これを達成するために PWM(pulse width modulation)制御された直流チョッパ(多くの場合、昇圧チョッパ)を用いて入力電流を正弦波状に PFC(power factor correction)コンバータといった手法も実用化されている。加えて、病院や交通システム、データセンタなど、停電が大きな社会的混乱や経済損失を招く用途で

は、無停電電源(UPS; uninterruptible power systems)がパワーエレクトロニクス技術によって実現され、実用化されている。その他、太陽光・風力などの発電システムを系統に連携するための電力変換、LED(light emitting diode)照明、高周波誘導加熱(電磁加熱調理機)など、多くの応用例がある。

近年では、自動車や航空機などへのパワーエレクトロニクス技術の適用に向けた研究・開発が盛んにおこなわれている⁽⁸⁾⁻⁽¹³⁾。これらの分野においては、コストに加えて、サイズや重量を削減することが重要であり、電力変換器のさらなるパワー密度向上が要求される。一般に、電力変換器のスイッチング周波数を高周波化することで、インダクタやキャパシタといったエネルギー貯蔵素子の体積を削減することができる。これを図 1.3 に示す二巻線変圧器を例とし、説明する。ここでは、磁心の断面積、磁路長をそれぞれ A_{core} 、 l_{core} とする。ファラデーの法則から、 N ターンの一次巻線に電圧 v_p を印加すると、コア内部磁束 ϕ_c と v_p の間に以下の式(1.1)が成り立つ。

$$\phi_c = B_c A_{core} = \frac{1}{N} \int v_p dt \quad (1.1)$$

式(1.1)において、 B_c はコア内部磁束密度である。式(1.1)を B_c について整理し、図 1.3 のような電圧波形(ピーク値を E 、スイッチング周期を T_{sw} 、オン時間を T_{on} とした。なお、ここでは図 1.4 内に図示している立ち上がり、立下り時間は無視する)が印加されるとすると、以下の式(1.2)を得る。

$$B_c = \frac{1}{A_{core} \cdot N} \int E dt \quad (1.2)$$

また、図 1.4 より、コア内部磁束の最大値 B_{max} を以下の式(1.3)として得る。

$$B_{max} = \frac{1}{A_{core} \cdot N} \int_0^{T_{on}} E dt = \frac{E}{A_{core} \cdot N} \cdot T_{on} \quad (1.3)$$

従って、変圧器の設計時には、式(1.3)で得られるコア内部の最大磁束密度 B_{max} が、選定した磁性材料の飽和磁束密度 B_{sat} を上回らないように設計する必要がある。

ここで、オン時間 T_{on} は、デューティ d を用いて以下の式(1.4)のように表せる。

$$T_{on} = T_{sw} \cdot d = \frac{d}{f_{sw}} \quad (1.4)$$

なお、式(1.4)において、 f_{sw} はスイッチング周波数である。

式(1.4)を式(1.3)に代入し、整理することで以下の式(1.5)を得る。

$$A_{core} \cdot N = \frac{Ed}{B_{max}} \cdot \frac{1}{f_{sw}} \quad (1.5)$$

式(1.5)の左辺は、コアの断面積 A_{core} と、ターン数 N の積であるため、変圧器のコアの

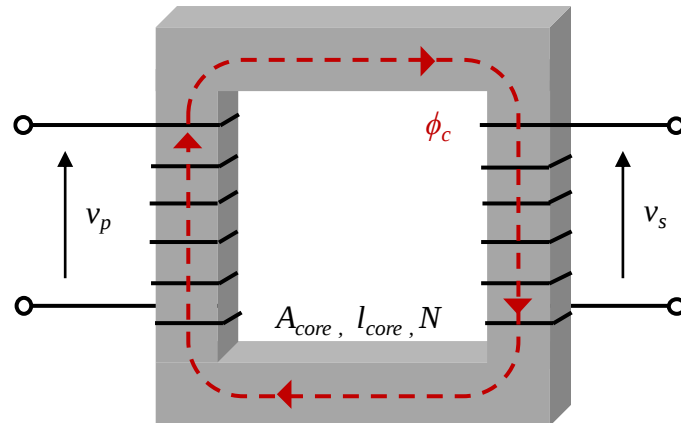


図 1.3. 二巻線変圧器の模式図

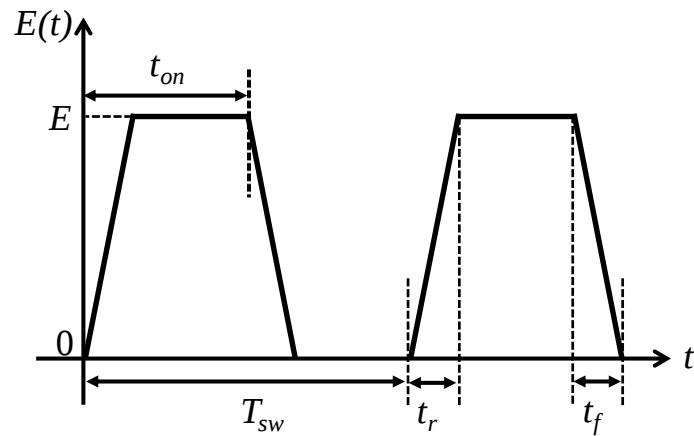
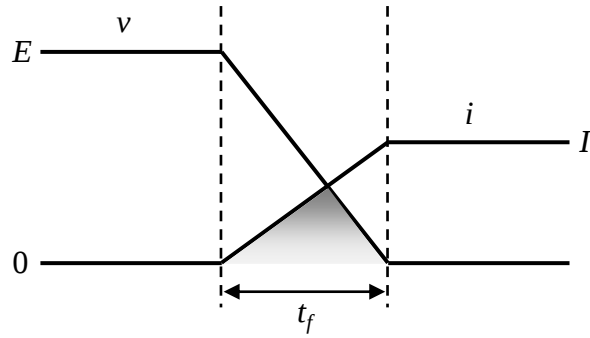


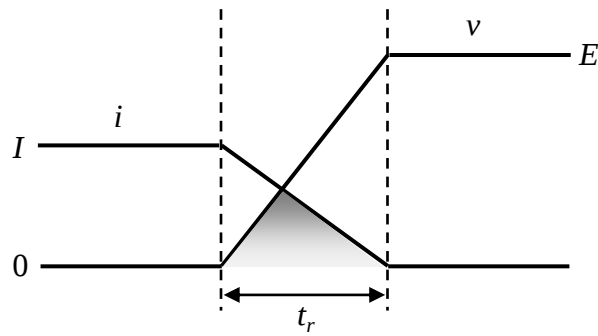
図 1.4. 電圧型電力変換器の出力電圧波形

サイズを評価する指標の一つといえる(ターン数 N は、コアの窓面積の大きさに影響を与えるパラメータである)。これが、スイッチング周波数 f_{sw} に反比例していることが式 (1.5) から分かる。すなわち、スイッチング周波数を高周波化することで、コアのサイズを大きく削減できる。

しかし、スイッチング周波数を高周波化することで、スイッチングに伴う損失が増加し、電力変換器の効率の低下や放熱機構の大型化を招く。スイッチング損失は図 1.5 に示すように、実際のパワー半導体デバイス(スイッチ)ではターンオンあるいはターンオフが瞬時に完了せず、過渡的に電圧と電流がともに有限の値をとるために生じる。例えば、パワー半導体デバイスのターンオフ時に生じる損失 W_{off} については、図 1.5(b) に基



(a)



(b)

図 1.5. パワー半導体デバイスのスイッチング電圧・電流波形; (a) ターンオン; (b) ターンオフ

づき，以下の式(1.6)によって求めることができる。

$$W_{off} = \int_0^{t_r} v \cdot i dt = \int_0^{t_r} \left\{ E \frac{1}{t_r} \cdot I \left(1 - \frac{t}{t_r} \right) \right\} dt = E \cdot I \left\{ \frac{1}{t_r} \left[\frac{1}{2} t^2 \right]_0^{t_r} - \frac{1}{t_r^2} \left[\frac{1}{3} t^3 \right]_0^{t_r} \right\} = \frac{1}{6} E I t_r \quad (1.6)$$

従って，ターンオフによって生じる電力損失 P_{off} を以下の式(1.7)で表せる。

$$P_{off} = \frac{1}{6} E I t_r f_{sw} \quad (1.7)$$

ターンオンによって生じる電力損失 P_{on} も同様に式(1.8)で表せる。

$$P_{on} = \frac{1}{6} E I t_f f_{sw} \quad (1.8)$$

よって，スイッチングに伴う損失 P_{sw} は以下の式(1.9)で表せる。

$$P_{sw} = P_{on} + P_{off} = (W_{on} + W_{off}) \cdot f_{sw} \quad (1.9)$$

すなわち，パワー半導体デバイスのスイッチングに伴う損失は，スイッチング周波数 f_{sw} に比例して増加する。

スイッチング損失の削減には，ソフトスイッチング技術の適用あるいはスイッチング

速度の高速化といったアプローチが挙げられる。

ソフトスイッチング技術とは、図 1.6 に示すように、LC 共振現象を利用し、電圧あるいは電流が零の区間でスイッチングを行う手法である(14)~(18)。これによって、パワー半導体デバイスがスイッチングする際の電圧・電流の重なり区間を削減し、スイッチング損失を低減できる。ソフトスイッチングは様々な手法が提案されているが、共振のために追加素子が必要なこと、スイッチング時にパワー半導体デバイスに加わる電圧あるいは電流ピーク値が大きくなる、などの欠点も有している^{(15), (17)}。

スイッチング速度の高速化を実現するには、パワー半導体デバイスの特性を理想スイッチ(ターンオンあるいはターンオフを瞬時に完了し、導通損が零)に近づけることが必要となる。SiC(炭化ケイ素)や GaN(窒化ガリウム)といったワイドバンドギャップ半導体

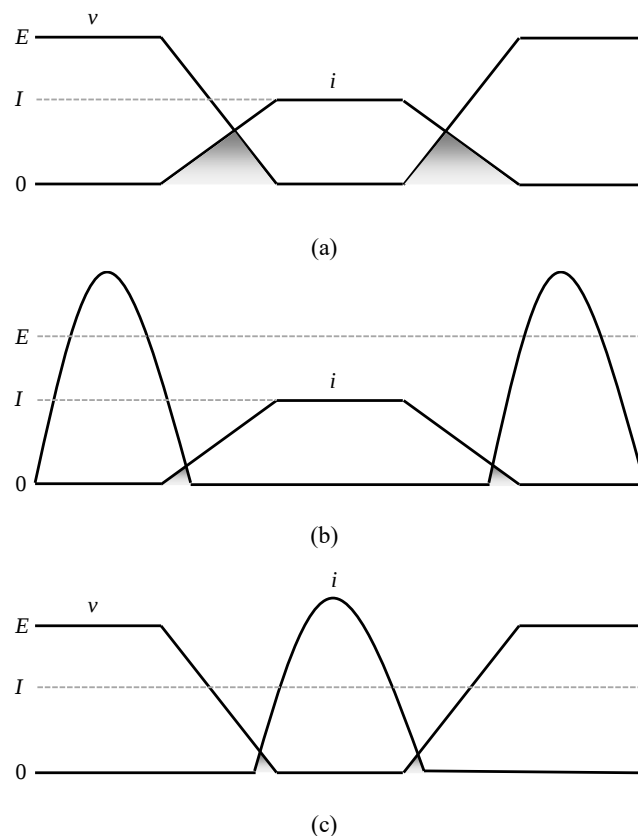


図 1.6. パワー半導体デバイスのスイッチング電圧・電流波形の模式図; (a) ハードスイッチング; (b) 電圧共振方式ソフトスイッチング: ZVS (zero voltage swicthing); (c) 電流共振方式ソフトスイッチング: ZCS (zero current switching)

表 1.1. 半導体材料の代表的な物性定数

<i>Properties</i>	Si	4H-SiC	GaN
<i>Energy gap (eV)</i>	1.1	3.3	3.4
<i>Breakdown field (V/cm) × 10⁶</i>	0.3	3	5
<i>Saturation drift velocity (cm/s) × 10⁷</i>	1.0	2.2	2.7

はシリコン(Si)半導体に対して表 1.1 に示すような優れた物性定数を示す⁽³⁾。このため、これらのワイドバンドギャップ半導体を採用した次世代パワー半導体デバイスは、従来広く使用されている Si パワー半導体デバイスの性能限界を大きく超える性能が期待される。例えば、SiC は絶縁破壊電界強度が Si と比較して約 10 倍高い。このため、ドリフト層(パワー半導体デバイスのオフ時に耐圧を確保するための層)を薄くすることができる。パワー半導体デバイスの抵抗成分は、このドリフト層の抵抗がほとんどを占めるため、SiC は非常にオン抵抗の小さいパワー半導体デバイスを実現できる。加えて、電子飽和速度も Si の約 2 倍であることから、スイッチング速度の高速化も期待できる。

こういった優れたスイッチング特性が注目され、次世代パワー半導体デバイスの実用化に向けた研究開発が近年盛んに行われている^{(19)~(23)}。加えて、次世代パワーデバイスを活用することによる電力変換器の高速かつ高周波駆動化が進んでいる^{(24)~(26)}。この傾向は、電力変換器の高効率化・小型化という観点からは望ましい。その一方で、パワー半導体デバイスのスイッチングに伴う急峻な電圧変動に起因する電磁ノイズの増加という深刻な問題を招く^{(27)~(31)}。

例えば、一般的な Si-IGBT(insulated-gate bipolar transistor)のスイッチング速度(dv/dt), すなわち、電圧の立ち上がり時間を 100 ns, 次世代パワー半導体デバイスである SiC-MOSFET(metal-oxide-semiconductor field-effect transistor)の電圧立ち上がり時間を前者の 10 倍の 10 ns と仮定する。これらをスイッチング周波数 f_{sw} がそれぞれ 20 kHz と 200 kHz で駆動した条件を考える。一般にパワー半導体デバイスのスイッチングによって出力される電圧波形は、図 1.4 に示すような台形波である⁽³²⁾。ここで、電圧の立ち上がり時間(t_r)と立下り時間(t_f)が等しいと仮定し、デューティ比を 0.5, 電源電圧(E)を 200 V と仮定する。この駆動条件化における各出力電圧波形の周波数スペクトルを図 1.7 にそれぞれ示す。スイッチング周波数の高周波化により、 -20 dB/dec の傾きで減衰を始めるカットオフ周波数($1/(\pi t_{on})$)が 10 倍高域に、スイッチング速度の高速化により、 -40 dB/dec の傾きで減衰を始めるカットオフ周波数($1/(\pi t_r)$)が 10 倍高域に、それぞれシフトしていることが確認できる。すなわち、次世代パワー半導体デバイスの実用化に伴う電力変換器の

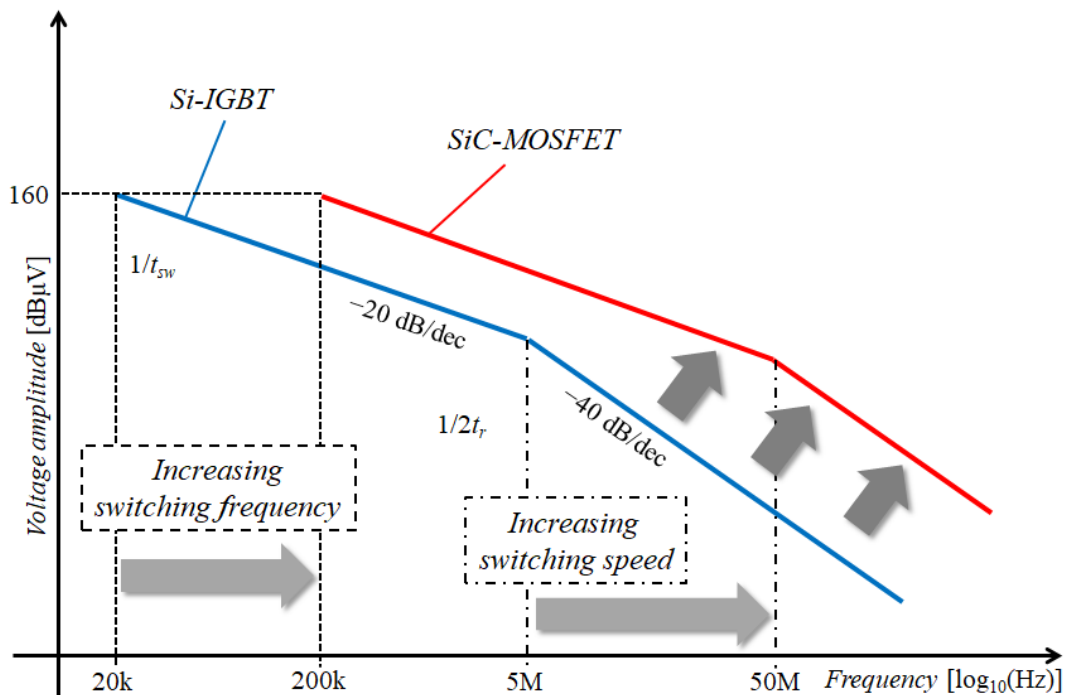


図 1.7. 電力変換器の出力電圧の周波数スペクトル

高速かつ高周波駆動化により、数十 MHz 以上の帯域における電磁ノイズの大幅な増加が懸念される。

図 1.8 に示すように、電力変換器が発生する電磁ノイズは、機器の浮遊容量を介し、接地系を伝搬する伝導ノイズと、主に電力ケーブルをアンテナとして空間を伝搬する放射ノイズに大別される。これらが周辺電子機器へ伝搬することで、機器の誤動作などを生じる電磁障害(EMI; Electromagnetic interference)を招く。近年では製品の小型化(電力変換器のパワー密度増加)に伴い、電力変換器などの大電力機器と、情報通信機器などの弱電機器の配置が近接し、電力変換器が発生する電磁ノイズの影響を受けやすくなっている^{(33), (34)}。加えて近年、情報通信機器は、低消費電力を達成するために低電圧駆動化が進められている。このために、情報通信機器が外部から受ける電磁ノイズに対するマージンが減少する傾向にある。これらの傾向も電力変換器に起因する EMI の深刻化に大きく影響する。このため、これまで以上に電力変換器における EMI 対策の重要度が増している。

従来、電力変換器の生じる電磁ノイズについての研究は、主に 150 kHz から 30 MHz で規制規格が設けられている伝導ノイズを対象として盛んに行われてきた。例えば、図 1.8 に示した PWM インバータ給電モータ駆動システムにおいては、1980 年後半の IGBT

の開発以降、接地系へ伝搬する高周波漏れ電流に起因する電磁障害の影響が顕著になった。そのため、モータ駆動システムにおいては、漏れ電流伝搬経路の同定とそのモデリング⁽³⁵⁾⁻⁽⁴¹⁾、効果的な漏れ電流抑制手法の開発⁽⁴²⁾⁻⁽⁵⁴⁾などが盛んに行われた。その他にも電力変換器全般を対象として、フロントローディング設計を実現することを目的としたノイズシミュレーション技術の開発⁽⁵⁵⁾⁻⁽⁶⁹⁾、ノイズフィルタの減衰量・サイズ・重量に着目した最適設計法の導出⁽⁷⁰⁾⁻⁽⁷⁵⁾、フィルタの減衰性能向上に関する研究⁽⁷⁶⁾⁻⁽⁷⁹⁾などが伝導性 EMI を対象として行われてきた。

しかし、前述のように、次世代パワーデバイスの高速スイッチングに起因するノイズは、30 MHz 以上で規制規格が設けられる放射ノイズの周波数帯域に達する。その一方で、先行する研究において、電力変換器が発生する放射ノイズを対象とした研究は非常に少ない^{(52),(61),(80),(81)}。そのため、パワーエレクトロニクス機器においては、発生メカニズムに基づいた効果的な放射ノイズ抑制手法は確立されておらず、規制規格を満たすための試行錯誤的な対策が行われているのが現状である。従って、次世代パワー半導体デバイスの本格的な実用化に備え、電力変換器が生じる放射ノイズの発生メカニズムの解明や、それに基づいた効果的な高周波電磁ノイズ抑制手法の早期の確立が求められる。

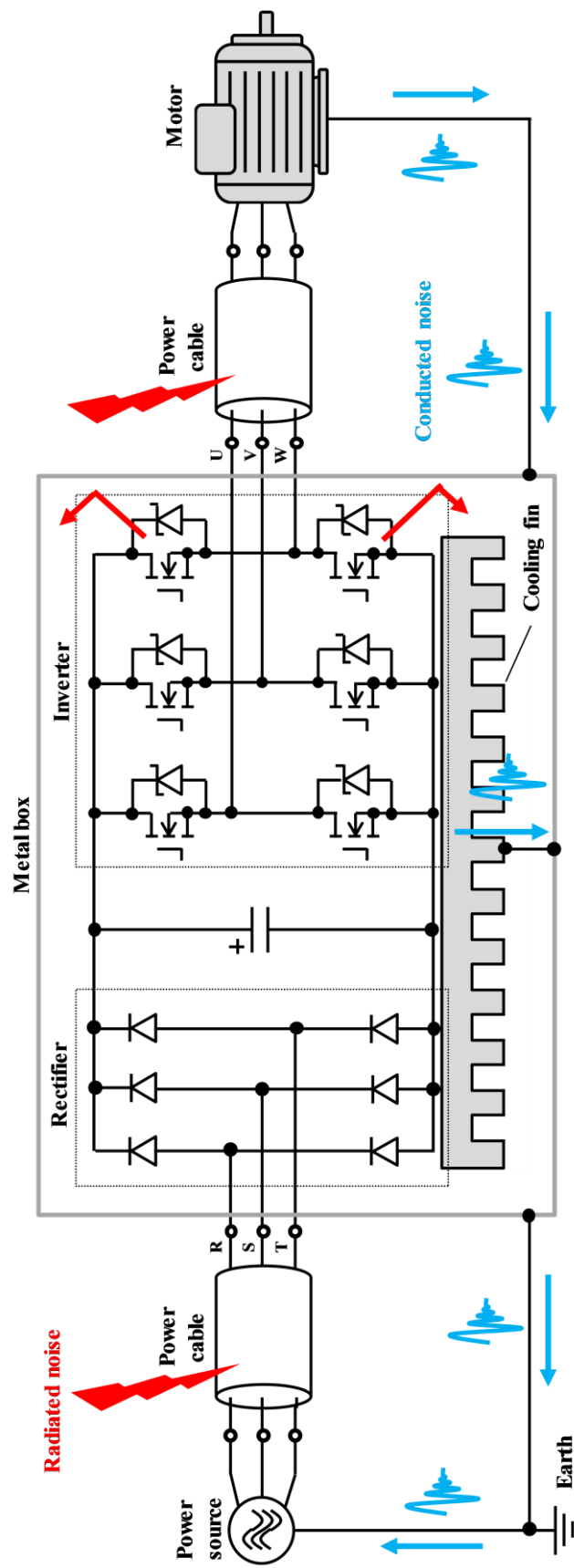


図 1.8. 電力変換システムが生じる電磁ノイズ

1.2. 研究の目的および本論文の構成

前節で述べたように、次世代パワー半導体デバイスの実用化に伴う電力変換器の高速化・高周波化は、パワー半導体デバイスのスイッチングに伴う電磁ノイズの高周波化・広帯域化を招く。そのため、従来から広く使用されている EMI フィルタが、100 MHz 程度までの周波数帯域に渡り、大きなノイズ減衰量を有することが要求される。一般的な EMI フィルタは、インダクタとキャパシタから構成されるローパスフィルタである。一段構成の LC フィルタであれば、通常、ローパスカットオフ周波数より -40 dB/dec の傾きでノイズを減衰する。しかし実際には、フィルタを構成する各受動素子は寄生インピーダンスを有している。そのため、高周波領域でインダクタは容量性インピーダンスを、キャパシタは誘導性インピーダンスを示す。このため、高周波領域での EMI フィルタの減衰特性は大きく劣化する。EMI フィルタを構成する素子のなかでも、特にインダクタは、磁心として採用した磁性材料が有する複素透磁率の周波数特性や、コアに巻線を施したことにより生じる浮遊容量などに起因する複雑な周波数特性を有する。そのため、使用する磁性材料の特性や、製作したインダクタに生じる浮遊インピーダンス成分を考慮したインダクタの設計手法の確立が望まれる。さらに、受動素子のみならず、能動素子を採用することで EMI フィルタの減衰性能の向上・サイズの小型化などを実現した先行研究事例がある。これらの多くは伝導ノイズを抑制対象とした検討である。しかし同様に、能動素子の活用によって、放射ノイズ帯域の電磁ノイズに対する減衰量の向上についても期待ができる。また、効果的なノイズ抑制には、EMI フィルタの性能向上を追求するのみではなく、高周波電磁ノイズの発生メカニズムに基づく適切な対策を検討する必要がある。特に、パワーエレクトロニクス機器が発生する放射ノイズについては、その発生メカニズムについて不明瞭な点が多く、試行錯誤的な抑制対策が避けられない。上記を基に、本論文では、大きく以下の4点について検討を行った。

1. フィルタインダクタに生じる浮遊容量の簡易推定法
2. 磁性材料の周波数依存性を考慮したフィルタインダクタの回路シミュレーションモデル
3. 電力変換システムの放射ノイズ発生メカニズムの解明とそれに基づく抑制手法の確立
4. オペアンプを用いたアクティブフィードバック回路によるノイズフィルタの減衰特性向上

以下に本論文の構成を述べる。

2章において、パワーエレクトロニクス機器が発生する電磁ノイズについて、その概要を述べる。まず、電磁ノイズの伝搬経路により、ディファレンシャルモードノイズとコモンモードノイズに大別されることを述べる。また、伝導ノイズと放射ノイズそれぞれの評価法についてまとめる。加えて、代表的なノイズ低減手法を整理した後、回路シミュレーションを利用した一般的な EMI フィルタ設計手順について述べる。

3章ではまず、ノイズフィルタを構成する各素子のモデリング手法をまとめ、特に、モデリング難易度の高いフィルタインダクタのモデリング手法について詳細に述べる。加えて、NiZn フェライトを用いた三相コモンモードインダクタ(CMI)を対象とした浮遊容量の簡易的な推定法を提案する。先行する研究事例において提案されているインダクタの浮遊容量推定法を、トロイダル形状のコアを用いたインダクタに適用できるように改良し、三相 CMI の浮遊容量推定法を実現する。実際に試作した三相 CMI のインピーダンスを測定することで、コアに巻線を施す前の設計段階において浮遊容量を推定できることを確認する。

4章では、低コスト・高透磁率のためにフィルタインダクタの磁性コア材料として広く採用されている MnZn フェライトについて、磁性材料が有する複素透磁率の寸法依存性について検討を行う。高い比透磁率と比誘電率を有する MnZn フェライトでは、寸法共鳴と呼ばれる現象のために、高周波領域において複素透磁率が急激に減少することを実験データに基づいて示す。また、寸法共鳴がフィルタインダクタのインピーダンスの周波数特性に大きく影響を及ぼすことについても実測結果を基に明らかにする。加えて、トロイダル形状のコアを磁路に対して水平に分割し、積層することで、寸法共鳴を緩和し、フィルタインダクタのインピーダンスを高周波領域において増加できることを、実験データを基に明らかにする。

5章においては、CMI の幾何学的形状を正確に反映した回路シミュレーションモデルを提案する。インピーダンス逆変換素子であるジャイレータを用いることで磁性材料の周波数依存性を磁気回路部に、浮遊容量を電気回路部に分けて組み込むことができる。結果、提案モデルは、従来のビヘイビアモデルとは異なり、浮遊成分に対する直感的な理解が容易であること、コモンモード(CM)とディファレンシャルモード(DM)を同時に

シミュレーションできる特徴を有する。ナノクリスタルと MnZn フェライトの2つの磁性材料を用いて製作した単相コモンモードインダクタを検討対象とし、提案モデルが広帯域に渡り、インダクタのインピーダンスの周波数特性を模擬できることを実証した。

6章では、100 W 程度の直流給電降圧チョッパを検討対象とし、変換器とその負荷をシールド筐体の中に格納し、入力ケーブルが主要な放射ノイズ源となる実験システムを構築した。ケーブルに対して、ノイズ抑制部品を挿入した際の放射ノイズを、アンテナを用いて測定することで、放射ノイズの発生メカニズムおよび最も効果的なノイズ抑制方法を実験的に検討していく。実験結果から、本実験システムには、一次コモンモードと二次コモンモードという2つの高周波ノイズ電流伝搬経路が存在し、二次コモンモード電流が主要な放射ノイズ源であることを実験的に示す。また、二次コモンモード電圧源が、一次コモンモード電流と電源系統側のインピーダンス不平衡により生じることを明らかにする。加えて、一次コモンモード電流を抑制することで、二次コモンモード電圧源を効果的に抑制し、結果として電力ケーブルからの放射ノイズを大きく低減できることを、電波暗室における放射ノイズの測定結果に基づき明らかにする。

7章においては、著者が既に提案している、高速オペアンプを用いた電圧フィードバック回路により、高周波受動フィルタのノイズ減衰量を高周波領域で増加できるアクティブコモンモードフィルタ(ACF)について検討をおこなう。実験室において、三相 PWM インバータ給電モータドライブシステムを構築し、実際の電力変換システムにおいても、ACF が、PWM インバータが生じるコモンモード電圧を、数十 MHz 以上の高周波領域で大きく減衰できることを実証する。

8章にて、本論文を総括し、今後の検討課題について述べる。

2 章

パワーエレクトロニクス機器が発生する電磁ノイズの概要

2.1. はじめに

パワーエレクトロニクス機器が発生する電磁ノイズは、それらの伝搬経路によって、ディファレンシャルモードノイズと、コモンモードノイズに分類できる。はじめに、一般的なパワーエレクトロニクス機器である三相 PWM インバータ給電モータ駆動システムを対象に、それぞれのモードに対するノイズの発生原理と伝搬経路について述べる。次に、EMI 規制対象となっている伝導ノイズ（雑音端子電圧）および放射ノイズ（放射電界強度）について、それぞれの評価方法や代表的な対策方法についてまとめる。

2.2. 電磁ノイズの伝搬経路

2.2.1. ディファレンシャルモード

図 2.1 に一般的なパワーエレクトロニクスシステムである三相 PWM インバータ給電モータ駆動システムの構成と、2つのモードのノイズ伝搬経路を示す。前述したように、パワーエレクトロニクス機器が発生するノイズは、それらの伝搬経路から、ディファレンシャルモード(DM)ノイズとコモンモード(CM)ノイズに大別できる。

DM ノイズは図 2.1 に示すように、電力線(RST 相)を介して電源系統へと伝搬する。PWM インバータのスイッチングに伴い、スイッチング周波数に対応する電圧脈動が発生する。この脈動成分は、直流リンク電圧（整流器とインバータ間に挿入される平滑コンデンサの両端電圧）に重畳し、DM ノイズ源となる。このノイズ源の電圧変動に応じた電流が電源系統側へと流出し、DM ノイズとなる。DM ノイズは直流リンクの平滑コンデンサやスナバコンデンサなどによって、すでに緩和されていることが多く、数十 MHz の帯域で支配的な伝導ノイズ源となることは少ない。また、DM 経路が構成するループ面積は、後述するコモンモード経路のループ面積に対して非常に小さく、DM ノイズが支配的な放射源となることも少ない。

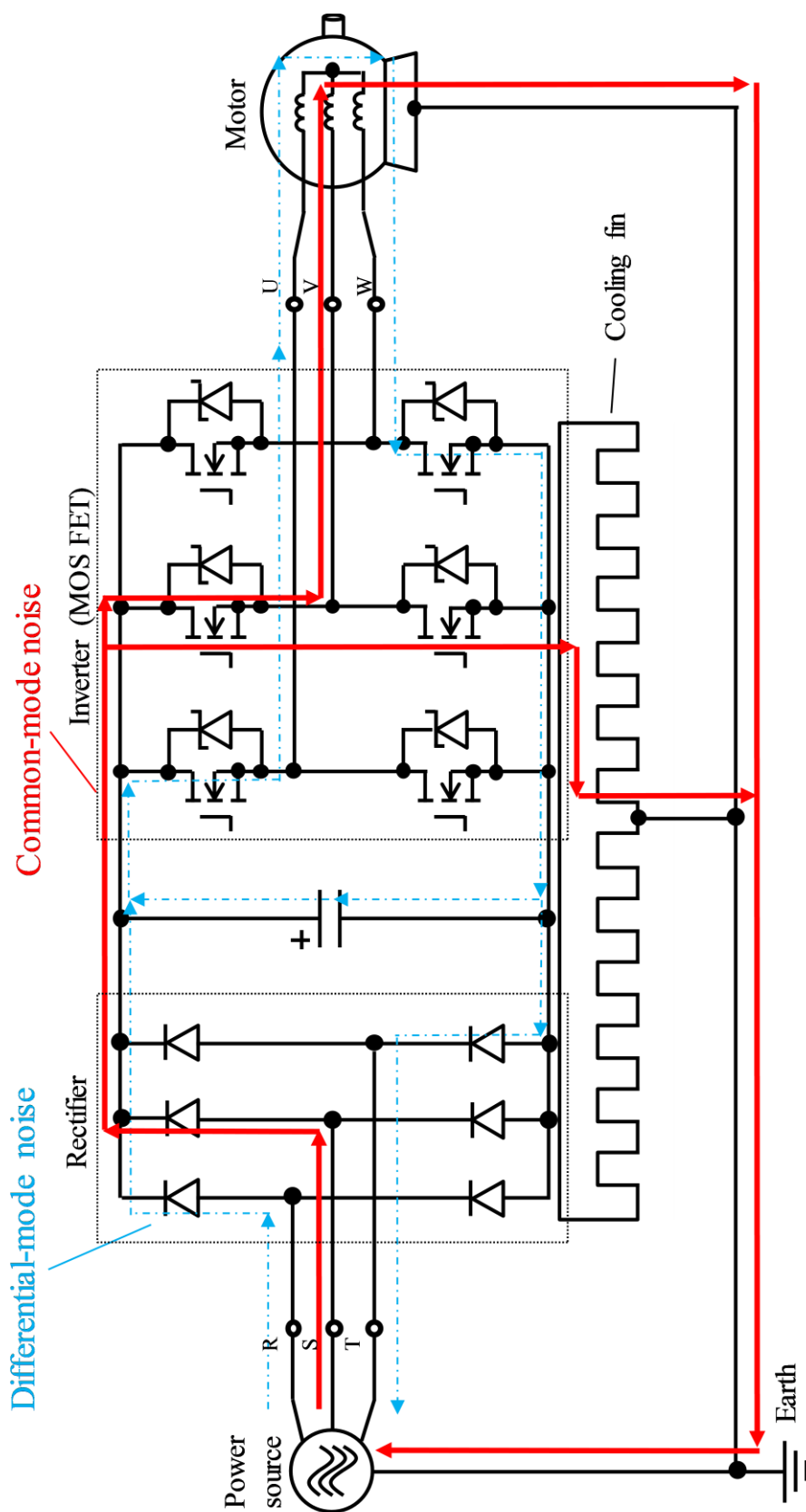


図 2.1. 三相 PWM インバータ給電モータドライブシステムにおける電磁ノイズ伝搬経路

2.2.2. コモンモード

一般に、モータケースや電力変換器の冷却フィンは、感電防止のために接地線を介して接地される。この接地線を通じて電源系統へと伝搬するノイズがコモンモード(CM)ノイズである。まず、CMノイズの発生原理について、三相電圧形PWMインバータを例として説明する。

図2.2に三相PWMインバータの主回路を示す。基準電位を直流電圧負側に置くと、各相の出力電圧はスイッチングに応じて E_d または 0 の値をとる。インバータ負荷中性点の電位を v_n とすると、各相それぞれについて、電圧・電流方程式を以下の式(2.1)~(2.3)で表現できる。

$$v_u - v_n = Ri_u + L \frac{di_u}{dt} \quad (2.1)$$

$$v_v - v_n = Ri_v + L \frac{di_v}{dt} \quad (2.2)$$

$$v_w - v_n = Ri_w + L \frac{di_w}{dt} \quad (2.3)$$

式(2.1)~(2.3)を足し合わせることで、式(2.4)を得る。

$$v_u + v_v + v_w - 3v_n = \left(R + \frac{d}{dt}\right)(i_u + i_v + i_w) \quad (2.4)$$

三相電流の総和は常に零であるから、式(2.4)の右辺は零となる。従って、中性点電位 v_n を式(2.5)で表せる。

$$v_n = \frac{1}{3} (v_u + v_v + v_w) \quad (2.5)$$

式(2.5)は、インバータ負荷中性点の電位がインバータ各相のスイッチングの度に变化するステップ波形となることを示している。この中性点電位変動 v_n がインバータのCM電圧に相当し、CMノイズ源となる。また、式(2.5)より、コモンモード電圧は負荷のインピーダンスの影響を受けずに伝達される特徴を有していることも分かる。

前述のように、CMノイズは接地線を介して電源系統へ伝搬する。インバータの中性点電位変動に伴い、接地線へ流れる電流は高周波漏れ電流（コモンモード電流）と呼ばれ、パワーエレクトロニクス装置内に形成される浮遊容量が伝搬経路となる。浮遊静電容量は電力変換器の回路構成や機器のレイアウト等によって意図されず形成される静電容量であり、大きくても数 nF 程度であるが、CM電流の支配的な伝搬経路となる。CMノイズは回路上に抑制素子がほとんど存在しないことから、数 MHz の高周波領域における支配的な伝導ノイズ源となる。また、浮遊容量を介して接地系を伝搬するため、

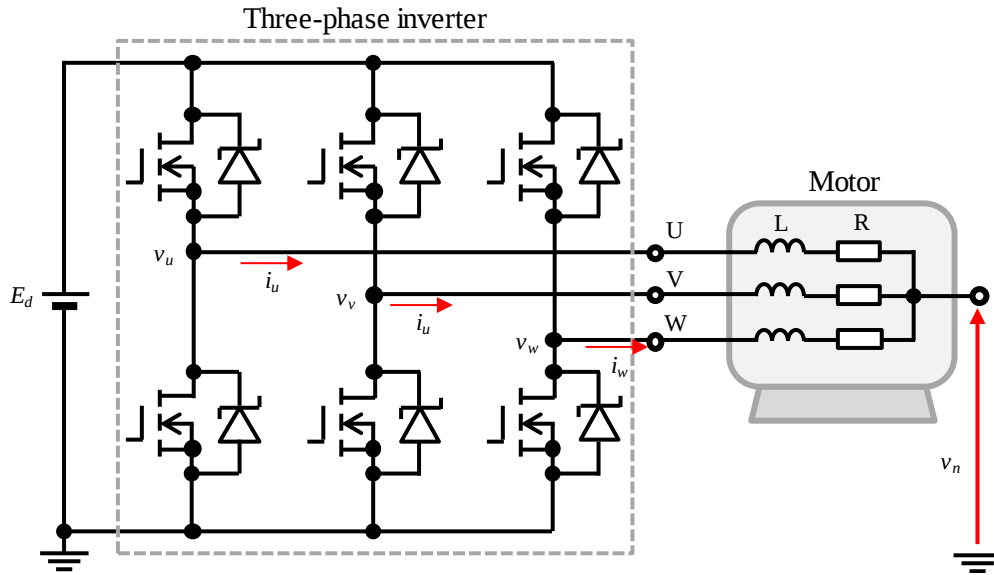


図 2.2. 三相 PWM インバータが生じるコモンモード電圧

CM 電流の伝搬経路が構成するループの面積は非常に大きい。そのため、CM ノイズは支配的な放射ノイズ源となる。

コモンモードノイズ伝搬経路として代表的な浮遊容量は、モータに生じる浮遊容量とパワーデバイスモジュールに生じる浮遊容量が挙げられる。まず、モータ浮遊容量について説明する。モータは鉄心（モータケースとは電氣的に接続している）に巻線を施した構成であり、巻線と鉄心間あるいは隣り合う巻線間に浮遊容量が発生する。モータのインダクタンスは、高周波帯域において非常に大きなインピーダンスとなるため、高周波電流はモータ巻線内部へ侵入することなく、モータ端子入力端における浮遊容量を介して、モータケースへと伝搬する。モータケースは接地線を介して接地されることが多いことから、主要なノイズ伝搬経路の一つとなる。モータ浮遊容量を考慮することで、三相 PWM インバータ給電モータ駆動システムにおいて、CM 電流を簡易的に模擬することができる高周波等価回路が、図 2.3 のように表現できる。図 2.3 において、インバータを方形波電圧源（CM 電圧源）、配線インピーダンスを L と R 、モータを浮遊静電容量 C のみでモデリングしている。そのため、この解析モデルは、広帯域に渡るノイズの再現精度は低いものの、モータ駆動システムにおける CM 電流の発生原理について、理解が非常に容易なモデルである。すなわち、このモデルにおける CM 電流は、三相 PWM インバータの中性点電位変動が、モータ浮遊容量を充放電することで発生し、回路の CM インピーダンスに依存する共振周波数において LCR 直列共振を起こす高周波振動

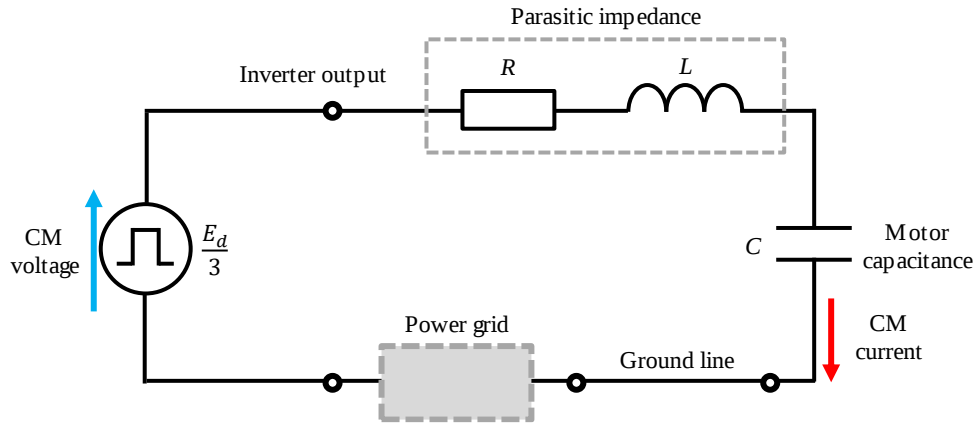


図 2.3. モータ駆動システムの単相コモンモード簡易等価回路

電流である。

モータ浮遊静電容量に加えて、ノイズ伝搬経路として代表的な浮遊容量には、パワーデバイスモジュールの浮遊容量が挙げられる⁽³⁸⁾。ここでは先行研究事例を基に、IGBT モジュールを例として説明する。図 2.4(a)に一般的な IGBT モジュールの内部構造を示す。半導体チップは絶縁基板上の銅電極面に実装され、絶縁基板の反対面は冷却のために銅ベース板に接続される。従って、半導体チップと銅ベースが絶縁基板を介して並行平板コンデンサを構成し、浮遊容量が生じる(一般に数十~数百 pF の大きさを有しており、モータの浮遊容量に対して 10 分の 1 程度の大きさ)。モジュール内の浮遊容量を考慮した等価回路を図 2.4(b)に示す。電力用 IGBT の多くは N 形であるため、コレクタ電極側が銅電極面に実装される。そのため、コレクタと銅ベース間に生じる浮遊容量が支配的となる。また、パワーデバイスモジュールの銅ベースは通常、冷却フィンに接続される。冷却フィンの電位は電力変換器のスイッチング毎に変動し、前述したように、モータケースと同様に、冷却フィンも接地線を介して接地されるため、CM 電流の伝搬経路となる。このため、パワーデバイスモジュールの実装方法に着目し、モジュール内の浮遊静電容量を小さくすることで漏れ電流低減を検討した事例がある⁽⁸²⁾。

2.3. 電磁ノイズの規制規格と評価方法

2.3.1. 伝導ノイズ

EMI については、IEC(国際電気標準会議)の審議委員会として、CISPR(国際無線障害特別委員会)が設置されており、電磁ノイズに対する規制規格を作成している。例えば、

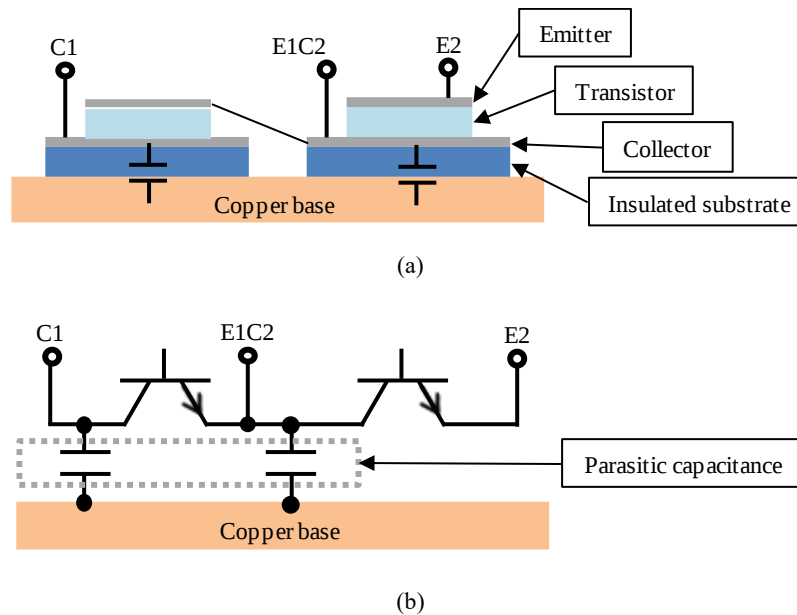


図 2.4. パワーデバイスモジュールに生じる浮遊容量; (a) IGBT モジュールの構造; (b) 等価回路

工業，科学および医療機器(ISM Equipment; Industrial, Scientific and Medical Equipment)に対する電磁妨害の規格として CISPR11 が定められており，産業用パワーエレクトロニクス機器として，可変速駆動システム(PDS; Power Drive System)，無停電電源装置(UPS; Uninterruptible Power Supply)などが CISPR11 の対象となっている。パワーエレクトロニクス機器が発生する電磁妨害は電源系統へと伝搬することで，系統に接続されている他の機器に悪影響を及ぼす伝導性 EMI の要因となる。電源系統へ流出する電磁妨害は，供試機器(EUT; Equipment Under Test)の電源ポートにおける電圧（雑音端子電圧）として測定され，150 kHz~30 MHz の周波数範囲でその限度値が規定されている。EMI 規制値の一例を図 2.5 に示す。伝導性 EMI は準尖頭値(QP; Quasi-peak)と平均値，30 MHz 以上で規制される放射線 EMI については準尖頭値の規制値が定められている。また，近年のスマートメータ導入に伴う新規制が，9 kHz から 150 kHz の周波数帯域で議論されている。ここで，準尖頭値とは，ラジオ受信における受信障害のレベルが反映されるように考案された評価指標である。AM 受信機と人間の耳の特性を模擬した回路によって重みづけを行った最大値を記録し，評価する。一般に，ピーク値検波と平均値検波の測定結果の中間的な値が測定される。

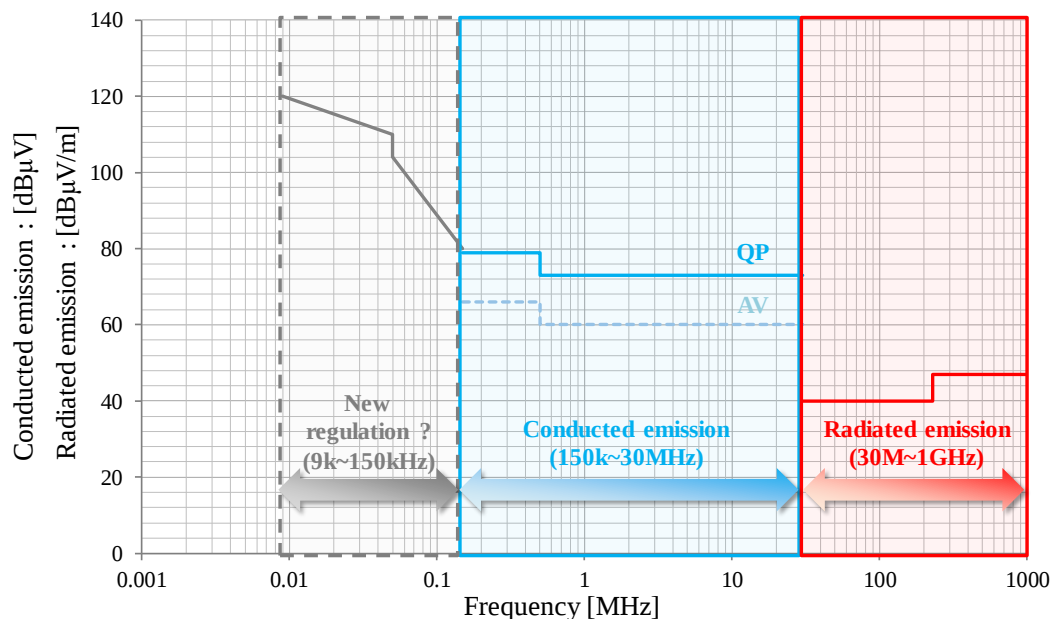


図 2.5. 電力変換器に対する EMI 規制値(CISPR11, 産業用パワーエレクトロニクス装置, 20 kVA 以下の規制規格を参照, 新規制については, 文献(83)などを参照)

ノイズ測定装置や測定方法については CISPR16 が定められており, CISPR16-1 シリーズにおいて測定装置の要求特性が, CISPR16-2 シリーズで測定方法が規格されている。雑音端子電圧の測定レイアウトを図 2.6 に示す。測定においては, 電源線インピーダンス安定化網(LISN ; Line Impedance Stabilization Network)を使用する。LISN は測定を安定化させる目的で, EUT と電源の間に接続する。LISN に到達した電磁妨害電圧をスペクトラムアナライザによって雑音端子電圧として測定する。測定に際して, スペクトラムアナライザの分解能帯域幅(RBW; Resolution bandwidth)の設定値も CISPR16 によって規定されている。例えば, 150 kHz~30 MHz の測定において, RBW は 9 kHz と規定され, 30 MHz~1 GHz の測定においては 120 kHz と規定されている。

2.3.2. 放射ノイズ

パワー半導体デバイスが実装された基板上のプリント配線パターンや電力ケーブルは, 大小様々なループアンテナあるいはダイポールアンテナを構成する。パワー半導体のスイッチングに伴い発生した電磁ノイズの特に高い周波数成分は, これらのアンテナを放射源とし, 空間を伝搬することで周辺電子機器に悪影響を及ぼす。このため, 電力変換器が発生する放射ノイズに対して, 放射性 EMI として 30 MHz 以上の帯域におい

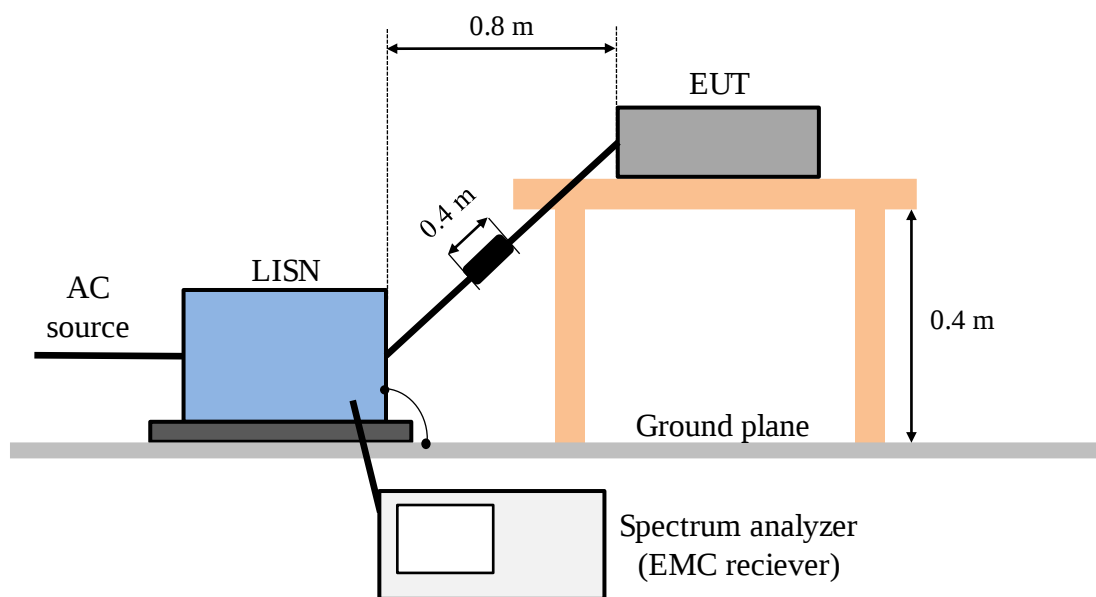


図 2.6. 雑音端子電圧(伝導性 EMI)評価レイアウトの一例

て、規制規格が定められている。

放射ノイズは、外来電波の影響を受けず、かつフェライトなどの電波吸収体によって内部で電磁波を反射しない、電波暗室において評価を行う。通常、床面のみが反射金属面の電波半無響室において測定を行う。アンテナによって放射ノイズを測定し、使用したアンテナのアンテナファクタを考慮することで放射ノイズの測定値を放射電界強度として求める。

電界強度の測定結果は、機器の配置に大きく影響を受ける。また、測定においては、支配的な放射源を限定するために電力ケーブルの配置を変更するなど様々な変更を行う場合が多い。従って、再現性を担保するためには、測定条件の記録、測定レイアウトの写真を保存することが特に重要である。電波暗室の内部を撮影した写真を図 2.7 に、伝搬室における放射電界強度の測定レイアウトを図 2.8 にそれぞれ示す。



図 2.7. 電波暗室

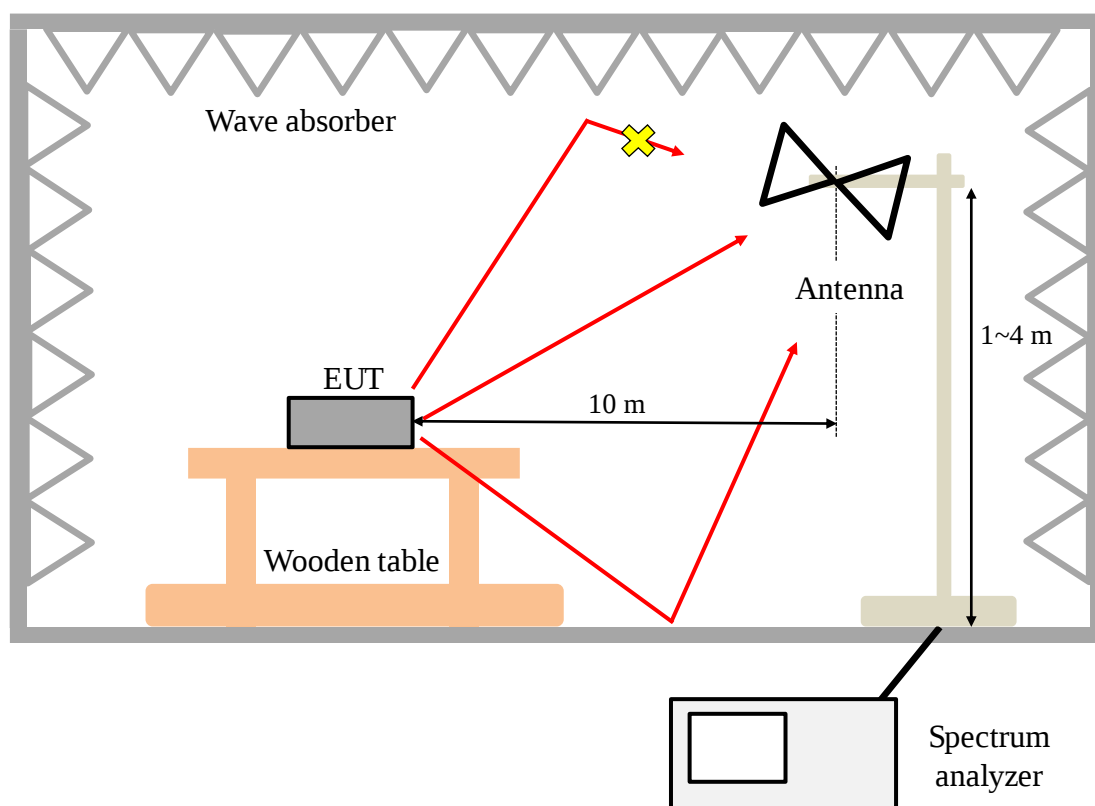


図 2.8. 電波暗室における放射電界強度(放射性 EMI)の評価レイアウトの一例

2.4. 代表的な電磁ノイズの抑制対策

2.4.1. 受動素子を用いた伝導ノイズ対策

最も広く採用されている伝導ノイズ対策としては、フィルタ素子の追加が挙げられる。例として、コモンモードインダクタ(CMI)について説明する。図 2.9 に示した単相 CMI の模式図には、各モードの電流に応じて生じるコア内部磁束も併せて示している。単相 CMI は磁性コアに二本の巻線を同極性に施すことで実現できる。磁性コアは多くの場合、磁気結合を高めるために、ギャップレスのトロイダル形状コアが採用される。まず、DM 電流について、各巻線を流れる電流に応じて発生するコア内部磁束は、コアの内部で互いに相殺する。このため、大振幅の DM 電流が流れても、CMI が磁気飽和を引き起こすことはない。一方、CM 電流が流れると、CM 電流に起因して生じるコア内部磁束

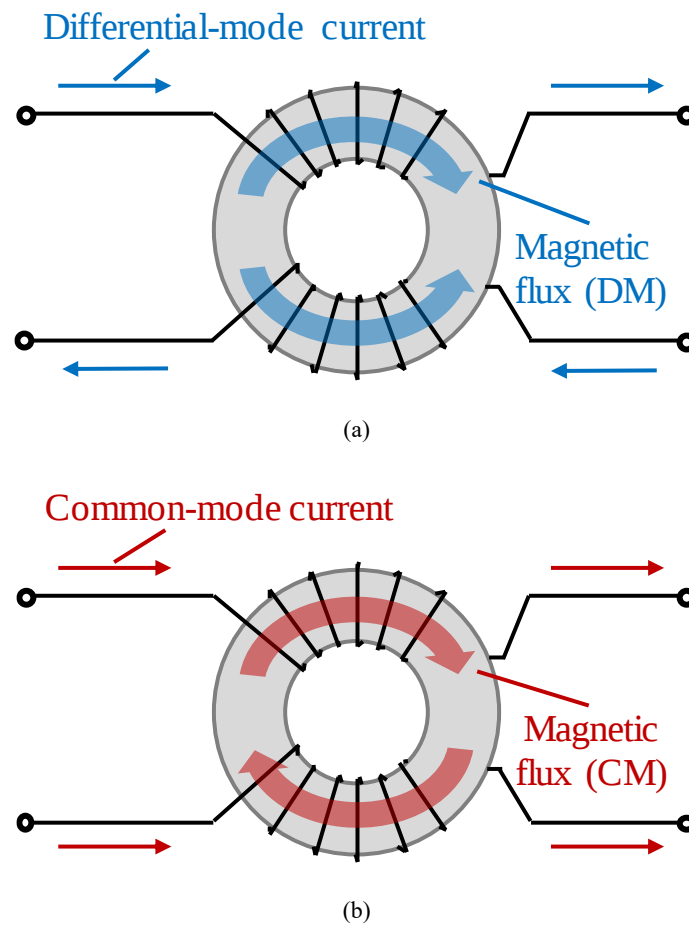


図 2.9. 単相コモンモードインダクタの模式図と、各モード電流によって生じるコア内部磁束;
(a) コモンモード; (b) ディファレンシャルモード

は、互いに強め合う。そのため、CMI は CM 電流に対しては、大きなインダクタンスとして機能する。従って、CMI を用いることで、CM 電流を抑制することができる。実際には、発生したすべての磁束がコア内部を通るわけではなく、コアの外部へ漏れる。この漏れ磁束は、DM に対するインダクタンスとして機能し、コアの磁気飽和を招く恐れがあり、設計時には注意が必要である。

また、CMI に抵抗で短絡した巻線を追加し、高周波帯域で大きな損失抵抗として機能させるコモンモードトランス(CMT)と呼ばれる手法も考案されている。この手法は、CM 電流の高周波脈動に対する大きなダンピング効果が見込めるが、CM 電流のピーク値が減衰しても、実効値が増加する事例も報告されている。また、CMT における損失が無視できない場合も少なくないため、採用には厳密な検討が必要である。

前述のように、パワーエレクトロニクス機器に対して、雑音端子電圧という指標で規制規格が定められている。雑音端子電圧の抑制に広く採用されているのが EMI フィルタである。図 2.10 に単相交流ラインあるいは直流給電ラインに挿入する EMI フィルタの構成を示す。EMI フィルタは DM ノイズを抑制する素子と、CM ノイズを抑制する素子を組み合わせて構築される。

CM ノイズを抑制する素子には、前述の CMI に加え、Y キャパシタがある。Y キャパシタは、電源ラインと接地間に挿入され、高周波帯域において CM 電流に対する低インピーダンスのバイパス経路を実現する。CMI との組み合わせによって、LC ローパスフィルタを構成し、CM 電流が電源系統へと流出するのを抑制する。一般に、EMI フィル

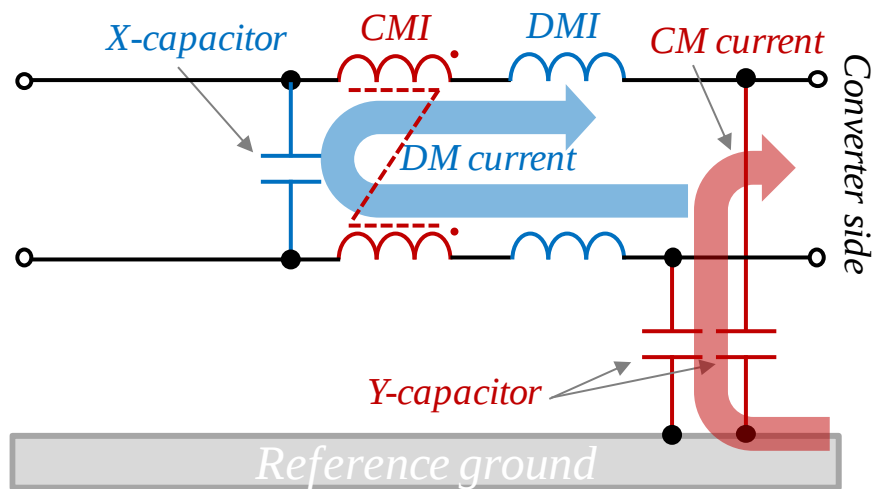


図 2.10. 一般的な EMI フィルタの構成

タのサイズ・重量のほとんどを、CMIなどの磁気部品が占める場合が多い。そのため、同一のローパスカットオフ周波数について考えると、Yキャパシタを大きくするほど、CMIのサイズ低減を達成できる。しかし、大きすぎるYキャパシタは、接地系へ流出する漏れ電流の増加を招く。漏れ電流の許容値については、特に医療機器などで非常に厳しい規制が定められている。そのため、実用上のYキャパシタの値は数nF程度にとどまる(直流給電システムにおいては、Yキャパシタの値を100nF程度に設定する場合もある)。また、CMノイズ抑制素子には、広帯域まで自己共振の起こらない素子が求められる。そのため、Yキャパシタにはセラミックコンデンサが採用されることが多い。しかし、セラミックコンデンサは短絡モードで故障するため、耐圧に余裕を持たせたキャパシタを選定することが重要である。

DMノイズを抑制する素子は、ディファレンシャルモードインダクタ(DMI)とXキャパシタがある。DMIは、CMに対してバランスを確保するため、電源ラインの両方に挿入することが好ましい(CMに対して回路が不平衡であると、DMからCMへのノイズの転化現象が生じる。また、その逆も考えられる。この点において、CMIはCMを平衡させる素子であるともいえる)。DMIは、電力変換器の定格電流にDM電流が重畳された大電流に起因する磁束が磁性コア内部に発生する。そのため、CMI以上に磁気飽和を考慮した設計が重要である。また、DMIの挿入による損失の増加についても考慮が必要である。そのため、実用上はCMIの漏れインダクタンスをDMIとして利用する場合も多い(磁気部品の数が削減されるため、サイズ・コスト・重量の面で有利である。ただし、Xキャパシタの大型化やCMIの局所的な磁気飽和を招く恐れもあり、CMIの漏れインダクタンスの積極的な使用には注意が必要である)。一方、Xキャパシタは特に規制規格が存在しないため、静電容量の値を大きくできる。しかし、あまりにも大きなXキャパシタは、電源解放時に電荷が残留し、感電の危険性が生じる(例えば、固定コンセントから引き抜いたプラグに触った場合に感電する)。そのため、0.1 μF 以上のXキャパシタを使用する際には、Xキャパシタに並列に放電抵抗を挿入することが一般的である。加えて、大きな静電容量を有するXキャパシタは力率悪化を招く結果にもなる。従って、現実的にはDMIを追加し、Xキャパシタをある程度小さな値にとどめておくことが重要である。なお、XキャパシタはYキャパシタと比較して大容量であることから、フィルムコンデンサが選定されることが多い。

EMIフィルタの設計には、ノイズ発生量をあらかじめ把握し、必要減衰量を定める必要がある(過大な減衰特性を有するEMIフィルタは、システム全体のサイズ・重量・コストを増加させる)。そのため、設計段階において、電力変換器のノイズ発生量を予測す

るための回路シミュレーションモデルが盛んに研究されている。当初は時間領域におけるシミュレーションモデルが盛んに研究されたが、解析負荷の軽減のため、DM および CM のみに着目した周波数領域モデルも研究された。また近年では、電力変換器をノイズ電圧および電流源と等価インピーダンスの組み合わせとして、その内部構造を完全にブラックボックス化し、簡易かつ高精度な周波数領域モデルを導出したビヘイビアモデルなどの研究事例もある^{(59),(64),(67)}。また、EMI フィルタが電力変換器全体の体積の約 30 % を占めるという報告がされている⁽⁸⁴⁾。そのため、EMI フィルタのサイズや重量に着目した最適設計法についても、近年盛んに研究されている⁽⁷⁵⁾。

2.4.2. 能動素子を用いた伝導ノイズ対策

前述のように、受動素子を組み合わせて構築した EMI フィルタは、最大で電力変換器全体の体積の 30 % 程度を占める。そのため、EMI フィルタの体積削減への要求は大きい。EMI フィルタの体積削減を達成する方法としては、受動素子に加えて能動素子を採用する手法が検討されている。これらはアクティブ EMI フィルタと呼ばれ、様々な方式が提案されてきた。図 2.11 に示すように、アクティブ EMI フィルタは大きくフィードフォワード方式とフィードバック方式に分類できる。フィードフォワード方式は、電圧キャンセル方式と電流キャンセル方式に分けられる。また、フィードバック方式は、ノイズを電圧として検出するか、電流として検出するかの 2 通りの検出方式がある。また、補償を行うための電圧源をノイズ源に対して直列に挿入するか、並列に挿入するかといった 2 通りの補償方式がある。そのため、フィードバック方式は大きく 4 つに分類できる。加えて、フィードフォワード方式とフィードバック方式を併用した方式も提案されている。

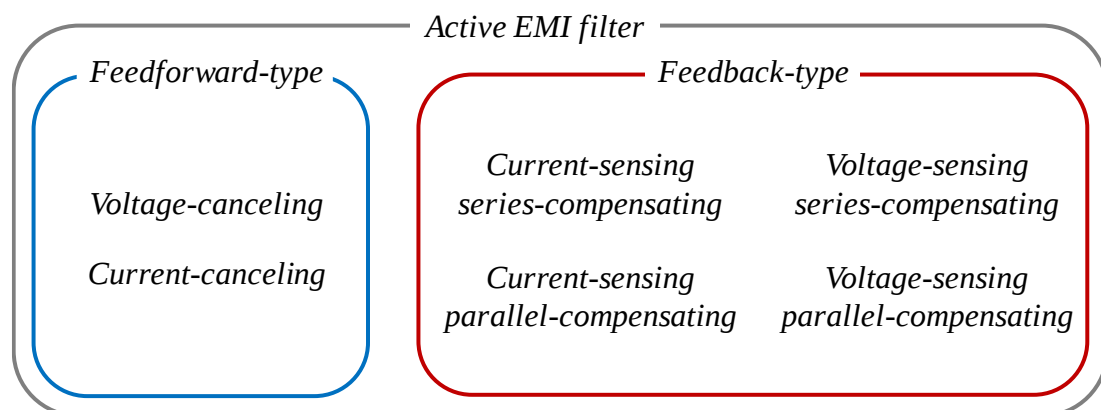


図 2.11. アクティブ EMI フィルタの分類

アクティブ EMI フィルタの一例として、図 2.12 にフィードフォワード電圧キャンセル方式のアクティブ EMI フィルタであるアクティブノイズキャンセラ(ACC)の構成を示す⁽¹⁰⁵⁾。ACC は、三相 PWM インバータ給電モータ駆動システムが発生する CM 電圧を抑制する目的で考案された。Y 結線キャパシタで検出した CM 電圧の逆相電圧を、コモンモードトランスを介して注入することで、CM 電圧の相殺を実現している。プッシュプルエミッタフォロワは励磁電流供給のためのバッファである。ACC は三相 PWM インバータが発生する CM 電圧を大きく低減できるため、モータの軸電圧やベアリング電流を効果的に抑制できる。一方で、コンプリメンタリトランジスタの耐圧による制限が存在するため、ACC の高耐圧化を検討した事例がある^{(106),(108)}。

アクティブ EMI フィルタは、受動素子を組み合わせることで構成した EMI フィルタとは全く異なる原理でノイズを大きく抑制するため、フィルタの体積削減を達成することも設計次第では可能である。しかし、能動素子の追加による電力変換システム全体の信頼性の低下が問題となる。そのため、アクティブ EMI フィルタが実用化された事例は非常に少ない。

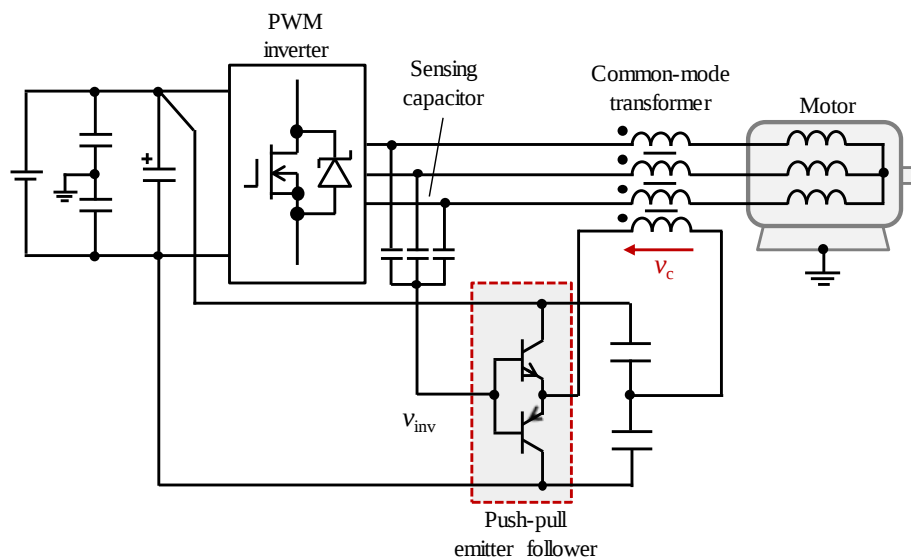


図 2.12. アクティブコモンノイズキャンセラの構成

2.4.3. 放射ノイズ対策

放射ノイズの規制周波数領域(30 MHz~)においては、前述の EMI フィルタを構成する受動素子は寄生インピーダンスとの自己共振を引き起こす。そのため、伝導ノイズ対策部品のみで放射ノイズを規制値以下に抑制することは困難である場合が多い。従って、放射ノイズの抑制には、伝導ノイズの抑制対策とは異なるアプローチをとる必要がある。

放射ノイズ対策として最も広く採用されているのは、シールドケーブルである。図 2.13 に直流給電降圧チョップシステムにおいて、シールドケーブルを使用した際の模式図を示す。構成の比較のために、図 2.13(a)にはアンシールドケーブルを、図 2.13(b)にはシールドケーブルを使用した際の構成をそれぞれ示す。シールド構造は様々であり、横巻きシールド、編組同軸シールド、金属薄膜ホイルシールド、編組線シールド、個体シールドなどがある。シールド材は非常に低インピーダンスであり、ほぼすべての CM ノイズ電流がシールドを流れる。結果、CM ノイズ電流ループが非常に小さくなり、ケーブルからの放射が効果的に抑制される。また、外部からの電磁界がケーブル内に侵入するのを妨げる効果も有する。しかし、電力線とシールド間の浮遊容量は非常に大きく、伝導性ノイズが増加し、EMI フィルタに要求される減衰量が大きく増加する場合もあるため、注意が必要である。

シールドケーブルの使用においては、シールドの終端処理が非常に重要となる。シールドが適切に低インピーダンスで終端されなければ、シールドケーブルの放射ノイズ抑制効果は大きく劣化する。最良の終端条件は、両端のシールドが 360°に渡って筐体に接続された条件である(図 2.13(b))。反対に、シールドを長い導線を用いて終端することは、ピッグテールと呼ばれ、できる限り避けなければならない。ピッグテールは高インピーダンスであるため、シールドと筐体間にコモンモード電位差が生じる。また、ピッグテールは外部からの電磁界の影響も受けやすい。

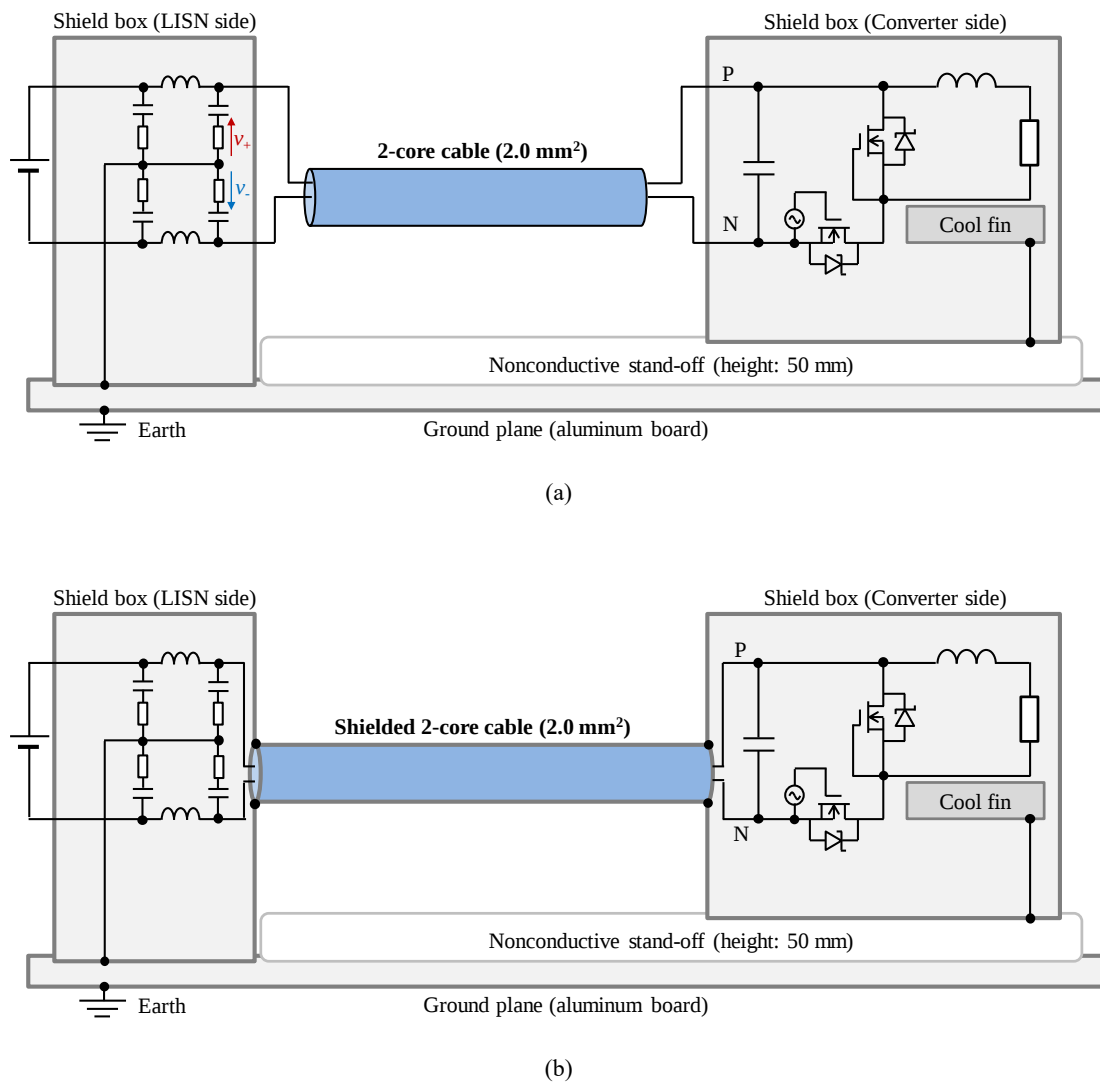


図 2.13. シールドケーブルを採用した際の直流給電降圧チョップシステムの模式図; (a) 二芯ケーブル (シールドなし)を用いた条件; (b) シールドケーブル(二芯 + シールド)を用いた条件

NiZn フェライトなどの高周波磁性材料を基にした分割コアをクランプコアとして用い、ノイズ放射源と推測される電力ケーブルに挿入する方法も、同様に広く採用されている。NiZn フェライトは、高周波領域で複素透磁率の虚部が支配的となり、損失成分として機能することから、ケーブルを伝搬する高周波ノイズ電流を熱として消費できる。ケーブルが放射ノイズ源である場合、ケーブル長に応じて、高周波ノイズ電流がケーブルに分布する。一般的には、電流が最大値をとる(腹となる)ポイントにクランプすると、最も効果的に放射ノイズを抑制できる。

シールドケーブルの使用によるコスト・重量の増加やケーブルの柔軟性の悪化は、シールドケーブルの使用に伴うデメリットとなる。特に、前者はケーブル長が長くなるほど、その影響が顕著であることが指摘されている。また、クランプコアの使用も、希望の減衰量を得るために、多くのコアを必要とする場合がある。このため、クランプコアに加えて、ケーブルに銅テープを巻くことで実現したシールドの静電容量を組み合わせた放射ノイズ抑制対策も検討されている。図 2.14 に銅テープを巻いた際のケーブル断面図を示す。銅テープとケーブル導体間に生じる静電容量は、寄生インダクタンスの小さい高周波特性の良い Y キャパシタであると考えられる。この静電容量とクランプコアを組み合わせることで、RC ローパスフィルタを構成できる。一般に、本手法におけるシールドとケーブル導体間に生じる静電容量は数十 pF と小さい。そのため、大きな静電容量を得るためには、ケーブルに巻く銅テープの長さを増加する必要がある。しかし、長すぎるシールドは、高周波領域で分布定数線路としてふるまい、フィルタのノイズ減衰量を悪化させる恐れがある。能動素子との組み合わせによって、シールドが有する上記の欠点を克服する試みも行われている。文献[9]では、ケーブルと筐体間のコモンモード電位差を検出し、高速オペアンプを用いて実現した増幅回路によって、検出電圧をシールドへとフィードバックする手法が提案されている。これにより、シールドの静電容量を高周波領域でのみ増加できる。従って、シールドの長さを増加させずに、ローパスフィルタのカットオフ周波数を低周波領域へとシフトさせることが可能となる。

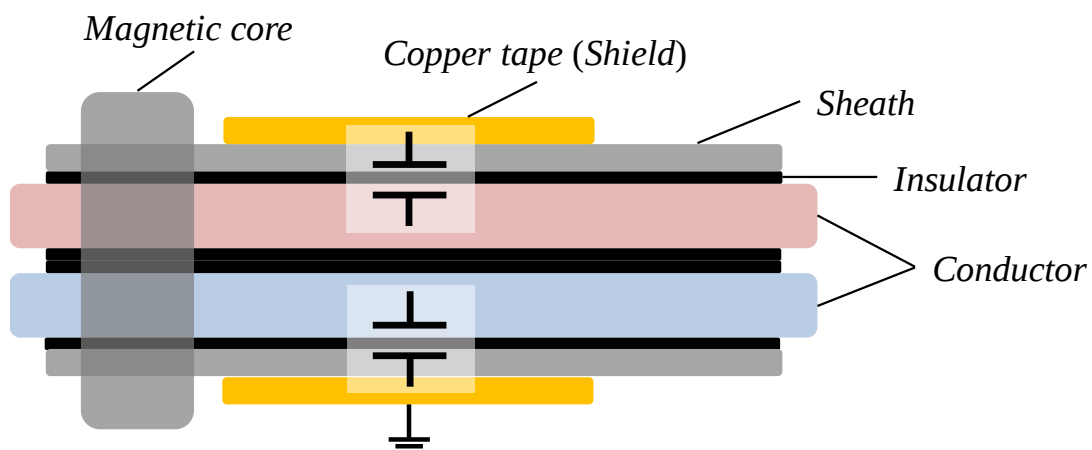


図 2.14. ケーブルに施したシールドを基にしたローパスフィルタの模式図

2.5. EMI フィルタ設計手順の一例

2.5.1. シミュレーションモデルの構築

ここでは、伝導性 EMI 帯域(150 kHz~30 MHz)のノイズを抑制することを目的とした EMI フィルタの代表的な設計手順についてまとめる。

ここでの検討対象は、図 2.13(a)に示した直流給電降圧チョップアップシステムである。変換器は、入力直流電圧を 200 V、出力電力を 100 W、スイッチング周波数を 100 kHz、デューティを 0.5 に設定した条件で駆動した。変換器と LISN は二芯ケーブル(2.0 mm², 1 m)によって接続した。変換器と負荷は同一の金属筐体内に格納し、銅テープを用いてグラウンドプレーンに接続した。グラウンドプレーンとして用いたアルミ板は、LISN を介して配電盤のグラウンドに接続されている。すべての被測定機器は非導電性のテーブル(床面からの高さ:約 70 cm)上に配置した。

伝導性 EMI の評価対象である雑音端子電圧は、LISN の出力端子端における電圧として測定される。このとき、被測定信号は、CM と DM 双方の周波数成分が混在した信号として、スペクトラムアナライザなどの測定機器によって取得される。従って、伝導性 EMI の規制規格を満足するには、CM と DM を伝搬するノイズそれぞれを適切に低減する必要がある。CM と DM の信号を分離して測定できる機能を備えた LISN も存在するが、ここでは、CM と DM ノイズを分離して取得する手法を採用する。まず図 2.13(a)に示したように、2 つの LISN の出力端子における電圧をそれぞれ v_+ および v_- と定義する。2 つの LISN それぞれを、同軸ケーブルを用い、オシロスコープと接続し、 v_+ と v_- の時間領域波形を取得する。このとき、オシロスコープの入力端子において、入力信号それぞれを、アッテネータを用いて、十分減衰させておく(最大でも 5 Vp-p 程度)。取得した信号について、それぞれ式(2.6)と式(2.7)から CM ノイズ電圧 v_{CM} と DM ノイズ電圧 v_{DM} が計算できる。

$$v_{CM} = \frac{v_+ + v_-}{2} \quad (2.6)$$

$$v_{DM} = \frac{v_+ - v_-}{2} \quad (2.7)$$

測定結果を図 2.15 に示す。なお、図 2.15 に示した結果は、測定した v_+ と v_- の時間領域波形について、周波数解析を行い得た周波数スペクトルを、式(2.6)と式(2.7)に従って計算することで取得した。測定結果は 100 kHz から 100 MHz の周波数範囲で示す。

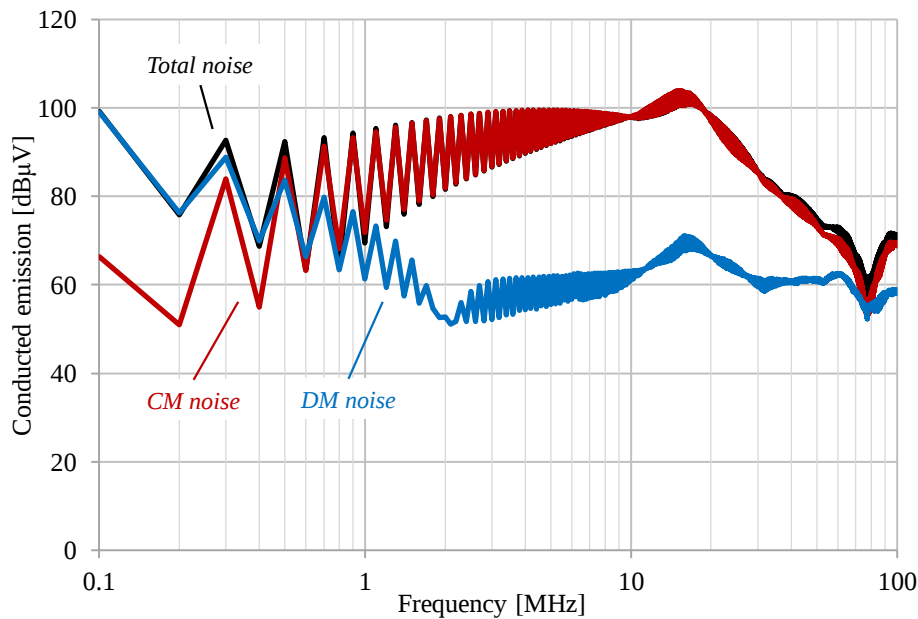


図 2.15. 測定した伝導ノイズの周波数スペクトル

図 2.15 から、500 kHz において DM ノイズと CM ノイズの大小関係が逆転し、以降の周波数領域では、CM ノイズが支配的となることが確認できる。すなわち、低周波数領域では DM ノイズを、高周波数領域では CM ノイズを適切に低減することで、EMI 規制を満たすことができる。

EMI フィルタ設計においては、適切な必要減衰量の設定と、フィルタインダクタの磁気飽和を防止することが重要である。この内、特に後者については、フィルタの試作とノイズ測定を繰り返すことで、磁気飽和の発生の有無を確認すると、フィルタの設計に非常に時間を要するといった結果を招く。そのため、フィルタの設計には、回路シミュレーションを利用することが多い。従って本稿でも、回路シミュレーションを用いて、EMI フィルタ設計を行う。回路シミュレータには、パワーエレクトロニクス回路のシミュレーションに特化した PSIM を採用する。いくつかの先行研究事例と同様に、DM および CM について、構成素子、伝搬経路のインピーダンスを測定し、等価回路を構築した。また、パワーデバイスについては、データシートを参考に各寄生成分を同定し、デバイスを実装したプリント基板のパターンに起因する寄生インダクタンスについても、実測結果から抽出した値を用いた。図 2.16 に構築したシミュレーション回路を示す。また、図 2.17~2.19 に伝導ノイズの測定結果とシミュレーション結果の比較を示す。

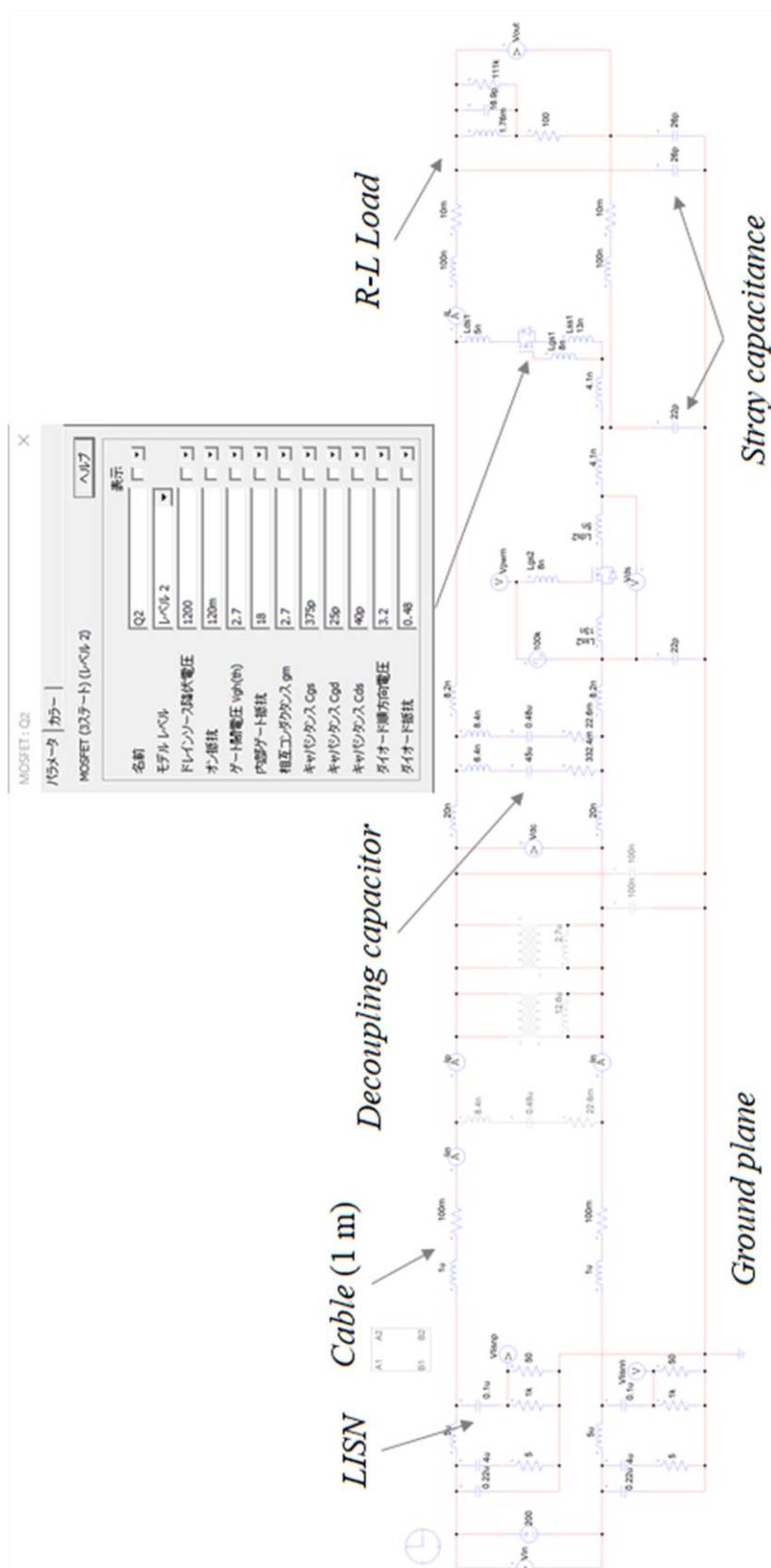


図 2.16. PSIM シミュレーションモデル

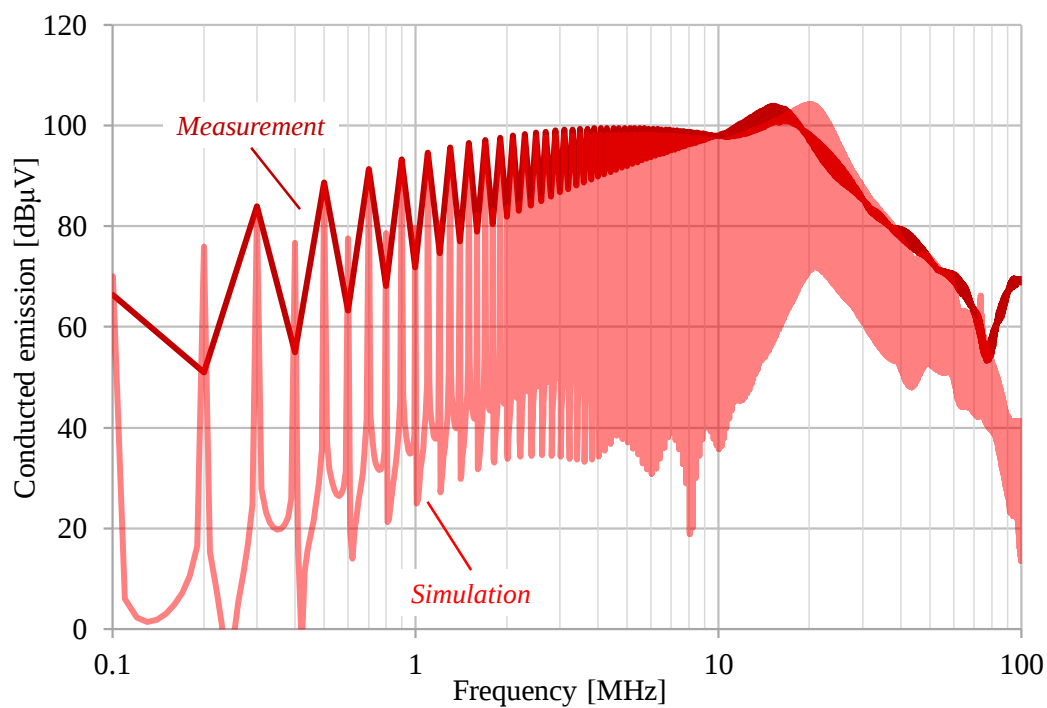


図 2.17. 伝導ノイズの測定結果とシミュレーション結果の比較 (CM ノイズ)

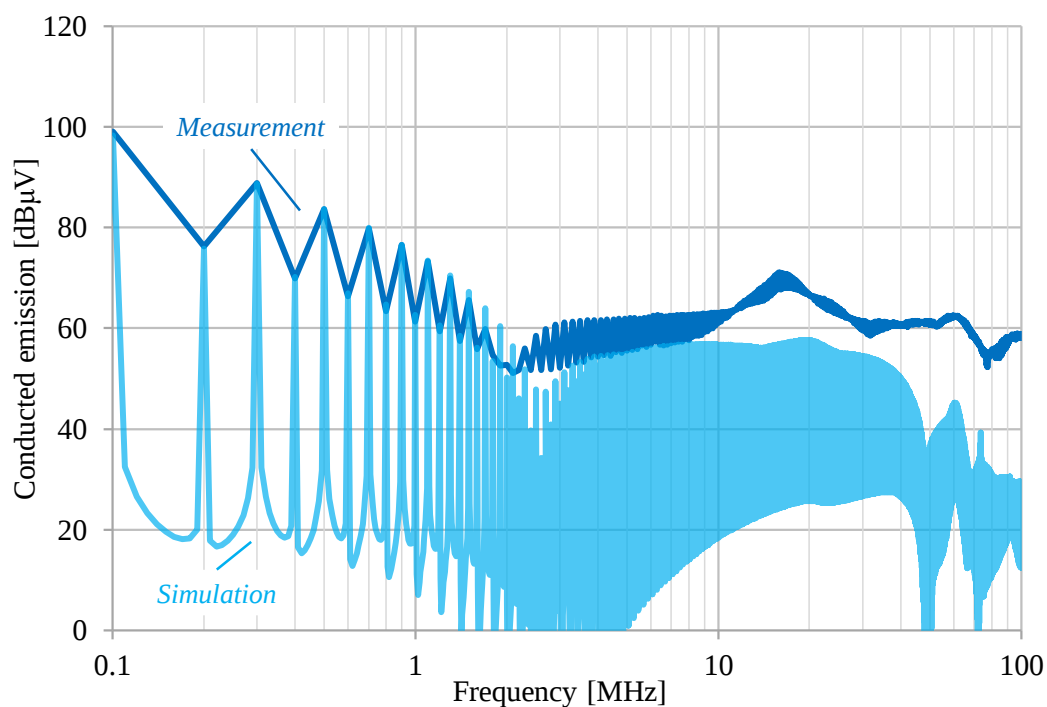


図 2.18. 伝導ノイズの測定結果とシミュレーション結果の比較 (DM ノイズ)

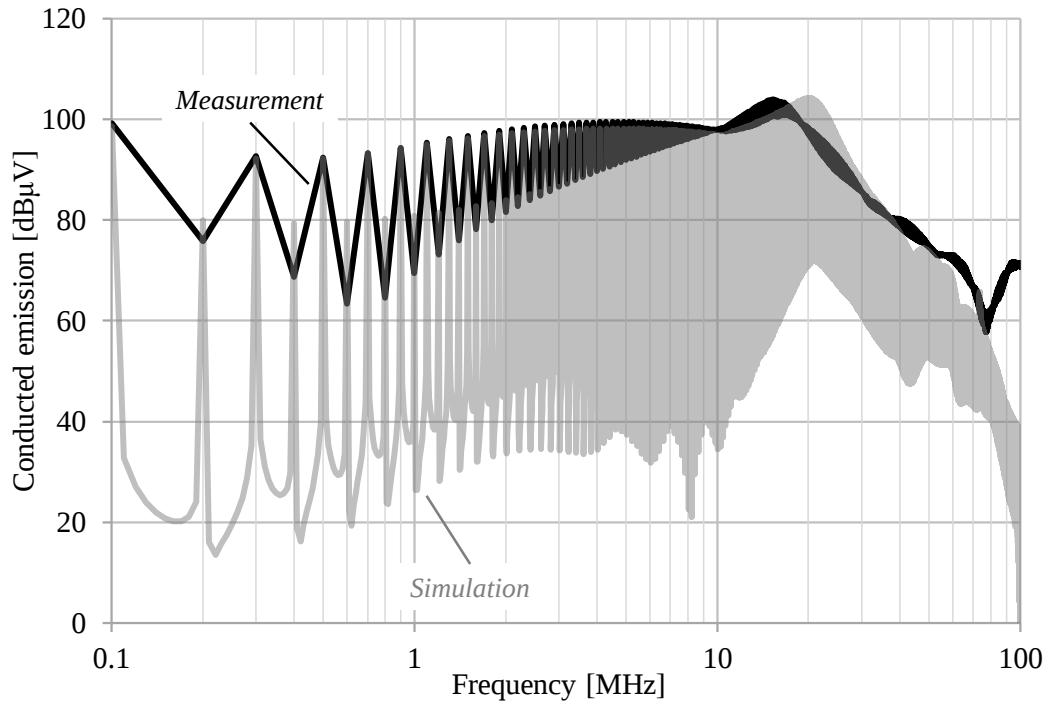


図 2.19. 伝導ノイズの測定結果とシミュレーション結果の比較 (トータルノイズ)

図 2.17~2.19 より、簡易なシミュレーションモデルであるが、CM ノイズおよび DM ノイズを、フィルタ設計に問題のない精度で再現できていることが確認できる。

2.5.2. EMI フィルタの設計

EMI フィルタの設計には、要求される減衰量 Att_{req} を求めることが必要である。ここでは、DM を例に述べる。伝導性 EMI は 150 kHz 以上の周波数領域で規制されている。本実験システムでは、スイッチング周波数が 100 kHz に設定されていることから、150 kHz 以上の帯域で、DM ノイズ電圧のピークは 300 kHz にはじめて現れる。従って、300 kHz を DM の設計周波数 f_{D-DM} とし、以下の式(2.8)のように DM の必要減衰量 Att_{req-DM} を計算する(6 dB マージンを設定)。ここでは、特定の伝導性 EMI 規制規格を検討対象とせず、規制値は 150 kHz から 30 MHz で 70 dBμV と設定した。

$$Att_{req-DM}(\text{dB}) = \text{Limit}(\text{dB}\mu\text{V})@f_{D-DM} - v_{DM}(\text{dB}\mu\text{V})@f_{D-DM} - 6(\text{dB}) \quad (2.8)$$

従って、以下のようにカットオフ周波数を決定できる。

$$\frac{1}{\left(\frac{f_{D-DM}}{f_{cut-DM}}\right)^2} = 10^{\frac{Att_{req-DM}}{20}} \quad (2.9)$$

$$f_{cut-DM} = f_{D-DM} \cdot \sqrt{10^{\frac{Att_{req-DM}}{20}}} \quad (2.10)$$

カットオフ周波数を決定することで、フィルタの各素子について要求される値を決定できる。ここでは、図 2.10 に示した構成と同様のフィルタを電力変換器の入力部に挿入することを考える。まず DM について、X キャパシタの静電容量 C_{DM} を $0.47 \mu\text{F}$ と設定する。このため、必要な DM インダクタのインダクタンス値を以下の式(2.11)によって算出できる。

$$L_{req-DM} = \left(\frac{1}{2\pi f_{cut-DM}} \right)^2 \cdot \frac{1}{C_{DM}} \quad (2.11)$$

CM についてもフィルタ定数を同様の手順で同定できる。なお、CM については、Y キャパシタの値を $2 \times 100 \text{ nF}$ と設定した。

フィルタの各素子の値を決定後、理想素子を用いたフィルタをシミュレーション上に再現し、フィルタインダクタを流れる電流のピーク値をシミュレーション結果から得る。得た電流ピーク値に対して、選定した各磁性コアが磁気飽和を引き起こさないことを確認し、フィルタの設計を完了する。なお、コアの窓面積についての検討も重要である。浮遊容量を低減するためには、トロイダルコアに巻線を単層巻きで施すことが重要である。しかし、必要ターン数に対して窓面積が不十分である際には、多層巻きの採用も許容しなければならない。

実際に制作した EMI フィルタの外観を図 2.20 に示す。CM インダクタ($12.7 \mu\text{H}$)には、ナノクリスタル(VITROPERM500F)、DM インダクタ($10.7 \mu\text{H}$)にはリカロイを磁性コア材料として選定した。また、X キャパシタ($0.47 \mu\text{F}$)にはフィルムコンデンサ、Y キャパシタ($2 \times 100 \text{ nF}$)には表面実装積層セラミックコンデンサを選定した。

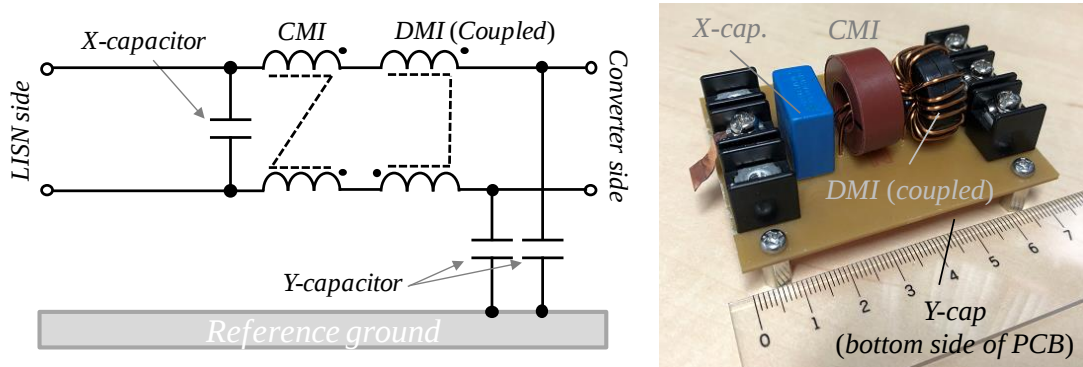


図 2.20. 製作した EMI フィルタの外観

製作した EMI フィルタを電力変換器の入力側に挿入した際の各モードに対するノイズ電圧の測定結果を図 2.21~2.23 に示す。測定結果より、各モードに対するノイズ電圧が、それぞれ対象周波数帯域で規制値である 70 dB μ V を下回っていることが確認できる。また、図 2.23 から、CM ノイズ、DM ノイズを適切に減衰させることでトータルのノイズ、すなわち雑音端子電圧を規制値以下に減衰させることができることも確認できる。このように、シミュレーションを活用し、各モードに対して独立にフィルタを設計することで、フィルタの過大設計を招くことなく、適切な減衰量を有する EMI フィルタを設計できる。図 2.24 には、製作した EMI フィルタの各モードに対する減衰量を示す。特に、CM について、ノイズ減衰量が 10 MHz 付近より悪化していることが確認できる。これは主にフィルタ素子に付随する寄生インピーダンスによる影響であると考えられる(第3章にて詳述)。フィルタ設計時に実行したシミュレーションでは、フィルタ構成素子に付随する寄生インピーダンスはすべて無視し、フィルタ設計を行った。しかし、図 2.24 に示したように実際の EMI フィルタでは、寄生インピーダンスの影響により、フィルタの高周波特性が悪化する。このため、10 MHz 以上の周波数領域で規制を満足することができない場合も存在する。これを解決するには、フィルタカットオフ周波数を低周波数領域へシフト(フィルタ構成素子の大型化)、フィルタ段数の増加(設計自由度が増加し、最適設計の難易度が増加)、寄生インピーダンスの削減(寄生インピーダンスのキャンセリング手法を導入)などが考えられる。また、30 MHz 以上で規制される放射ノイズを低減するには、伝導ノイズを抑制対象として設計される EMI フィルタの挿入だけでは不十分な場合が多く、クランプコアやシールドケーブルなどの追加対策を必要とする場合が多い。

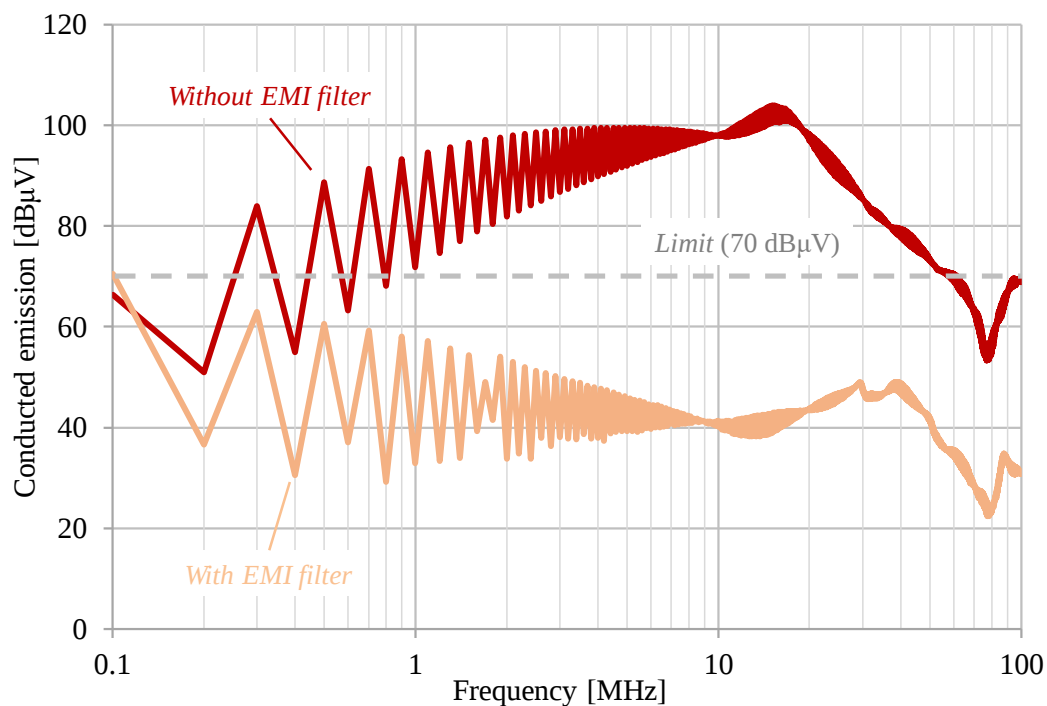


図 2.21. EMI フィルタを挿入した際の伝導ノイズの測定結果 (CM ノイズ)

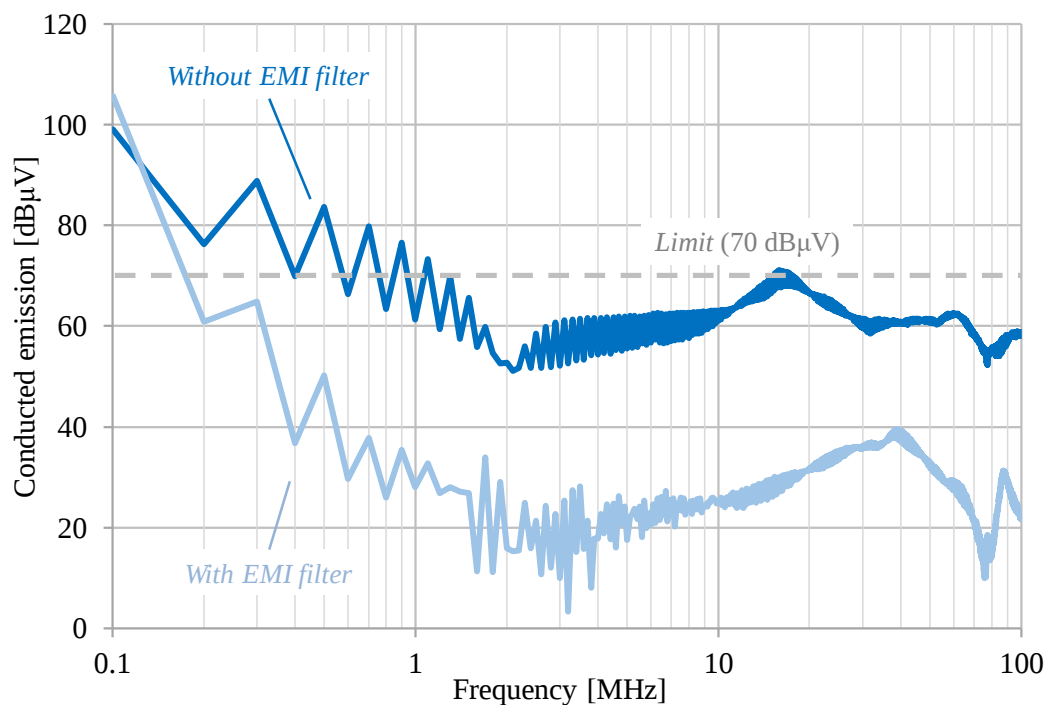


図 2.22. EMI フィルタを挿入した際の伝導ノイズの測定結果(DM ノイズ)

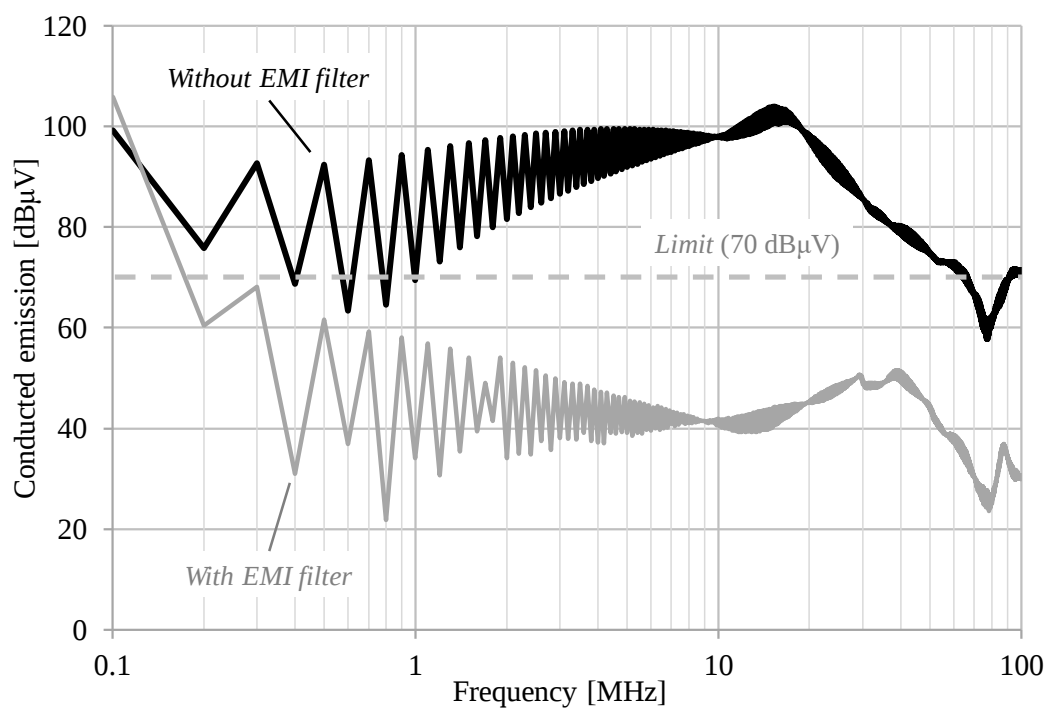


図 2.23. EMI フィルタを挿入した際の伝導ノイズの測定結果 (トータルノイズ)

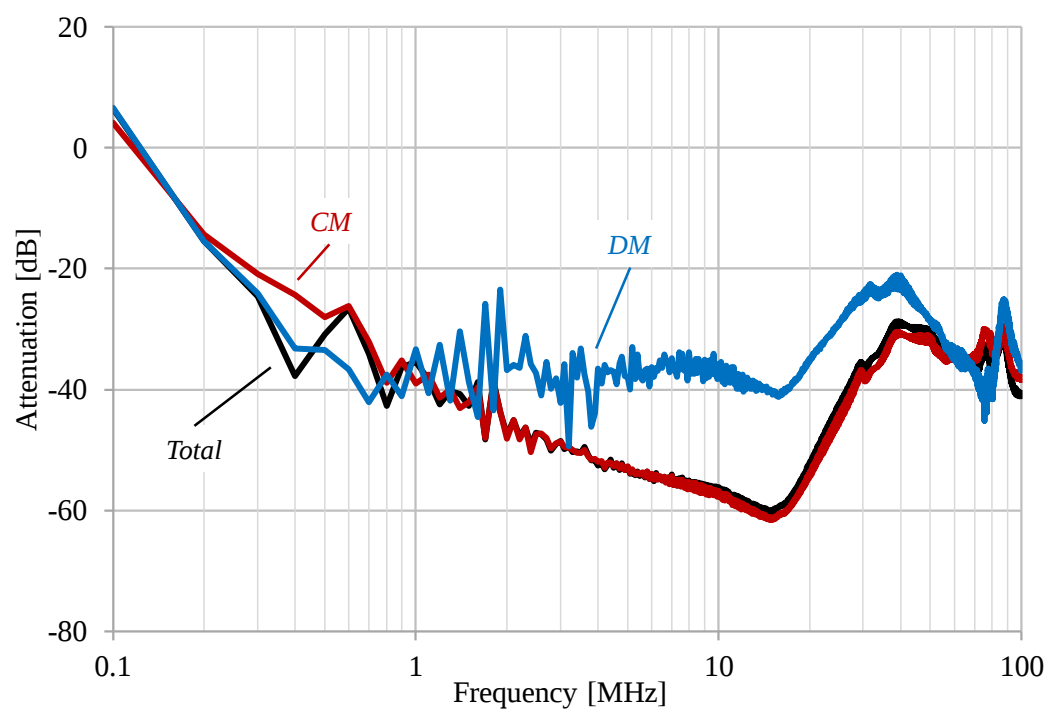


図 2.24. 製作した EMI フィルタの各モードに対する減衰量

2.6. まとめ

パワーエレクトロニクス機器が発生する高周波電磁ノイズは、それら伝搬経路に応じて、電力線間を伝搬するディファレンシャルモードノイズと、接地系を伝搬するコモンモードノイズに分類できる。本章ではまず、それぞれのモードに対するノイズ発生原理と伝搬経路について述べた。特に、コモンモードノイズについて三相 PWM インバータを例として、コモンモード電圧の発生原理を詳細に述べ、パワーエレクトロニクス機器においては、負荷の浮遊静電容量とパワーデバイスモジュールの浮遊静電容量が主要なコモンモードノイズ伝搬経路であることについて述べた。次に、CISPR などによって規制対象となっている伝導ノイズ（雑音端子電圧）および放射ノイズ（放射電界強度）について、それぞれの概要および評価方法についてまとめた。また、伝導ノイズと放射ノイズそれぞれに対する代表的な抑制対策について整理した。最後に、伝導ノイズを抑制対象とする EMI フィルタについて、その代表的な設計法について述べた。

3 章

EMI フィルタの構成要素とそれらのモデリング

3.1. はじめに

EMI フィルタの減衰性能は、各構成素子に付随する寄生インピーダンスにより、高周波領域で悪化する。すなわち、広帯域に渡り EMI フィルタの減衰性能を把握するためには、フィルタの構成素子それぞれの寄生成分も含んだ検討が不可欠である。

本章では、はじめに一般的な EMI フィルタの構成を示し、すべての構成素子が理想素子である条件と、各素子の浮遊成分を考慮した条件でどのように EMI フィルタの減衰性能が異なるかを示す。次に、フィルタ構成素子の内、特に複雑な周波数特性を有するインダクタの解析モデルについて述べる。最後に、インダクタに生じる浮遊容量の簡易的な推定法について述べる。

3.2. EMI フィルタの減衰性能

3.2.1. EMI フィルタの構成

EMI フィルタの構成を、図 3.1 に示す直流給電降圧コンバータのノイズ評価システムを例に説明する。既に述べた様に、パワー半導体デバイスのスイッチングに伴う急峻な dv/dt および di/dt によって、高周波電磁ノイズが発生する。発生したノイズは、LISN の出力端子抵抗において雑音端子電圧として測定・評価される。多くの国際規格において、この雑音端子電圧が EMI の評価指標として定められており、各アプリケーションに応じた規格値以下に抑える必要がある。雑音端子電圧は CM 成分と DM 成分を分離せずに測定される。そのため、CM と DM を伝搬するノイズの両方を低減する必要がある。このため、EMI フィルタは、CM ノイズと DM ノイズのそれぞれを抑制する素子から構成される。

図 3.1 のシステムに適用される EMI フィルタの構成を図 3.2 に示す。1つのコモンモードインダクタ(CMI)と2つのY結線コンデンサがCMフィルタを構成し、2つのディファレンシャルモードインダクタ(DMI)と1つのX結線コンデンサがDMフィルタを構成している。部品削減のため、CMIの漏れインダクタンスをDMIとして使用すること、DMIを結合インダクタ(*Coupled inductor*)構造とすること、などが採用されることが

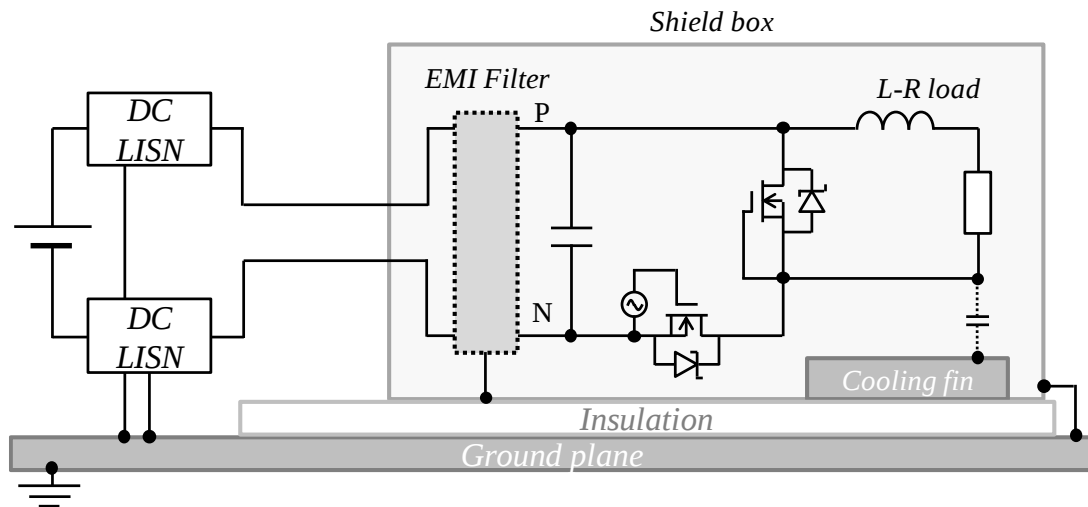


図 3.1. 直流給電降圧コンバータのノイズ評価システム(CISPR25 の配置を参考とした一例)

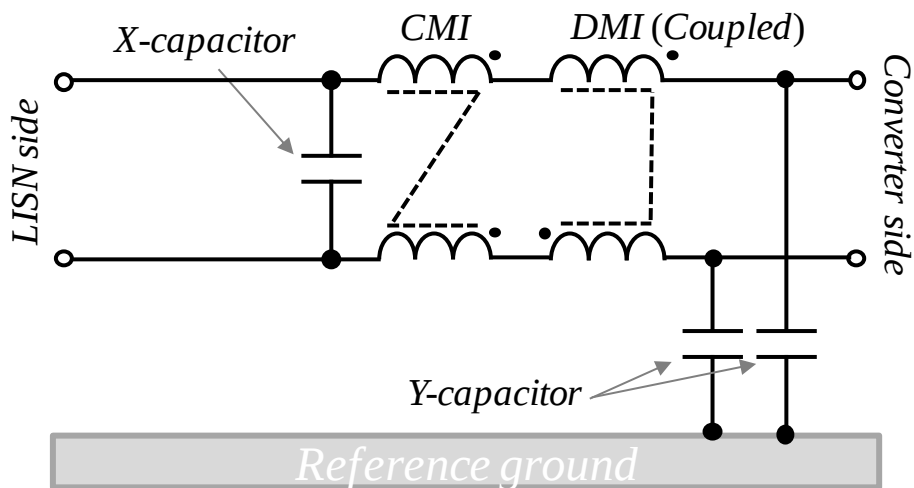


図 3.2. 直流給電システム入力側に挿入される EMI フィルタの構成例

多い。なお、EMI フィルタの構成は、フィルタがどのような入出力インピーダンスに接続されるかによって決定される。図 3.3 に示すように、フィルタが大きなインピーダンスに接続される場合、フィルタはキャパシタで終端する。逆に、フィルタが小さなインピーダンスに接続される場合、フィルタをインダクタで終端する。

3.2.2. 寄生インピーダンスが EMI フィルタの減衰性能へ与える影響

図 3.4 に示すように、フィルタ構成素子であるインダクタとキャパシタにはそれぞれ

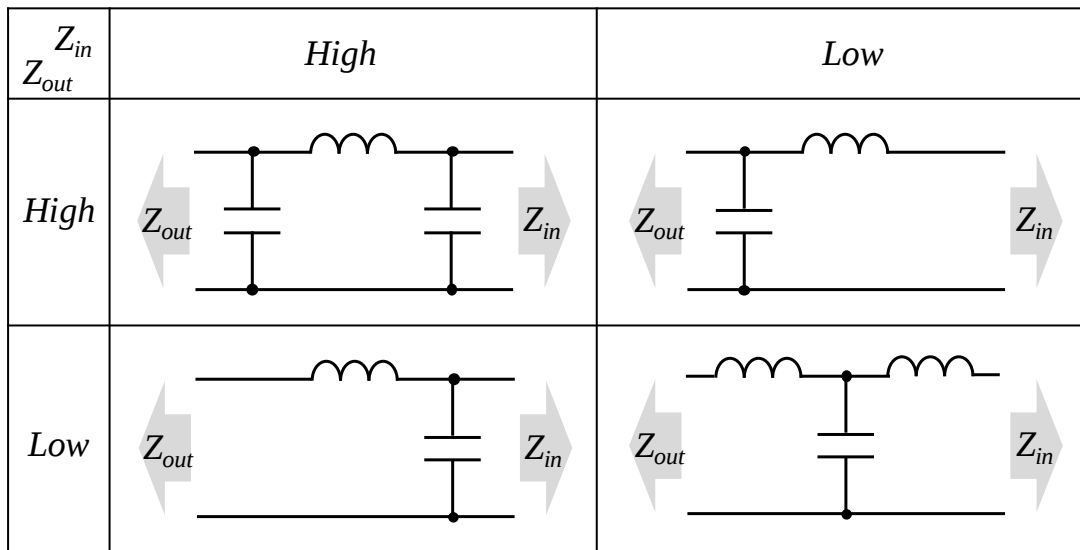


図 3.3. EMI フィルタの構成

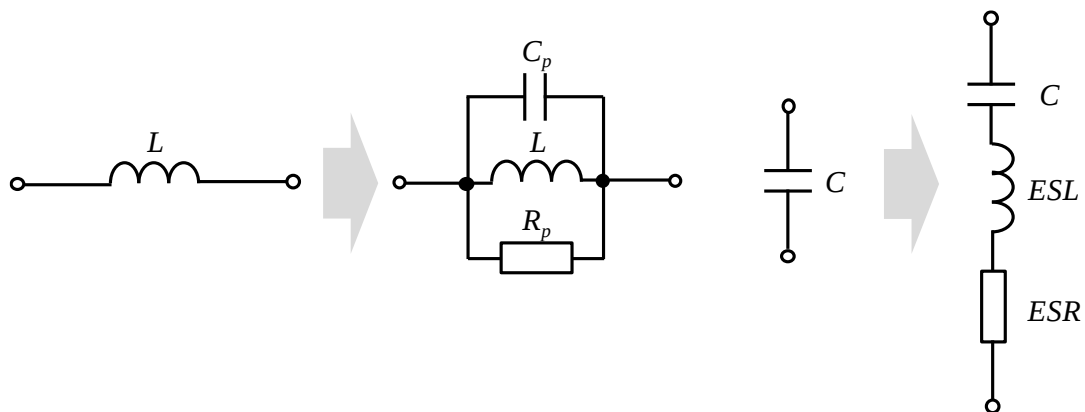


図 3.4. EMI フィルタの構成要素とそれらに生じる寄生インピーダンス

寄生のインピーダンスが付随している。インダクタにおいては、巻線に生じる浮遊容量 (C_p) と鉄損抵抗 (R_p) が存在するため、現実のインダクタのインピーダンスは、これらの並列接続回路として表せる。また、キャパシタにおいては、一般に等価直列インダクタンス (ESL ; Equivalent series inductance) と等価直列抵抗 (ESR ; Equivalent series resistance) として知られる寄生インピーダンスが存在する。これらを考慮すると、現実のキャパシタのインピーダンスは、キャパシタの静電容量 C 、 ESL 、 ESR の直列接続回路として表される。図 3.5 に示すように、理想インダクタのインピーダンスは、+20 dB/dec(誘導性インピーダンス)、理想キャパシタのインピーダンスは-20 dB/dec(容量性インピーダンス)の傾きでそれぞれ変化していく。しかし、寄生インピーダンスが存在する現実の素子では、自己共振が生じ、それ以降の周波数では、インダクタは容量性インピーダンス、キャパ

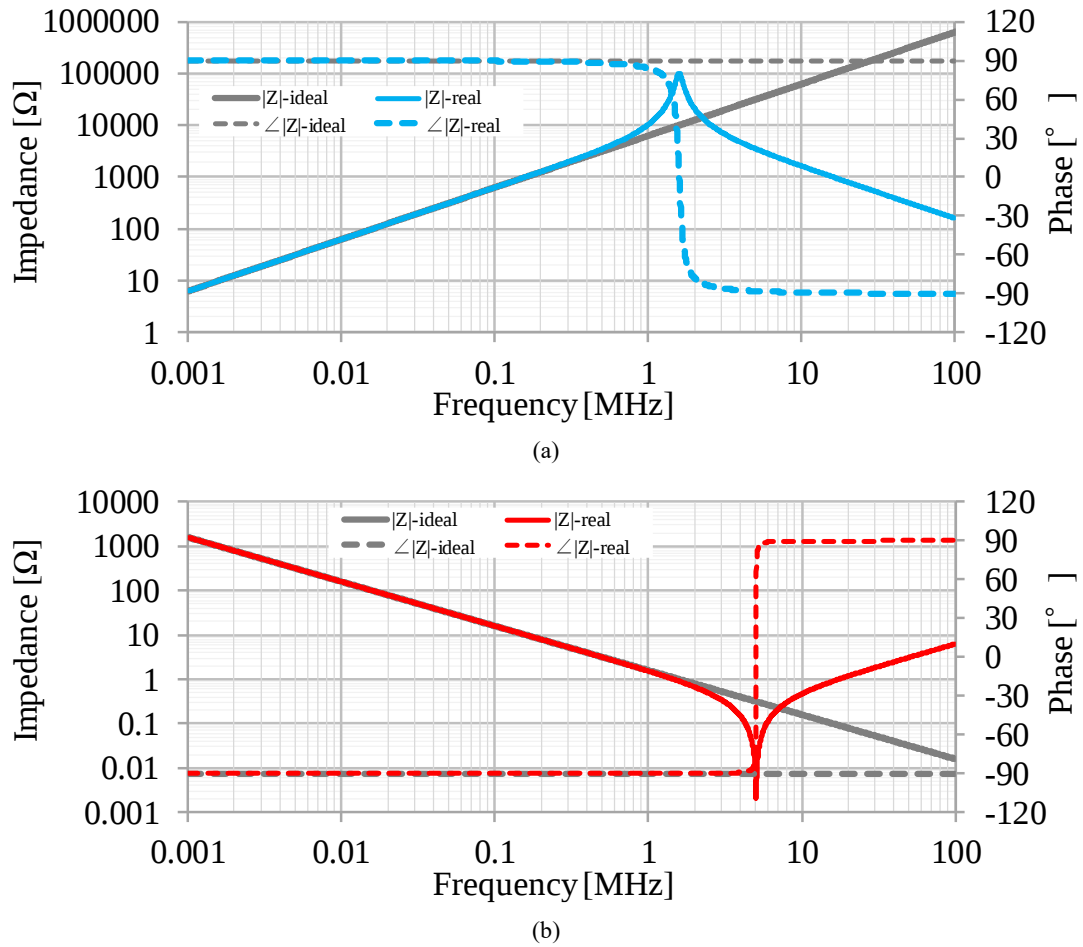
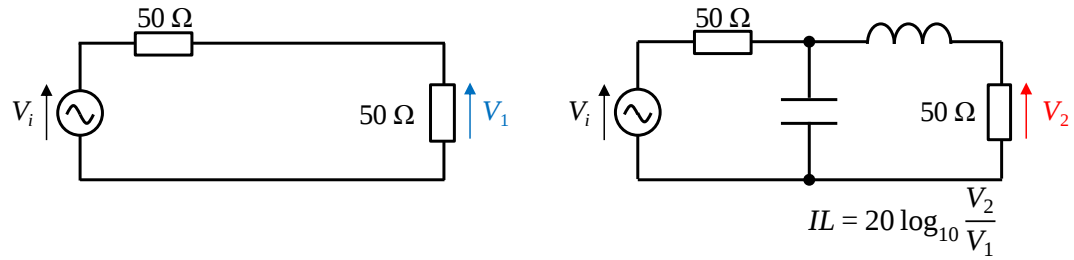


図 3.5. フィルタ構成要素それぞれの寄生インピーダンスを考慮したインピーダンスの周波数特性;

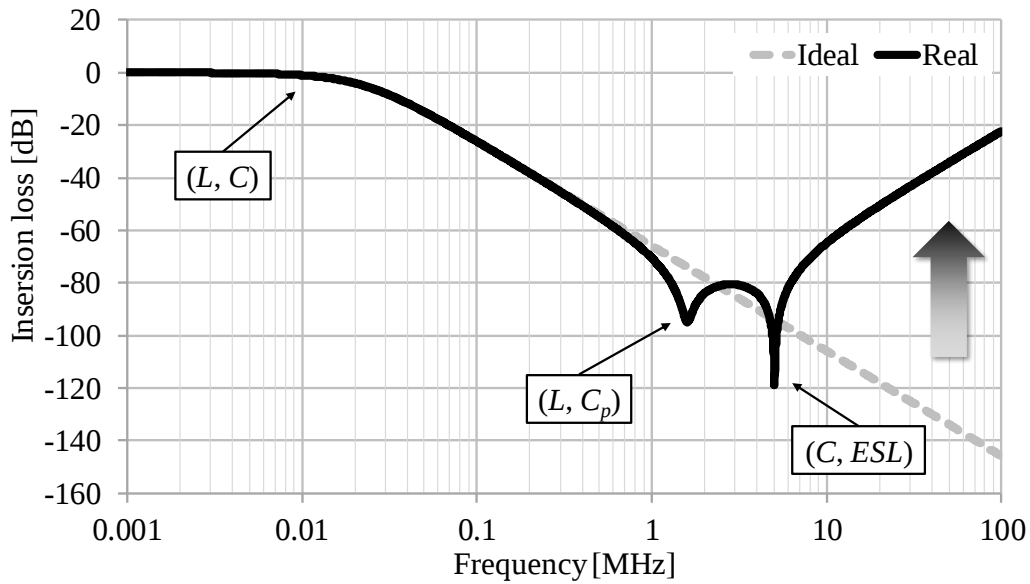
(a) インダクタ(L : 1 mH, C_p : 10 pF, R_p : 100 k Ω); (b) キャパシタ(C : 100 nF, ESL : 10 nH, ESR : 1 m Ω)

シタは誘導性インピーダンスとしてふるまうこととなる。

寄生インピーダンスは EMI フィルタの減衰性能にも大きな影響を及ぼす。一般に、EMI フィルタは 50 Ω で終端された測定系における挿入損失(Insertion loss)を指標とし、性能が評価される。図 3.6(a)に一般的な EMI フィルタの挿入損失(IL)の評価法を示す。図 3.4 に示した素子を用いて製作した LC ローパスフィルタの挿入損失を図 3.6(b)にそれぞれ示す。まず、理想素子のみでフィルタを製作すると、カットオフ周波数から -40 dB/dec の減衰特性を示す(図 3.6(b)の点線)。一方で、各素子の寄生インピーダンスを考慮すると、高周波領域における減衰性能は大きく変化する。LC ローパスフィルタのカットオフ周波数からある程度の周波数までは -40 dB/dec の減衰特性を示すが、1 MHz 付近において、フィルタインダクタが浮遊容量 C_p と自己共振を起こし、フィルタ減衰量が -80 dB 程度で下げ止まっている。加えて、5 MHz 付近においてフィルタキャパシタが ESL と自己共振を引き起こしていることが確認できる。このため、5 MHz 以上の高周波



(a)



(b)

図 3.6. 寄生インピーダンスを考慮した EMI フィルタの挿入損失; (a) EMI フィルタの挿入損失評価法の模式図; (b) 挿入損失のシミュレーション結果

領域では、EMI フィルタの減衰量が減少し続けている。なお、フィルタ構成要素を実装したプリント基板のパターンに起因する寄生インダクタンスや、各素子間の誘導性および容量性結合も、EMI フィルタの減衰性能を大きく変化させる要因である。そのため、これらの定量的な解析や、削減方法などについて先行研究事例があるが、本研究では検討の対象外とする。

以上、高周波領域において大きな減衰量を有する EMI フィルタの実現には、寄生インピーダンスを削減することが重要であることを示した。一般に、キャパシタについては、図 3.4 に示した等価回路でほぼすべてのキャパシタの周波数特性が模擬できる。また、キャパシタの寄生インピーダンスは、EMI フィルタの設計者には操作することが困難なパラメータである。その一方でインダクタは、図 3.4 に示した寄生インピーダンス以外にも、磁性材料が有する複素透磁率の周波数依存性や巻線抵抗などの要素によって

も周波数特性が変化する複雑な素子である。また、インダクタの寄生インピーダンスは、磁性材料の選定、巻線方式の変更などによってフィルタ設計者が操作できるパラメータである。すなわち、選定した磁性材料、コアに施した巻線方式に応じたインダクタのインピーダンスが設計段階で推定できることは、広帯域に渡り大きな減衰量を有する EMI フィルタの実現に有用である。これらを踏まえ、まず次項にインダクタの周波数領域モデリング手法について述べる。

3.3. インダクタの周波数領域モデル

3.3.1. 複素透磁率の周波数依存性

インダクタのインピーダンスは、主として、複素透磁率の周波数依存性、浮遊容量、巻線の交流抵抗などに起因する複雑な周波数特性を有する。これらを考慮したインダクタの周波数領域における解析モデルを図 3.7 に示す。図 3.7 において、 $L(f)$ はインダクタのコア材料が有する複素透磁率の実部に起因するインダクタンスであり、 $R_{core}(f)$ は複素透磁率の実部に起因するインダクタの損失抵抗成分である。また、 $R_{wire}(f)$ は巻線の直流抵抗と、巻線の表皮効果や近接効果を考慮した交流抵抗の和である。これらの直列接続に浮遊容量 C_p が並列接続される。

まず、 $L(f)$ と $R_{core}(f)$ について述べる。一般にインダクタのインピーダンス Z_L は、選定したコアの断面積 A_{core} 、磁路長 l_{core} 、ターン数 N 、比透磁率を μ_r とすると、以下のよう

$$Z_L = j\omega\mu_0\mu_r \frac{A_{core}}{l_{core}} N^2 \quad (3.1)$$

なお、上式において、 μ_0 は真空の透磁率であり、 $\mu_0 = 4\pi \times 10^{-7} \text{ H/m}$ である。ここで、比透磁率 μ_r について、インダクタの励磁周波数が高周波になると、インダクタに印加され

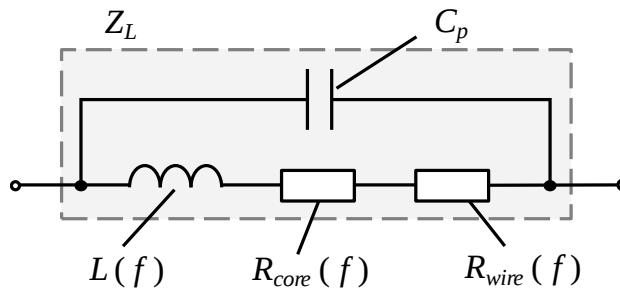


図 3.7. インダクタの周波数領域解析モデル

る磁界の周波数に磁化が追いつかず、交流磁界 $\mathbf{H}$ とコア内部磁束密度 $\mathbf{B}$ との間に位相遅れが生じる。例えば、ある磁性体を交流磁界 $\mathbf{H} = H_0 e^{j\omega t}$ で磁化する場合を考える。このとき、磁性体内部の磁束密度 $\mathbf{B}$ が $\mathbf{H}$ に対して位相遅れ δ を生じるとすると、 $\mathbf{B} = B_0 e^{j(\omega t - \delta)}$ と表せる。このとき、透磁率 μ を以下のように表せる。

$$\mu = \mu_0 \mu_r = \frac{\mathbf{B}}{\mathbf{H}} = \frac{B_0 e^{j(\omega t - \delta)}}{H_0 e^{j\omega t}} = \frac{B_0}{H_0} e^{-j\delta} = \frac{B_0}{H_0} \cos \delta - j \frac{B_0}{H_0} \sin \delta \quad (3.2)$$

(3.2)式を比透磁率 μ_r について整理し、実部 μ_r' と虚部 μ_r'' に分けると、

$$\mu_r' = \frac{B_0}{\mu_0 H_0} \cos \delta \quad (3.3)$$

$$\mu_r'' = \frac{B_0}{\mu_0 H_0} \sin \delta \quad (3.4)$$

すなわち、 $\mu_r = \mu_r' - j\mu_r''$ と表せる。実部 μ_r' は $\mathbf{H}$ と同位相にある $\mathbf{B}$ の成分を表す。すなわち、損失が生じない磁性体では $\mu_r = \mu_r'$ である。対して、虚部 μ_r'' は $\mathbf{H}$ から位相が 90° 遅れた $\mathbf{B}$ の成分を表す。この余分な成分のために、高周波励磁条件下では損失が生じる。また、虚部 μ_r'' の実部 μ_r' に対する割合 $\mu_r'' / \mu_r' = \tan \delta$ を損失係数と呼び、磁性材料の損失指標とすることが多い。

ここで、式(3.1)に複素透磁率を導入すると、インダクタのインピーダンスは以下の(3.5)式として表現できる。

$$Z_L = \omega \mu_0 \mu_r'' \frac{A_{core}}{l_{core}} N^2 + j \omega \mu_0 \mu_r' \frac{A_{core}}{l_{core}} N^2 = R_{core}(f) + j \omega L(f) \quad (3.5)$$

すなわち、 $L(f)$ と $R_{core}(f)$ を、複素透磁率の実部と虚部を用いて、それぞれ以下のように表すことができる。

$$L(f) = \mu_0 \mu_r' \frac{A_{core}}{l_{core}} N^2 \quad (3.6)$$

$$R_{core}(f) = \omega \mu_0 \mu_r'' \frac{A_{core}}{l_{core}} N^2 \quad (3.7)$$

複素透磁率の実部と虚部はともに周波数依存性を有することから、 $L(f)$ 、 $R_{core}(f)$ はどちらも周波数 f の関数である。

式(3.6)と(3.7)から、 $L(f)$ と $R_{core}(f)$ を得ることで複素透磁率を算出できることが分かる。磁性コアに巻線を施すことで製作したインダクタのインピーダンスが図3.7のように表せることはすでに述べた。ここで、浮遊容量 C_p に起因する自己共振が生じる以前の周波数では、インダクタのインピーダンスは $L(f)$ 、 $R_{core}(f)$ 、 $R_{wire}(f)$ の直列接続として測定される。加えて、インダクタの損失抵抗成分について、 $R_{core}(f)$ が十分大きく、 $R_{wire}(f)$ が無視できると仮定する。このとき、製作したインダクタの等価直列抵抗 $R_s(f)$

$\approx R_{core}(f)$ と等価直列リアクタンス $L_s(f) = L(f)$ を、インピーダンスアナライザを用いて直接測定することで、複素透磁率をそれぞれ以下の式から算出できる。

$$\mu_r' = \frac{l_{core}}{\mu_0 A_{core} N_m^2} \cdot L_s(f) \quad (3.8)$$

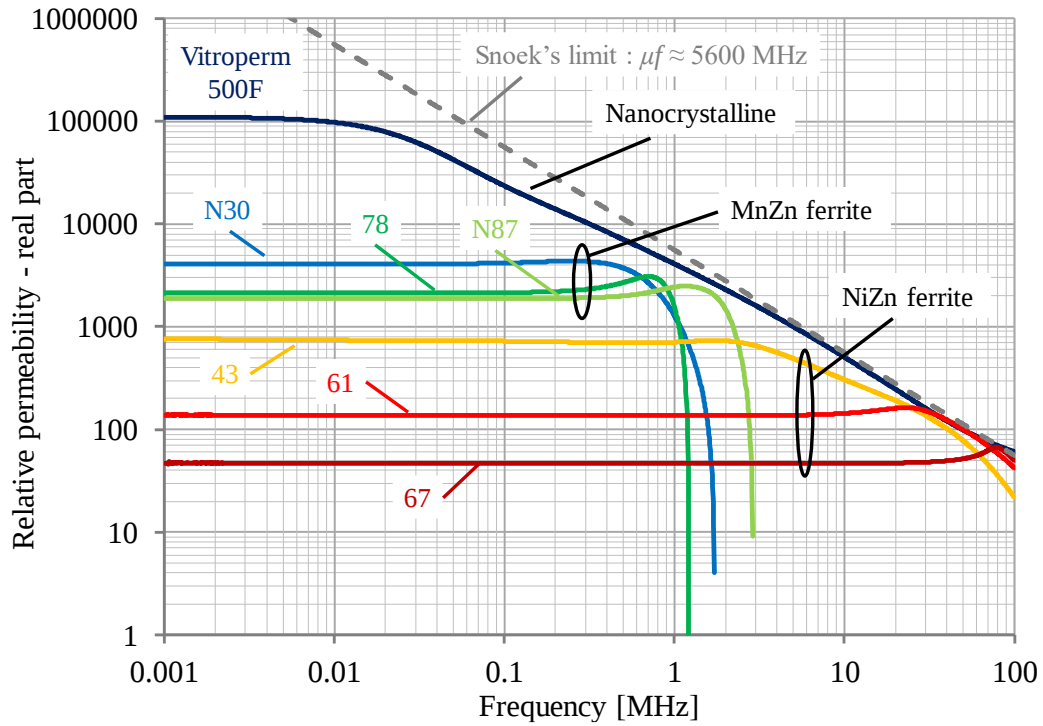
$$\mu_r'' = \frac{l_{core}}{\omega \mu_0 A_{core} N_m^2} \cdot R_s(f) \quad (3.9)$$

なお、 N_m は測定に要したターン数である。

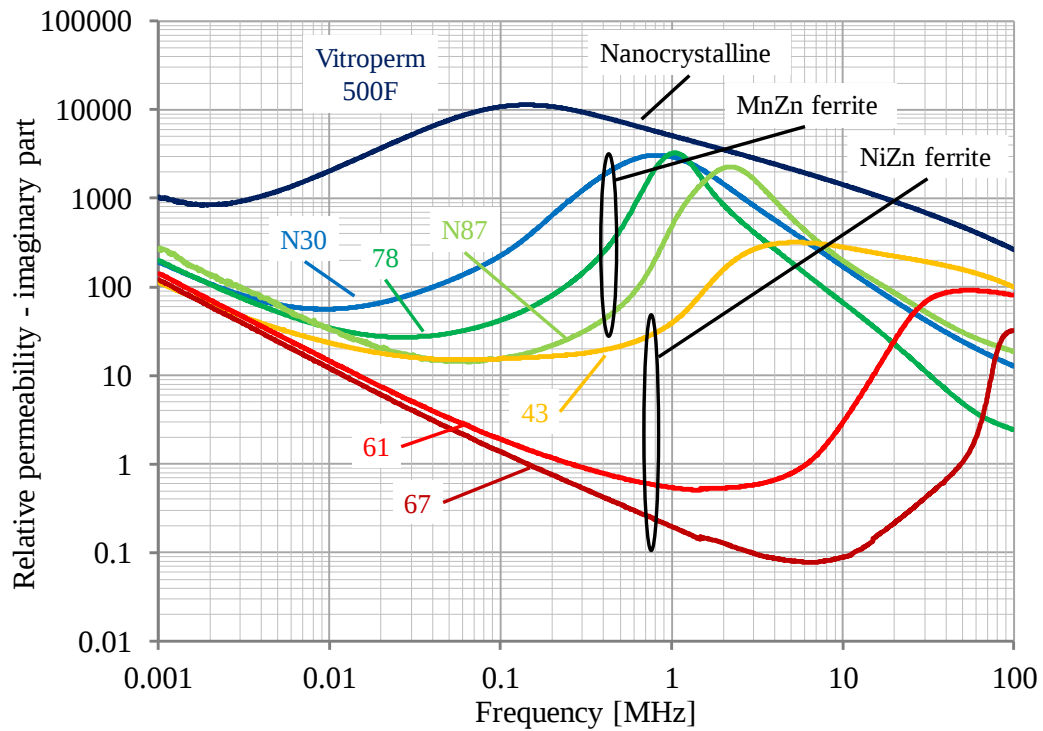
実際にインピーダンスアナライザを用い、インダクタの等価直列抵抗と等価直列リアクタンスを測定し、式(3.8)と(3.9)を用いて複素透磁率を算出した結果を図 3.8 にまとめて示す。なお、ここではナノ結晶軟磁性材料(ナノクリスタル)として Vitroperm 500F, MnZn フェライトは N30, N87 と 78 材, NiZn フェライトとして 43, 61 と 67 材を選定し、各磁性材料について入手可能な外径 30 mm 程度のほぼ同寸法のトロイダル形状コアを測定対象とした。

まず、図 3.8(a)に示した複素透磁率の実部の測定結果より、透磁率の大きな磁性材料ほど、低周波領域から透磁率の減少が始まっていることが確認できる。これは磁性材料固有の磁気異方性に起因し、自然共鳴(natural resonance)と呼ばれる。このときの透磁率と周波数の関係は、 $\mu f \approx 5600$ MHz という式で表現されるスネークの限界(Snoek's limit)によって表される。スネークの限界から得られる直線を図 3.8(a)にプロットすると、各磁性材料は、おおよそスネークの限界に沿って透磁率の実部が減少していくことが分かる。一方で、MnZn フェライトは高周波領域においてスネークの限界に従うことなく、急激に透磁率が減少していることが分かる。これは第 4 章にて詳述する寸法共鳴(dimensional resonance)に起因する。

図 3.8(b)に示した複素透磁率の虚部は、インダクタの損失抵抗成分に寄与する。実際に、数十 MHz の高周波ノイズを抑制する目的で NiZn フェライトを用いたクランプコアが製品として広く流通している。ここで、低周波領域において巻線抵抗が支配的であることや、微小な応答に対するインピーダンスアナライザの測定限界から、特に NiZn フェライトについて 100 kHz 以下の周波数領域において正確な測定が困難であったことを述べておく。図 3.8(b)から NiZn フェライトの複素透磁率の虚部は、MnZn フェライトよりも 10 MHz 以上の高周波領域において大きいことが確認できる。すなわち、放射ノイズに寄与するような数十 MHz の高周波ノイズの抑制には、MnZn フェライトよりも NiZn フェライトのほうが有効であることが分かる。一方で、ナノクリスタルの複素透磁率の虚部は、測定周波数領域(1 kHz~100 MHz)にて、ここで対象とした他のすべての材料の測定値よりも上回っている。つまり、浮遊容量の影響が生じないような少ない



(a)



(b)

図 3.8. 測定した様々な磁性材料が有する複素透磁率; (a) 実部; (b) 虚部

ターン数での使用であれば、ナノクリスタルも数十 MHz の高周波ノイズを効果的に抑制できる磁性材料であることが示唆される。しかし、ナノクリスタルは NiZn フェライトよりもはるかに高価であるため、放射ノイズを抑制する目的で、電力変換器の入出力ケーブルなどにナノクリスタルコアを追加する事例は稀であると考えられる。

3.3.2. 巻線抵抗

磁性コアに施した巻線は自己インダクタンス成分(通常、磁性コアを有するインダクタにおいては、インダクタの自己インダクタンスがはるかに大きいと、巻線の自己インダクタンスは無視できる。しかし、ターン数が非常に多い場合、すなわち巻線長が非常に長い場合は、巻線が分布定数線路としてふるまう。この場合では、巻線の自己インダクタンスも考慮した解析モデルを構築すべきであるが、ここでは詳細には述べない)と抵抗成分を有する。この抵抗成分は銅損を生じるため、大電流を巻線に流した際のジュール損失(銅損)やそれに伴う巻線の熱上昇が問題となる場合がある。そのため、これまでに巻線抵抗の詳細な解析モデルが数多く提案されている。

一般に、巻線抵抗 $R_{core}(f)$ は直流抵抗成分 $R_{wire,DC}$ と交流抵抗成分 $R_{wire,AC}(f)$ に分けることができる。このうち、交流抵抗成分はさらに表皮効果(skin effect)に起因する抵抗と近接効果(proximity effect)に起因する抵抗に分けられる。本稿で取り扱うすべてのインダクタは単層巻きとして設計・製作しているため、近接効果の影響は小さいと仮定し、表皮効果のみを扱う。

まず、直流抵抗成分については、巻線の導体径 ϕ_w 、巻線長 l_w と巻線導体の抵抗率 ρ_w を用いて以下の式(3.10)で表せる。

$$R_{wire,DC} = \frac{l_w}{\rho_w \cdot \pi \left(\frac{\phi_w}{2} \right)^2} \quad (3.10)$$

次に、表皮効果について考える。巻線導体を流れる電流密度 $\mathbf{J}_0$ の電流により磁束密度 $\mathbf{B}$ が導体内部に生じる。この $\mathbf{B}$ は、 $\mathbf{J}_0$ が時間的に変化すると、同様に時間的に変化する。このとき、ファラデーの法則から電流 $\mathbf{J}$ が $\mathbf{B}$ の変化を妨げる向きに生じる。この $\mathbf{J}$ の向きは、導体内部において電流 $\mathbf{J}_0$ と逆方向であり、 $\mathbf{J}$ と $\mathbf{J}_0$ は相殺する。反対に、導体表面においては $\mathbf{J}$ と $\mathbf{J}_0$ は同方向である。すなわち、電流は導体表面付近を流れることとなる。以上をまとめると、巻線導体に電流を流した時、電流が直流や低周波であれば、導線内部を一様に流れる、一方で高周波では導体表面に電流が偏る、つまり導体断面が小さくなり、抵抗が増加することとなる。この現象を一般に表皮効果と呼んで

いる。これに関連し、ある周波数において、巻線導体内の電界や磁界が導体表面における値の $1/e$ まで減衰する距離を表皮厚(skin depth) δ と呼び、以下の式(3.11)で表す。

$$\delta = \sqrt{\frac{1}{\pi f \mu \sigma}} \quad (3.11)$$

この表皮厚を用いることで、巻線導体の表皮効果による交流抵抗成分を以下の式(3.12)として近似的に算出できる。

$$R_{wire,AC} \approx \frac{N l_w}{\phi_w} \cdot \sqrt{\frac{f \mu_{Cu}}{\pi \sigma_{Cu}}} \quad (3.12)$$

なお、式(3.12)では、巻線導体の材料を銅と仮定し、 μ_{Cu} は銅の透磁率($\mu_{Cu} \approx \mu_0 = 4\pi \times 10^{-7}$ H/m)、 σ_{Cu} は銅の導電率(5.8×10^7 S/m)とした。

本稿では、インダクタインピーダンスの解析において、使用する巻線の表皮厚を考慮する必要のない低周波領域では、巻線抵抗を式(3.10)の直流抵抗から算出し、表皮厚を考慮する必要のある高周波領域では、式(3.12)を用いて巻線抵抗を算出する。

3.3.3. 浮遊容量

さて、図 3.7 に示したインダクタの周波数領域解析モデルを構成するパラメータの内、 $L(f)$ と $R_{core}(f)$ については、データシートあるいは実測値から複素透磁率の周波数特性を得ることで算出できる。また、 $R_{wire}(f)$ についても、使用する巻線径とターン数(インダクタを製作する際に使用する巻線長)が決まれば、算出できる。従って、磁性コアに巻線を施す前に、インダクタに生じる浮遊容量をあらかじめ推定することができれば、製作するインダクタのインピーダンスの周波数特性を、設計段階において広帯域に渡り把握することができる。これを踏まえて、次節以降ではインダクタに生じる浮遊容量の推定法について述べる。

3.4. インダクタに生じる浮遊容量の推定法

設計段階において、インダクタの高周波特性を解析的に再現するには、浮遊容量をできる限り正確に推定することが不可欠である。そのため、これまでに様々な浮遊容量の推定手法が提案されてきた。なかでも最も有用な検討事例は文献(86)にて提案された手法だと考えられる。ここでは、まず、文献(86)の提案手法について、その概要を示す。

文献(86)では、図 3.9(a)のような多層巻線がコアに施されていると仮定する。加えて、巻線間に生じる浮遊容量を算出するための基本セルを図 3.9(b)のように定める。なお、図 3.9 において、 ϕ_o は巻線外径、 ϕ_w は巻線導体の外径である。文献()では、巻線間に生じる浮遊容量を、巻線の絶縁体に起因する静電容量 C_{uc} と巻線間のエアギャップに生じる静電容量 C_{ug} の直列接続と考え、算出を試みている。

まず、基本セルについて、円筒状の単位静電容量は以下で表せる。

$$dC = \frac{\epsilon_r \epsilon_0 \phi_w}{2dr} d\theta dl \quad (3.13)$$

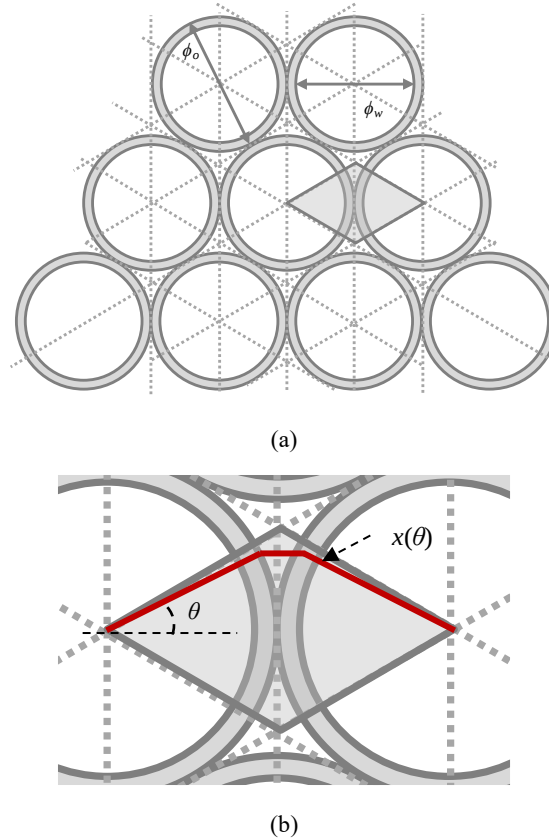


図 3.9. インダクタの浮遊容量解析モデル; (a) 多層巻線の断面図; (b) 巻線間浮遊容量を算出するための基本セル

なお、 ε_0 は真空誘電率(8.85×10^{-12} F/m)であり、 ε_r は各媒質の比誘電率である。

式(3.13)より、単位角度あたりの絶縁体に起因した静電容量は、以下の式(3.14)の様に表せる。

$$\frac{dC_{uc}}{d\theta} = \frac{\varepsilon_r \varepsilon_0 l_T}{\ln\left(\frac{\phi_o}{\phi_w}\right)} \quad (3.14)$$

ここで、 l_T は1ターンあたりの巻線長である。

また、単位角度あたりの巻線間のエアギャップに生じる静電容量は、以下の式(3.15)で表せる。

$$\frac{dC_{ug}}{d\theta} = \frac{\varepsilon_0 l_T}{2(1 - \cos \theta)} \quad (3.15)$$

従って、巻線間に生じる合計の静電容量を以下のように表せる。

$$dC_u = \frac{dC_{uc} dC_{ug}}{dC_{uc} + 2dC_{ug}} = \frac{\varepsilon_0 l_T}{2} \cdot \frac{1}{1 + \frac{1}{\varepsilon_r} \ln \frac{\phi_o}{\phi_w} - \cos \theta} \quad (3.16)$$

文献()では、式(3.16)を $-\pi/6$ から $\pi/6$ の範囲で積分し、1ターンあたりの巻線間浮遊容量を得ている。積分結果は以下の式(3.17)で表せる。

$$C_u = \varepsilon_0 l_T \cdot \frac{2\varepsilon_r \cdot \tan^{-1} \left[\frac{(\sqrt{3} - 1) \left(2\varepsilon_r + \ln \frac{\phi_o}{\phi_w} \right)}{(\sqrt{3} + 1) \sqrt{\left(2\varepsilon_r + \ln \frac{\phi_o}{\phi_w} \right) \cdot \ln \left(\frac{\phi_o}{\phi_w} \right)}} \right]}{\sqrt{2\varepsilon_r \ln \frac{\phi_o}{\phi_w} + \left(\ln \frac{\phi_o}{\phi_w} \right)^2}} \quad (3.17)$$

さらに、式(3.17)は以下のように単純化できる。

$$C_u = \varepsilon_0 l_T \cdot \left[\frac{\varepsilon_r \theta^*}{\ln \frac{\phi_o}{\phi_w}} + \cot\left(\frac{\theta^*}{2}\right) - \cot\left(\frac{\pi}{12}\right) \right] \quad (3.18)$$

なお、上式において、

$$\theta^* = \cos^{-1} \left(1 - \frac{\ln \frac{\phi_o}{\phi_w}}{\varepsilon_r} \right) \quad (3.19)$$

である。

次に、巻線とコア間に生じる浮遊容量 C_{tc} について考える。巻線がコアに接触していると仮定し、 C_{tc} は以下の式(3.20)の様に近似する。

$$C_{tc} = 2 \cdot C_{tt} \quad (3.20)$$

以下、図 3.10 の様な静電容量の接続を仮定し、インダクタの浮遊容量を検討する。磁性コアを有さない条件(空芯)において、 N ターンの巻線を施したインダクタの浮遊容量 $C_{s,air}(N)$ は以下の式(3.21)として表せる。

$$C_{s,air}(N) = \frac{C_{tt}}{N-1} \quad (3.21)$$

次に、磁性コアの存在(巻線とコア間に生じる浮遊容量)を考慮した条件を考える。導電率の高い磁性コアを仮定すると、コアに生じる電気抵抗は、ほとんど短絡とみなせる。このため、トータルの浮遊容量は、 C_{tt} と C_{tc} のラダー回路として算出できる。まず、2 ターンの巻線を施した条件において生じる浮遊容量は、以下の式(3.22)で表せる。

$$C_s(2) = 2 \cdot C_{tt} \quad (3.22)$$

3 ターンを施した条件では、以下の式(3.23)として表せる。

$$C_s(3) = \frac{3}{2} \cdot C_{tt} \quad (3.23)$$

すなわち、 N ターンの巻線を磁性コアに施した条件における浮遊容量を以下の式(3.24)で記述できる。

$$C_s(N) = \frac{C_{tt}}{2 + \frac{C_{tt}}{C_s(N-2)}} + C_{tt} \quad (3.24)$$

また、文献()での検討結果から、10 ターン以上の巻線が施された単層巻きインダクタの浮遊容量は以下の式(3.25)として近似的に推定できる。

$$C_s(N) \approx 1.366 \cdot C_{tt}, \text{ where } N \geq 10 \quad (3.25)$$

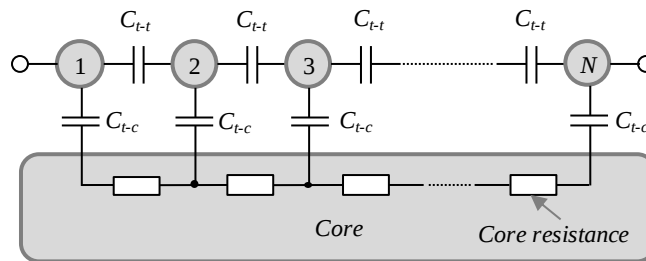


図 3.10. 単層巻線方式における浮遊容量

二層巻きを採用したインダクタでは、以下の式(3.26)で示す関係が得られる。

$$C_s(N) \approx 1.83 \cdot C_{it}, \text{ where } N \geq 10 \quad (3.26)$$

以上で述べた文献()での提案手法は、インダクタの浮遊容量を磁性コアに巻線を施す前の設計段階において推定できる。しかし、計算過程において、隣り合う巻線および巻線とコアは密接していると仮定している。そのため、この手法によって算出される浮遊容量は、実際の値を過大に推定した値となる。

上記の問題点を解消するため、文献(91)において提案された手法について以下に述べる。文献(91)では、隣り合う巻線の間隔を考慮し、文献()の提案手法を修正している。まず、図 3.11 の様な解析モデルについて、単位静電容量を以下のように仮定する。

$$dC = \epsilon_0 \epsilon_r \frac{r}{2dr} d\theta dl \quad (3.27)$$

ここで、隣り合う巻線間に生じる浮遊容量は、絶縁被膜に起因する静電容量 C_{uc} とエアギャップに起因する静電容量 C_{ig} である。以下、それぞれの導出方法を述べる。

まず、絶縁被膜に起因する静電容量の 1 ターン分の単位静電容量は、以下の式(3.28)で表せる。

$$dC_c = \epsilon_0 \epsilon_r \int_0^{l_T} dl \int_{\phi_w/2}^{\phi_o/2} \frac{r}{2dr} = \epsilon_0 \epsilon_r \frac{l_T}{\ln \frac{\phi_o}{\phi_w}} d\theta \quad (3.28)$$

隣り合う巻線の絶縁被膜に起因する単位静電容量 dC_{uc} は、 dC_c の直列接続であるため、以下の式(3.29)で表せる。

$$dC_{uc} = \left(\frac{1}{dC_c} + \frac{1}{dC_c} \right)^{-1} = \epsilon_0 \epsilon_r \frac{l_T}{2 \ln \frac{\phi_o}{\phi_w}} d\theta \quad (3.29)$$

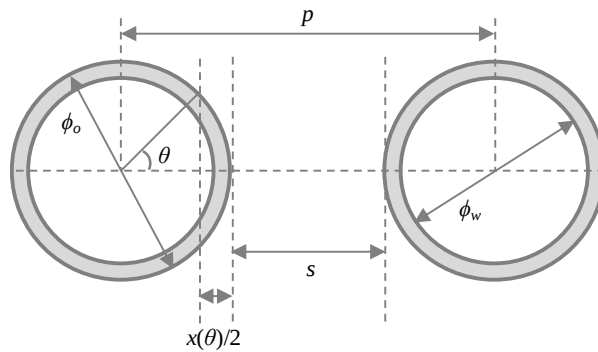


図 3.11. 巻線間隔を考慮した巻線間浮遊容量の解析モデル

ここで、隣り合う巻線間の距離 s は以下のように表せる。

$$s = p - \phi_o \quad (3.30)$$

すなわち、トータルのエアギャップは、以下の式(3.31)で表せる。

$$g(\theta) = x(\theta) + s = x(\theta) + p - \phi_o \quad (3.31)$$

ここで、以下の式(3.32)の関係から式(3.33)が得られる。

$$\cos \theta = 1 - \frac{x(\theta)}{\phi_o} \quad (3.32)$$

$$x(\theta) = \phi_o (1 - \cos \theta) \quad (3.33)$$

式(3.33)を式(3.31)に代入することで、以下の式(3.34)を得る。

$$g(\theta) = \phi_o \left(\frac{p}{\phi_o} - \cos \theta \right) \quad (3.34)$$

絶縁被膜を含んだ巻線の1ターンあたりの単位面積は以下の式(3.35)で得られる。

$$dS = \frac{\phi_o}{2} \cdot l_T d\theta \quad (3.35)$$

よって、隣り合う巻線のエアギャップに生じる静電容量を、以下の式(3.36)として求めることができる。

$$dC_{ug} = \epsilon_0 \frac{dS}{g(\theta)} = \frac{\epsilon_0 l_T}{2 \left(\frac{p}{\phi_o} - \cos \theta \right)} d\theta \quad (3.36)$$

前述のように、隣り合う巻線間に生じる浮遊容量は、絶縁被膜に生じる静電容量とエアギャップに生じる静電容量の直列接続として求められる。すなわち、(3.29)式と(3.36)式から、まず隣り合う巻線間に生じる単位静電容量を以下の式(3.37)として表せる。

$$dC_u(\theta) = \left(\frac{1}{dC_{uc}} + \frac{1}{dC_{ug}} \right)^{-1} = \frac{\epsilon_0 l_T}{2 \left(\frac{p}{\phi_o} - \cos \theta + \frac{1}{\epsilon_r} \ln \frac{\phi_o}{\phi_w} \right)} d\theta \quad (3.37)$$

式(3.37)を $-\pi/2$ から $\pi/2$ の範囲で積分することで、隣り合う巻線間に生じる浮遊容量 C_u を以下の式(3.38)として得る。

$$C_u = \frac{2\epsilon_0 l_T}{\sqrt{\left(\frac{1}{\epsilon_r} \ln \frac{\phi_o}{\phi_w} + \frac{p}{\phi_o} \right)^2 - 1}} \cdot \tan^{-1} \left(\sqrt{1 + \frac{2}{\frac{1}{\epsilon_r} \ln \frac{\phi_o}{\phi_w} + \frac{p}{\phi_o} - 1}} \right) \quad (3.38)$$

文献(91)では、単相空芯ソレノイドインダクタを検討対象とし、式(3.38)を用いて巻線

間浮遊容量を算出している。一方で、EMI フィルタの構成素子であるコモンモードインダクタなどの磁心として、ほとんどの場合、トロイダル形状のコアを採用する。トロイダルインダクタにおいては、コアの内側と外側で巻線間隔が大きく異なることを考慮しなければならない。単純に(3.38)式を適用できない。文献(89)では、トロイダルコアの内側、側面、外側のそれぞれについて巻線間浮遊容量を算出し、それらの並列接続としてトータルの巻線間浮遊容量を算出している。しかし、この手法は浮遊容量の算出過程の複雑化を招く。これらを考慮し、次節では NiZn フェライトなどの高周波磁性材料を磁心に採用した三相コモンモードインダクタを検討対象とし、巻線間浮遊容量の簡易な推定手法を提案する。

3.5. 高周波三相コモンモードインダクタの巻線間に生じる浮遊容量の簡易推定法

3.5.1. 三相コモンモードインダクタの解析モデル

まず、検討対象である三相コモンモードインダクタ(CMI)の解析モデルについて述べる。例えば、図 3.12 に示した三相 CMI を考える。ディファレンシャルモード(DM)については、三相平衡の条件において、各相を流れる DM 電流の総和は零となる。

$$i_{u,DM} + i_{v,DM} + i_{w,DM} = 0 \quad (3.39)$$

従って、DM 電流に起因するコア内部磁界は相殺し、零となる。

$$H_{u,DM} + H_{v,DM} + H_{w,DM} = \frac{N(i_{u,DM} + i_{v,DM} + i_{w,DM})}{l_{core}} = 0 \quad (3.40)$$

なお、 N はインダクタのターン数、 l_{core} はコアの実効磁路長である。

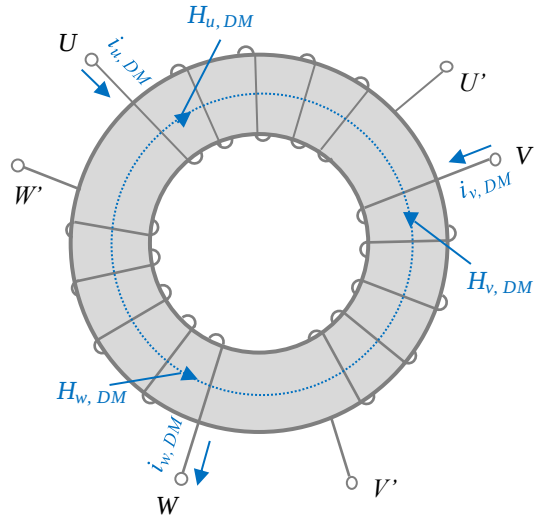
その一方で、コモンモード(CM)を伝搬する電流について、同じく三相平衡条件下では、以下の式が成立する。

$$i_{CM} = i_{u,CM} = i_{v,CM} = i_{w,CM} \neq 0 \quad (3.41)$$

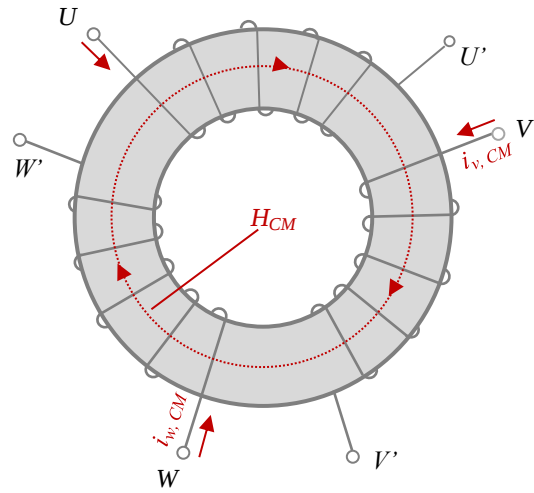
従って、CM 電流に起因する三相 CMI のコア内部磁界 H_{CM} は以下の様に記述できる。

$$H_{CM} = \frac{N \cdot i_{CM}}{l_{core}} \quad (3.42)$$

ここで、図 3.13 に示すような理想三相 CMI(寄生成分が存在しない)を考える。このとき、各相巻線の自己インダクタンスを L_{self} とすると、以下の関係を表せる。



(a)



(b)

図 3.12. 三相コモンモードインダクタの模式図; (a) ディファレンシャルモード電流に起因するコア内部磁界; (b) コモンモード電流に起因するコア内部磁界

$$L_u = L_v = L_w = L_{self} \quad (3.43)$$

従って、図 3.13 から以下の関係を導ける。

$$\begin{bmatrix} v_u \\ v_v \\ v_w \end{bmatrix} = \begin{bmatrix} L_{self} & M & M \\ M & L_{self} & M \\ M & M & L_{self} \end{bmatrix} \cdot \frac{d}{dt} \begin{bmatrix} i_u \\ i_v \\ i_w \end{bmatrix} \quad (3.44)$$

なお、相互インダクタンス M は、結合係数 k を用いて、以下のように記述できる。

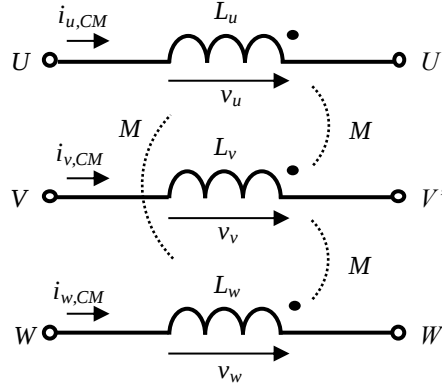


図 3.13. 理想三相コモンモードインダクタの構成(寄生インピーダンスを無視)

$$M = k \cdot L_{self} \quad (3.45)$$

ここで、CM について以下の関係が成立する。

$$i_{CM} = i_u = i_v = i_w \quad (3.46)$$

$$v_{CM} = \frac{v_u + v_v + v_w}{3} \quad (3.47)$$

これらの関係を整理すると、以下の関係が導ける。

$$v_{CM} = \frac{(L_{self} + 2M)}{3} \cdot \frac{d}{dt} i_{CM} = \frac{1 + 2k}{3} \cdot L_{self} \quad (3.48)$$

従って、理想的に結合している三相 CMI(漏れ磁束が生じず、 $k=1$)においては、以下の関係が存在する。

$$L_{CM} = L_{self} \quad (3.49)$$

すなわち、理想三相 CMI においては、CM インダクタンス L_{CM} と巻線の自己インダクタンス L_{self} が等しい。

次に、DM 電流については式(3.39)の関係が存在するため、以下の様な関係を表現できる。

$$v_{u,DM} + v_{v,DM} + v_{w,DM} = 0 \quad (3.50)$$

従って、DM について、以下の関係を導ける。

$$\begin{bmatrix} v_{u,DM} \\ v_{v,DM} \\ v_{w,DM} \end{bmatrix} = \begin{bmatrix} L_{self} - M & 0 & 0 \\ 0 & L_{self} - M & 0 \\ 0 & 0 & L_{self} - M \end{bmatrix} \cdot \frac{d}{dt} \begin{bmatrix} i_{u,DM} \\ i_{v,DM} \\ i_{w,DM} \end{bmatrix} \quad (3.51)$$

上記の関係より、DM についてのインダクタンスを以下のように表現できる。

$$L_{DM} = \frac{v_{i,DM}}{di_{i,DM}} dt = L_{self} - M, \quad \text{where } i = u, v, w \quad (3.52)$$

すなわち、上式は以下のように表せる。

$$L_{DM} = L_{self} \cdot (1 - k) \quad (3.53)$$

従って、理想三相 CMI($k=1$)においては、DM インダクタンス、すなわち漏れインダクタンスは零となる。

さて、三相 CMI について、図 3.7 に示したような単相等価モデルを各モードに対して構築することができる。まず、図 3.14 のように、CM についての三相インダクタの構成を考えると、単相等価モデルを CM インダクタンス L_{CM} 、コアの損失抵抗 R_{core} 、巻線抵抗 R_{wire} と CM に対する浮遊容量 C_{CM} から構成できる。使用するコアの個数を k とすると、 L_{CM} と R_{core} は以下の式(3.54)と式(3.55)によって計算できる。

$$L_{CM}(f) = \mu_0 \mu'_r(f) \cdot \frac{A_{core}}{l_{core}} k N^2 \quad (3.54)$$

$$R_{core}(f) = 2\pi \mu_0 \mu''_r(f) \cdot \frac{A_{core}}{l_{core}} k N^2 \quad (3.55)$$

なお、複素透磁率については、データシートから抽出した値か、3.3.1 節を基に測定した値を使用できる。また、巻線抵抗については、式(3.12)を基に算出できる。このとき、CM インピーダンスの大きさ $|Z_{CM}|$ は、以下の式(3.56)を用いて算出できる。

$$|Z_{CM}| = \frac{\sqrt{R_{CM}^2 + [\omega \{L_{CM}(1 - \omega^2 L_{CM} C_{CM}) - C_{CM} R_{CM}^2\}]^2}}{(1 - \omega^2 L_{CM} C_{CM})^2 + (\omega C_{CM} R_{CM})^2} \quad (3.56)$$

本節では、この式を用いて、CM インピーダンスを解析する。なお、式(3.56)において、式を簡略化するため、 $R_{CM} = R_{core} + R_{wire} / 3$ とした。

DM については、図 3.15 のように、DM インダクタンス(すなわち、漏れインダクタンス) L_{DM} 、巻線抵抗および DM に対する浮遊容量 C_{DM} を用いて、単相等価モデルを構築できる。

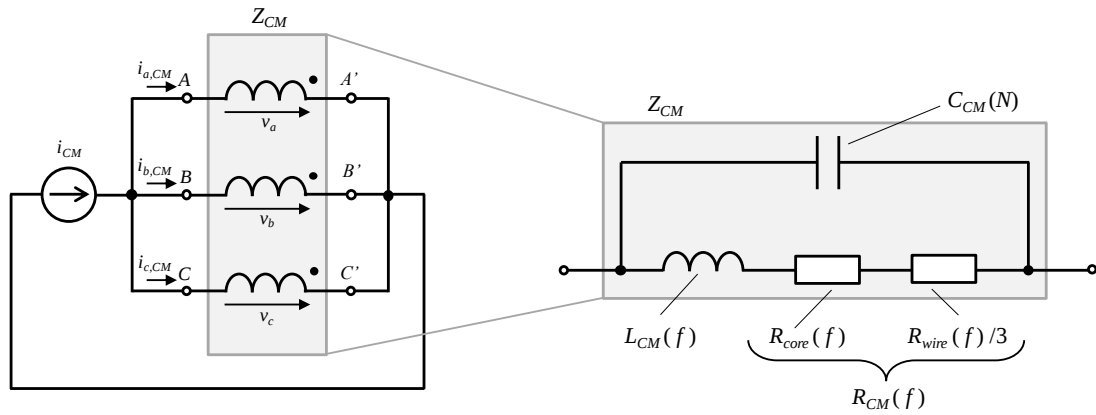


図 3.14. 三相コモンモードインダクタのコモンモード等価回路

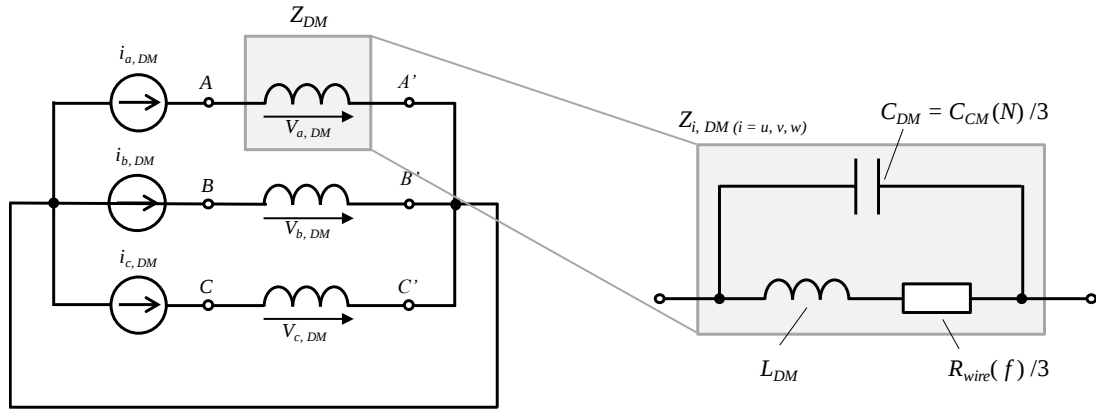


図 3.15. 三相コモンモードインダクタのディファレンシャルモード単相等価回路

3.5.2. 巻線間浮遊容量の簡易推定法

インダクタに生じる浮遊容量は、図 3.10 に示したように、巻線間浮遊容量 C_u と巻線-コア間浮遊容量 C_{ic} のラダー回路として求められることは既に述べた。ここで、高周波用途のインダクタの磁性コア材料として採用される NiZn フェライトについては、その高い抵抗率から、コアは絶縁物として考えられる。すなわち、 C_{ic} を介する電流経路に大きな抵抗を含むことから、トータルの浮遊容量に巻線-コア間に生じる浮遊容量が与える影響はほとんど無視できる。従って、ここでの検討対象である NiZn フェライトを使用した高周波三相 CMI においては、隣り合う巻線間に生じる浮遊容量 C_u のみを考慮すればよい。ここでは、この仮定のもとで、高周波用途の三相 CMI に生じる浮遊容量の簡易な推定法について検討を行う。

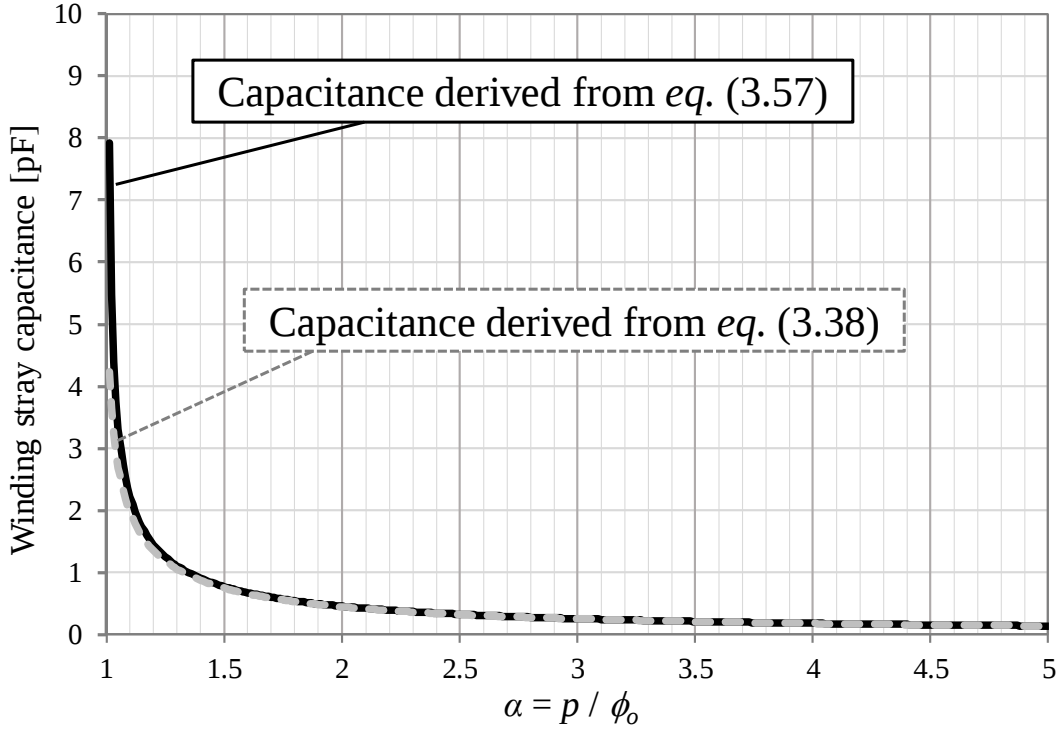
隣り合う巻線の間隔を考慮した浮遊容量の算出方法は、図 3.11 の解析モデルに基づき、式(3.38)で算出できる⁽⁹¹⁾。ここで一般に、巻線の絶縁被膜は非常に薄いため、隣り合う巻線の間隔 p が大きければ、絶縁被膜に生じる静電容量は巻線間のエアギャップに生じる静電容量に対して無視できる。すなわち、式(3.38)を以下の式(3.57)で近似できる。

$$C_u \approx \frac{2\varepsilon_0 l_T}{\sqrt{\alpha^2 - 1}} \cdot \tan^{-1} \sqrt{1 + \frac{2}{\alpha - 1}} \quad (3.57)$$

ここで、 α を巻線間隔 p と巻線外径 ϕ_o の比($\alpha = p / \phi_o$)とした。

図 3.16 において、式(3.38)と式(3.57)を α についてプロットする。なお、ここでは巻線外径 ϕ_o を一定とし、巻線間隔 p を変化させている。 α が大きければ、すなわち巻線間隔が大きくなるほど、式(3.38)によって算出される巻線間浮遊容量と式(3.57)による算出値の差が減少することが図 3.16 より確認できる。特に、 α が 1.5 を超える領域では、式(3.38)と式(3.57)から算出されるそれぞれの値に大きな差はみられない。すなわち、この領域では、式(3.57)の近似は成立する。また、同様に図 3.16 から、 α が 2 を超えると、それ以上に巻線間隔 p を大きくしても、浮遊容量の値には、ほとんど変化がないことも確認できる。すなわち、トロイダルコアの内側、側面、外側のどの領域においても隣り合う巻線間に巻線外径以上の間隔が存在するならば($\alpha \geq 2$ の条件)、それらすべての領域で巻線間隔を一定($\alpha = 2$)と近似できる。従って、隣り合う巻線間に巻線外径以上の間隔を有する巻線間に生じる浮遊容量は、式(3.57)に $\alpha = 2$ を代入することで以下の式(3.58)として求められる。

$$C_u = \frac{2\varepsilon_0 l_T}{\sqrt{3}} \cdot \tan^{-1} \sqrt{3} = 10.7 \times 10^{-12} \cdot l_T \quad (3.58)$$


 図 3.16. 算出した浮遊容量値の比較(ϕ_o : 1.08 mm, ϕ_w : 1.00 mm, l_T : 42.3 mm, ϵ_r : 3.3)

式(3.58)は、巻線間浮遊容量を、1 ターンあたりの巻線実効長 l_T の関数として算出できることを示している。 $\alpha \geq 2$ の領域でも厳密には α の増加とともに C_u はわずかに減少を続ける。しかし、インダクタの設計に本手法を適用する場合、巻線間に生じる浮遊容量を大きく推定することは、実際よりも悪条件を想定しているという点において、むしろ好ましい。

l_T は使用する磁性コアの寸法によって決定される。本節では、 l_T を図 3.17 に示すように、コアの外径 OD 、内径 ID 、高さ HT 、使用するコアの個数 k を用いて、以下の式(3.59)として定義する。

$$l_T = OD - ID + 2kHT + 4\phi_o \quad (3.59)$$

N ターンの巻線間浮遊容量は、 C_u の直列接続として、以下の式(3.60)で求められる。

$$C_u(N) = \frac{C_u}{N-1} \quad (3.60)$$

ここで、図 3.18 に示すように、三相 CMI に生じる支配的な巻線間浮遊容量は、同相の隣り合う巻線間に生じる浮遊容量 C_u に加えて、ある相の巻き始めと巻き終わりに生じる浮遊容量 C_{pp} が考えられる。まず、CM においては、三相 CMI の入力端子(A-B-C)

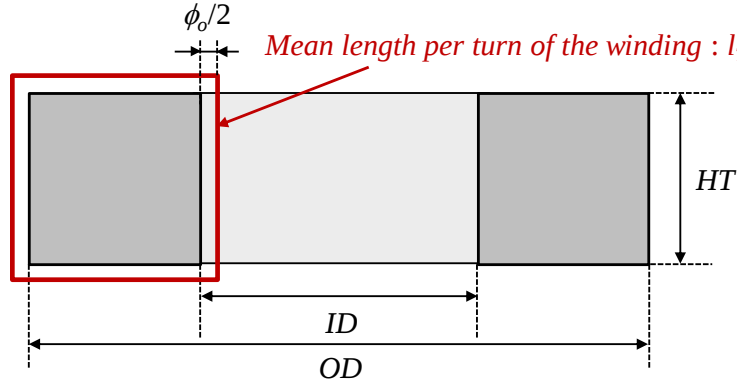


図 3.17. コアに施した巻線の 1 ターン実効長の定義

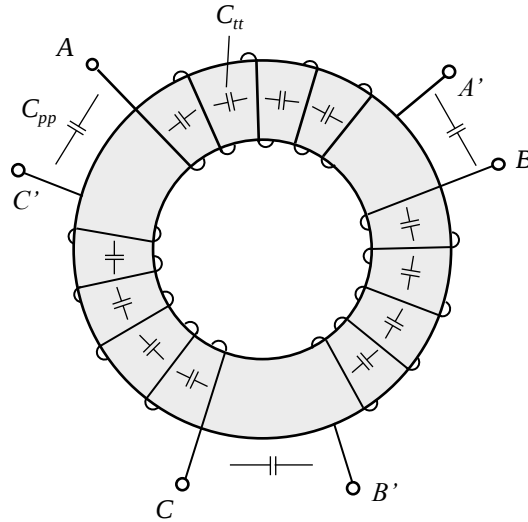


図 3.18. 高周波三相コモンモードインダクタに生じる浮遊容量の模式図

と出力端子($A'-B'-C'$)はそれぞれ同電位であるから、トータルの浮遊容量 C_{CM} は図 3.19 に示すように、 C_{tt} と C_{pp} の並列接続として求められる。また、 C_{pp} についても、巻線間隔が巻線外径よりも大きければ、ほとんど巻線間浮遊容量が変化しないことから、同相の巻線間浮遊容量 C_{tt} に等しいとみなせる。

従って、 N ターンの巻線が施された高周波三相 CMI の巻線間浮遊容量 C_{CM} は、以下の式(3.61)で算出できる。

$$C_{CM} = 3 \cdot \left(\frac{C_{tt}}{N-1} + C_{pp} \right) = \frac{3N}{N-1} \cdot C_{tt} = \frac{3N}{N-1} \cdot 10.7 \times 10^{-12} \cdot l_T \quad (3.61)$$

なお、式(3.61)は、隣り合う巻線間に巻線外径以上の間隔を有する条件においてのみ、成立することに注意を要する。このような磁性コアに巻線を疎に施す構造は、使用する

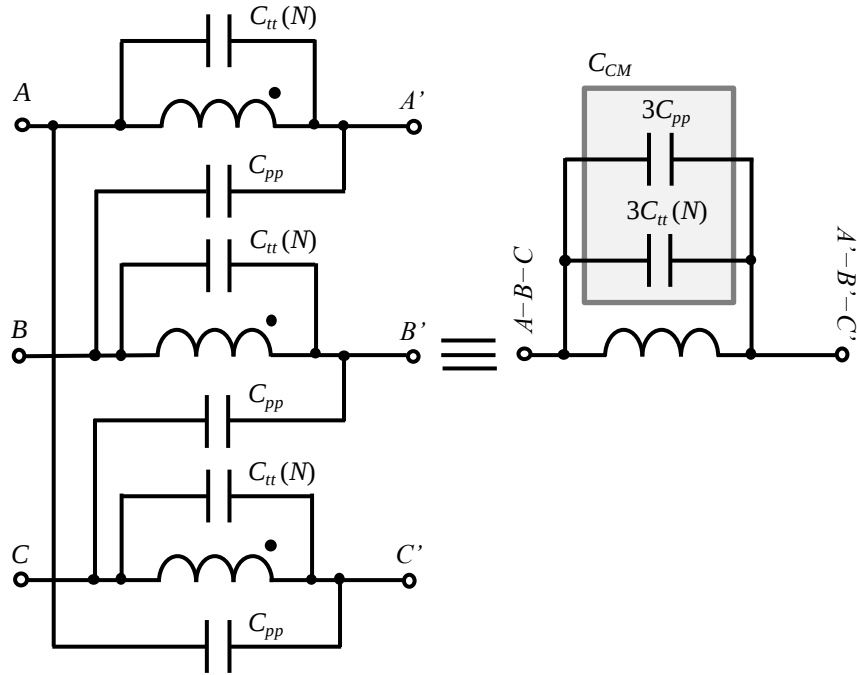


図 3.19. 高周波三相コモンモードインダクタに生じる浮遊容量の構成

トロイダルコアの窓面積のほとんどを利用しないため、インダクタとして適当な構造ではない。しかし、数十 MHz の帯域を有する高周波電磁ノイズを抑制する用途のフィルタインダクタにおいては、巻線間浮遊容量の削減による自己共振周波数の高周波化が重要である。従って、このような用途では、本構造が適当であると考えられる。

式(3.59), (3.61)を用いることで算出した浮遊容量 C_{CM} を、図 3.14 に示した解析モデルへと代入することで、三相 CM インダクタの CM に対するインピーダンスを計算できる。解析モデルに使用する浮遊容量以外のパラメータは、式(3.12), 式(3.54)および式(3.55)を用いて算出する。ここでは、3 種類の三相 CMI (Case1, 2, 3) を製作し、それらの CM インピーダンスをインピーダンスアナライザ (E4990A; Keysight) を用いて、100 kHz から 120 MHz の周波数範囲において測定した。測定値と、解析モデルから導出した算出値を比較することで提案手法の妥当性を評価する。測定は、三相 CMI の 3 本の入力端子および 3 本の出力端子をそれぞれにおいて短絡し、直接インピーダンスアナライザの測定端子に接続することで CM インピーダンスを測定した。この際、測定端子との接続のためにある程度、インダクタの各端子を延長する必要がある。従って、入力側と出力側をバイパスする浮遊容量が生じる。この浮遊容量は少なくともコアの厚み (高さ: HT) 分の極板間距離を有している。ここで製作した 3 通りのインダクタに使用したコアは、いずれもそれぞれ使用した巻線外径よりもはるかに大きな厚みを有してい

る。そのため、測定のために延長した巻線間に生じる浮遊容量は非常に小さく無視できる。また、測定線は最短となるよう考慮している。そのため、測定線が有する配線インダクタンスや巻線抵抗は、インダクタが有するインダクタンス成分および抵抗成分に対して非常に小さく、これらについても同様に無視できる。

製作したインダクタの写真を図 3.20 に、仕様を表 3.1 にそれぞれ示す。3 つのインダクタは全てコア材に Ni-Zn フェライトを採用しているが、異なる磁性材料を用いたインダクタそれぞれにおいて提案手法の妥当性を評価するため、2 種類の磁性材料を使用している。具体的には、Case1 は Ni-Zn フェライトの中でもとりわけ低透磁率・高周波材料の 67 材 (Fair-Rite Products) を選定し、Case2 と 3 は高周波領域において比較的損失成分が大きい 43 材 (Fair-Rite Products) を選定した。また、式(3.61)から、コアの寸法がトータルの浮遊容量に大きく影響を及ぼすことがみてとれる。このことを確認するため、インダクタンス値を保ちつつ、1 ターンあたりの巻線実効長 l_T を増加させる目的で、Case3 は使用するコア数 k を 2 とし、磁路に垂直な方向にコアを積み上げて製作した。なお、表 3.1 には、 N ターンの巻線を施した三相 CMI の各相における隣り合う巻線に生じる浮遊容量、隣り合う相の巻きはじめと巻き終わりに生じる浮遊容量、CM に作用するトータルの浮遊容量それぞれの算出値 $C_{u,cal}(N)$, $C_{pp,cal}$, $C_{CM,cal}$ を併記している。

はじめに図 3.21 において、Case1 の CM インピーダンス測定値と算出値を比較する。なお、解析モデルの巻線間浮遊容量 C_{CM} を取り除いた条件（すなわち巻線間浮遊容量の簡易推定法を用いない条件）について算出した CM インピーダンスを併せて示している。まず測定結果から、Case1 は自己共振周波数である 60 MHz 付近まで、+20 dB/dec の傾きでインピーダンスが増加する誘導性インピーダンスとしてふるまうが、自己共振周波数以降ではインピーダンスが-20 dB/dec の傾きで減少する容量性インピーダンスの特性を示すことが分かる。すなわち、自己共振周波数以降では三相 CM インダクタの電磁ノイズ抑制効果は劣化していく。また、Case1 のコア材として選定した 67 材は、低損失材料であることから、自己共振周波数において、鋭い共振を引き起こしていることも確認できる。提案手法を用いて算出した浮遊容量値を解析モデルに代入することで得た算出結果は、100 kHz から 120 MHz までの幅広い周波数範囲において実測結果と合致しており、特に自己共振周波数を大きな誤差なく模擬できている。一方で、図 3.21 に併せて示した C_{CM} を考慮しない条件での CM インピーダンス算出結果は、自己共振を模擬できておらず、三相 CMI の動作周波数範囲を把握できない。

次に、Case2 の CM インピーダンス測定値と算出値の比較を図 3.22 に示す。選定した 43 材は、67 材に対して損失成分が大きく、2 MHz 以降では抵抗成分が支配的となり、

インピーダンスの傾きが緩やかになっていることが実測結果より確認できる。また、Case1 と同様に、自己共振周波数である 35 MHz 以降はインピーダンスが減少していくが、共振周波数では抵抗成分が支配的であるために、共振の Q 値は Case1 よりも低いことも分かる。Case2 についても CM インピーダンスの算出値は実測値に合致しており、自己共振周波数も精度良く把握できている。ここでも、 C_{CM} を考慮しない条件では、自己共振を模擬することができないために、フィルタインダクタの数十 MHz におけるインピーダンスを模擬できていない。

表 3.1 に示した様に Case3 は、コア個数 k を 2 とし、製作した。これにより、Case2 とほぼ同様のインダクタンスを保ちつつもターン数は削減された。一方で、コア断面積の増加に伴い、1 ターンあたりの巻線実効長 l_T は増加している。まず、図 3.23 に示した実測結果から、Case3 は Case2 と同等のインダクタンスを実現できていることが分かる。また、このインダクタについても、インピーダンスの算出値は良く実測値に合致している。一方、Case2 と比較して、自己共振点が 35 MHz 付近から 30 MHz 付近へと低周波領域にシフトしていることが確認できる。これは、式(3.59)から分かるように、Case3 においては、使用するコア数 k を 2 としたため、1 ターンあたりの巻線実効長 l_T が増加し、巻線間浮遊容量が大きく増大したことに起因する。すなわち、この結果は、高周波フィルタインダクタにおいて、コア寸法が動作周波数範囲を決定する支配的な要因であることを示している。

これらの比較より、提案手法が高周波用途の三相 CMI に生じる浮遊容量を大きな誤差なく推定できること、および従来のインダクタ解析モデルに、提案手法から算出した浮遊容量値を代入することで、三相 CMI の動作周波数範囲をコアに巻線を施す前の設計段階において把握できることを確認した。

また、図 3.24 に Case3 の CM インピーダンス測定値と算出値、 C_{CM} を含まずに CM インピーダンスを算出した結果に加え、解析モデルの C_{CM} から C_{pp} を取り除いた条件 ($C_{it}(N)$ のみを考慮、すなわち式(3.61)において C_{pp} を除去し、 C_{CM} を算出した条件) について、10 MHz から 120 MHz の範囲で比較した結果を示す。

図 3.24 から、 C_{pp} を考慮しない条件においても高域の CM インピーダンスを模擬できない、すなわち、三相 CMI において C_{pp} が支配的な浮遊容量であることが確認できる。この結果は、最も電位差の大きい巻線間に生じる浮遊容量が、インダクタに生じるトータルの浮遊容量において支配的であることを示している。言い換えると、従来から広く知られている「インダクタ巻線の巻きはじめと巻き終わりはできる限り近接させるべきではない」とする製作ノウハウを理論的に裏付けている。これより、「隣り合う相の巻

きはじめと巻き終わりをできる限り遠ざけることで、三相 CMI に生じる浮遊容量を大きく削減できる」という結論を得ることができる。しかし、一般にトロイダルインダクタにおいては、特定箇所集中して巻線を施すことで、コア内部磁束に偏りが生じる。このために、漏れ磁束が増大し、大振幅の DM 電流に起因する磁束飽和を局所的に引き起こす恐れがある。従って、各相巻線の間隔は、絶縁を確保できる程度の距離にとどめ、トロイダルコアにできる限り均一に巻線を施すことが望ましい。

3.6. まとめ

本章では、はじめに一般的な EMI フィルタの構成を示し、すべての構成素子が理想素子である条件と、各素子の浮遊成分を考慮した条件でどのように EMI フィルタの減衰性能が異なるかを示した。次に、フィルタ構成素子の内、特に複雑な周波数特性を有するインダクタの解析モデルについて述べた。最後に、数十 MHz の帯域を有する高周波電磁ノイズを抑制する用途の高周波三相コモンモードインダクタ(CMI)を検討対象とし、巻線間浮遊容量の簡易的推定法を提案した。提案手法によって算出した浮遊容量値を、従来使用されている複素透磁率の周波数特性を考慮したインダクタ解析モデルに代入することで、三相 CMI の CM に対するインピーダンスを計算した。算出値を、実際に製作した 3 種類の三相 CMI のインピーダンス実測値と比較することで、提案手法が高周波用途の三相 CMI の動作周波数範囲を、設計段階において実用上問題のない精度で把握できることを示した。加えて、高周波用途のフィルタインダクタを製作する際に、コア寸法の小型化が自己共振周波数の高周波化に寄与することを明らかにした。

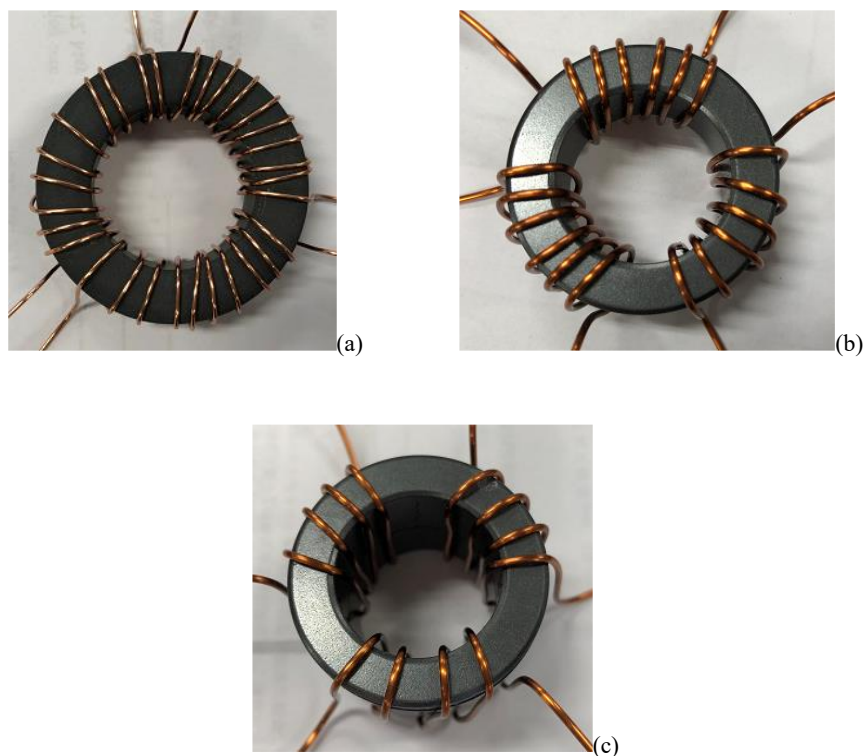


図 3.20. 製作した高周波三相コモンモードインダクタの外観; (a) Case1; (b) Case2; (c) Case3

表 3.1. 製作した高周波三相コモンモードインダクタの仕様

	<i>Case1</i>	<i>Case2</i>	<i>Case3</i>
<i>Material</i>	67	43	43
<i>OD</i>	31.75 mm	35.55 mm	35.55 mm
<i>ID</i>	19.05 mm	23.00 mm	23.00 mm
<i>HT</i>	9.50 mm	12.70 mm	12.70 mm
ϕ_o	0.53 mm	1.08 mm	1.08 mm
ϕ_w	0.50 mm	1.00 mm	1.00 mm
<i>N</i>	10	6	4
<i>K</i>	1	1	2
$C_{tt,cal}(N)$	0.04 pF	0.09 pF	0.24 pF
$C_{pp,cal}$	0.36 pF	0.45 pF	0.72 pF
$C_{CM,cal}$	1.21 pF	1.63 pF	2.90 pF

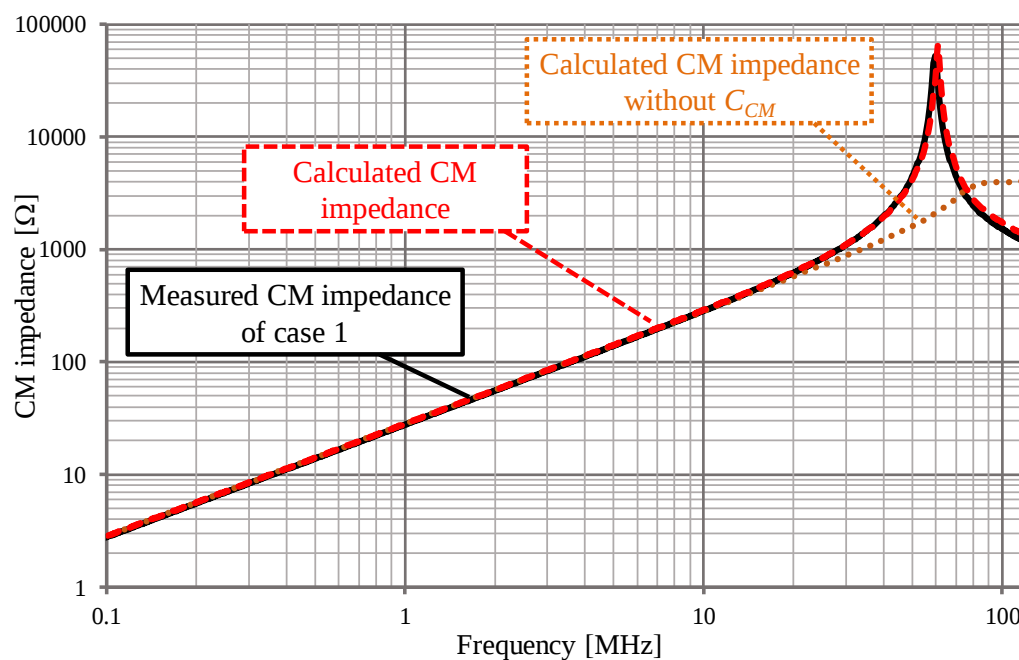


図 3.21. コモンモードインピーダンスの測定値と解析値の比較(Case1)

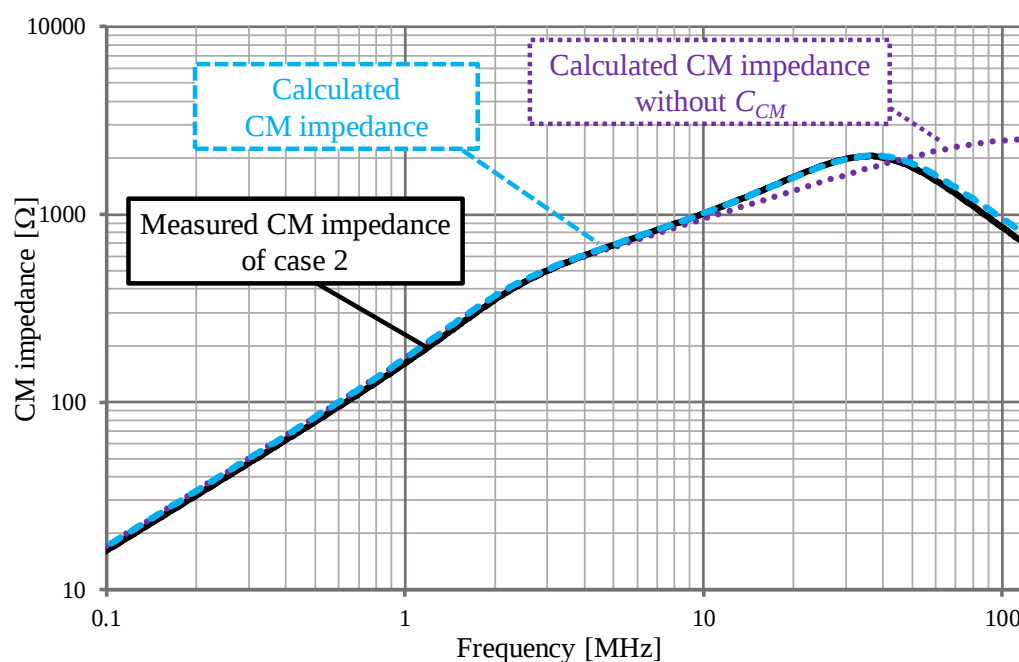


図 3.22. コモンモードインピーダンスの測定値と解析値の比較(Case2)

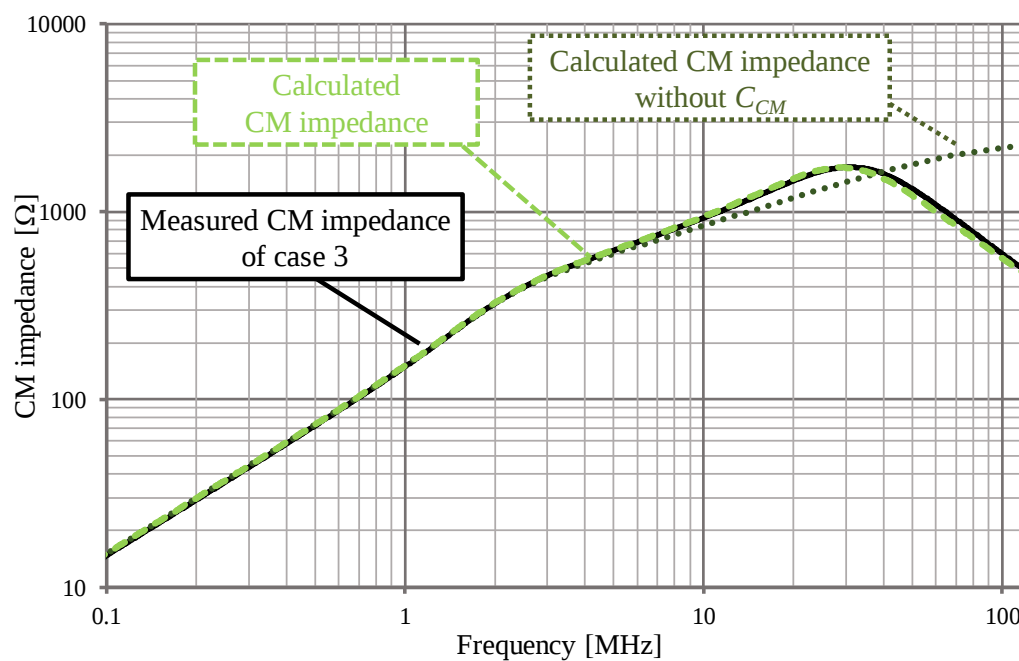


図 3.23. コモンモードインピーダンスの測定値と解析値の比較(Case3)

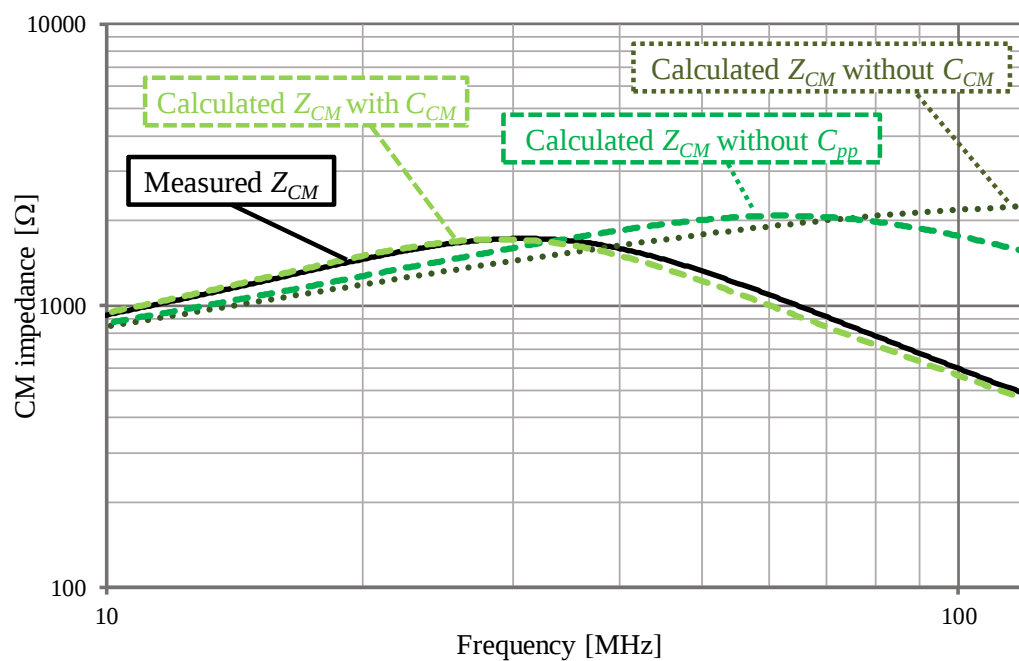


図 3.24. C_{pp} が Case3 のコモンモードインピーダンスに与える影響

4 章

MnZn フェライトの寸法共鳴がインダクタインピーダンスの周波数特性へ与える影響

4.1. はじめに

MnZn フェライトは、低コスト・高透磁率といった特徴を有するために、EMI フィルタ用途のインダクタの磁性コア材料として広く採用されている。しかし、MnZn フェライトの複素透磁率の周波数特性はコアの寸法に対する依存性を有する。このため、使用する MnZn フェライトコアの寸法が大きくなるほど、コアが有する複素透磁率は低周波領域で急峻に減少する。この現象は寸法共鳴(dimensional resonance)と呼ばれている。この寸法共鳴は、インダクタのインピーダンスへ大きく影響を及ぼすと考えられるが、従来、EMI フィルタ用途のインダクタについて、寸法共鳴の影響が詳細に検討された事例は著者の知る限りない。このため、インダクタの解析あるいはシミュレーションを行う際に、インピーダンスの周波数特性に現れる共振要因を区別せず、モデリングすることにつながる。従って、インダクタの高周波特性を改善するために、巻線方法を変更することで浮遊容量の削減に注力すべきか、磁性コア材料そのものを変更すべきかといった判断が難しい。

本章では、はじめにインダクタのインピーダンスの周波数特性に生じる共振が複数の要因に起因することを、実験データを基に明確にする。次に、MnZn フェライトが有する複素透磁率の周波数特性が、コアの寸法に大きく依存することを測定結果から示す。また、異なる寸法のコアを用いて等しいインダクタンスを有するインダクタを製作し、それらのインピーダンスの周波数特性を測定・比較することで、寸法共鳴がインダクタのインピーダンスへ及ぼす影響を明らかにする。最後に、コアの加工が寸法共鳴へ与える影響について調査する。本章では、エアギャップの挿入と積層コアの採用という二種類のコア加工について検討する。測定データを基に、積層コアの採用によって、コアの寸法を変化させることなく、インダクタインピーダンスを高周波領域においてのみ増加できることを示す。

4.2. MnZn フェライトの寸法共鳴

4.2.1. インダクタインピーダンスの共振発生要因

はじめに、インダクタインピーダンスの周波数特性に現れる共振の要因が複数あることを、実測結果を基に明らかにする。

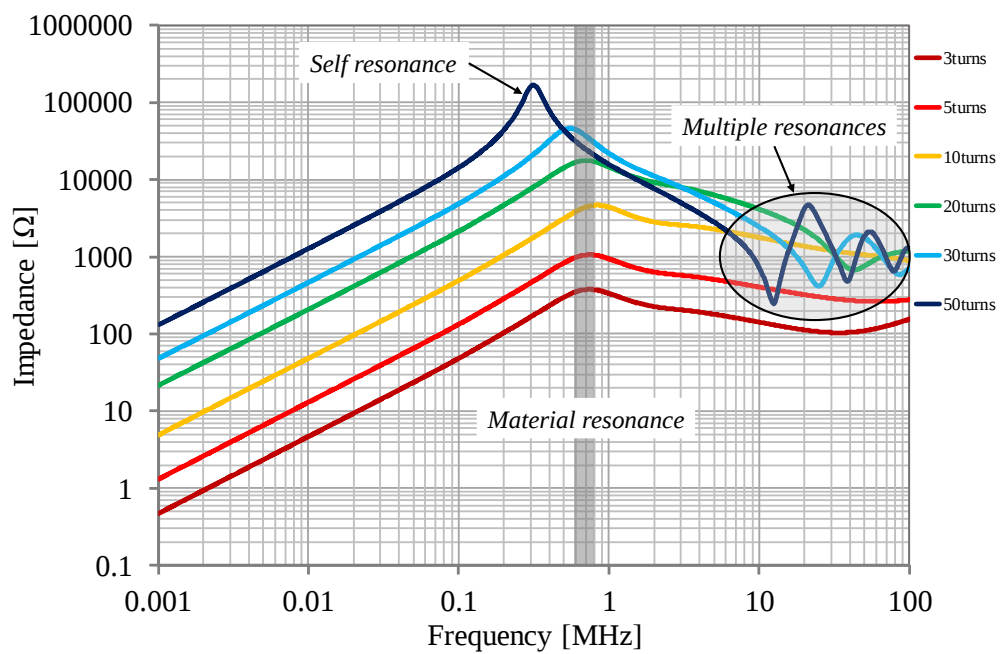
ここでは、インダクタの磁性コア材料として、N30(MnZn フェライト, EPCOS)のトロイダル形状コア(R50 コア, 型番: B64290L0082X830, 外径 50 mm × 内径 30 mm × 高さ 20 mm)を選定した。このコアに巻線を施すことで製作した単相インダクタのインピーダンスと位相を、インピーダンスアナライザ(E4990A, Keysight)を用いて、1 kHz から 100 MHz の周波数範囲で測定した。同一の磁性コアに対し、施す巻線(巻線径 0.5 mm)のターン数を 3, 5, 12, 20, 30, 50 と変化させ製作したインダクタのインピーダンスおよび位相の周波数特性の測定結果を、それぞれ図 4.1(a), (b)に示す。なお、ここでは、巻線は単層巻きとし、トロイダルコアに可能な限り均一に施した。

まず図 4.1(a)において、すべての条件下でインピーダンスの第一共振点が 1 MHz 以下の領域に現れる。しかし、ターン数が 30 と 50 に設定した条件とは異なり、ターン数が 3, 5, 12, 20 に設定された条件下では、第一共振点が 700 kHz 付近からほとんど移動していない。一方で、図 4.1(b)に示した位相の測定結果について、特にターン数が 50 に設定された条件では、300 kHz 付近のインピーダンスの第一共振点前後の周波数において、位相が 90°進みから 90°遅れへと急峻に変化している。このことは、インダクタの自己インダクタンスと浮遊容量の自己共振が起きたことを示している。

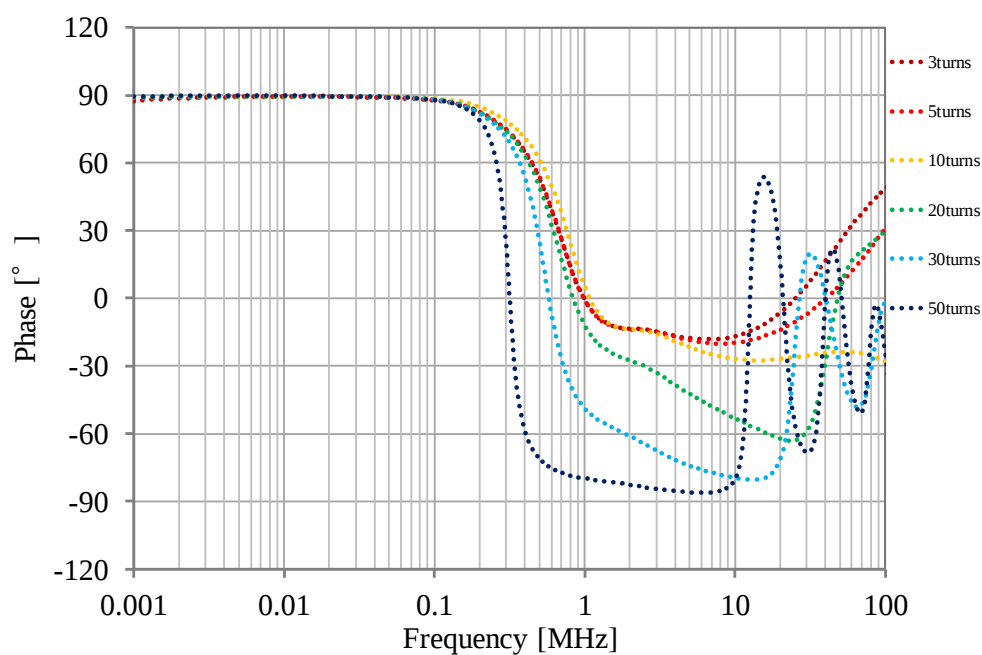
ターン数を 3, 5, 12, 20 に設定した条件では、インピーダンスの第一共振点以降の周波数において、インダクタインピーダンスは容量性を示しているが、その位相遅れはターン数が 30 および 50 に設定した条件と比較して小さい。従って、ターン数が 3, 5, 12, 20 に設定された条件におけるインピーダンスの第一共振は、磁性材料固有の特性に起因する共振と推察できる。参考文献(98)では、この共振を磁性材料固有の静電容量(material capacitance)に起因する材料共振(material resonance)と仮定している。しかし、これらの物理的な意味は不明瞭である。

一方、ターン数を 20, 30 および 50 に設定した条件において、10 MHz 以上の高周波領域にインピーダンスの多重共振が周期的に生じている。これらの原因は、非常に長い巻線長に起因して、巻線が分布定数線路としてふるまうことが原因であると考えられる。

これらをまとめると、図 4.1 に示した測定結果から、インダクタインピーダンスの周波数特性に現れる共振の要因は、以下の 3 つに大別できる。



(a)



(b)

図 4.1. 製作したインダクタのインピーダンスと位相の測定結果 (N30 材, R50 コア); (a) インピーダンス; (b) 位相

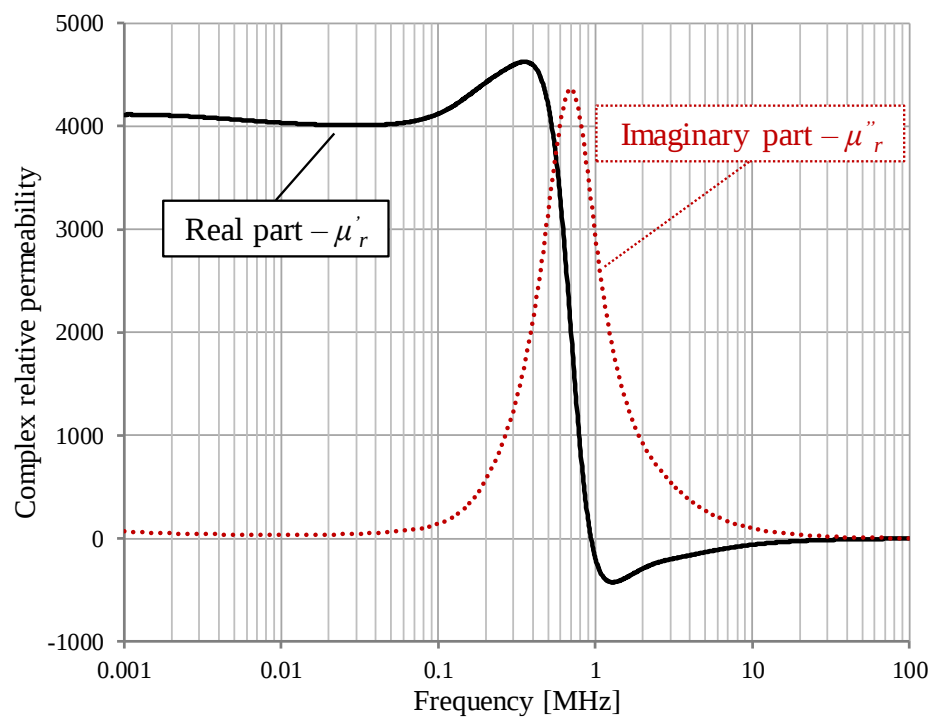
- 磁性材料固有の共振(参考文献⁰⁾における材料共振)
- 自己インダクタンスと浮遊容量の共振(自己共振)
- 巻線が分布定数回路としてふるまうことに起因する多重共振

このうち、ターン数を 3, 5, 12, 20 に設定した条件における第一共振の要因と考えられる磁性材料固有の共振については、自然共鳴(natural resonance)と寸法共鳴がある。自然共鳴は、外部磁界の存在なしに、材料固有の磁気異方性によって生じる磁気共鳴の呼称である⁰⁾。共鳴周波数以降では透磁率が減少を始め、インダクタインピーダンスの増加が緩やかとなる。一般に、複素透磁率の実部が高い磁性材料ほど、低い周波数において共鳴を引き起こすことが知られており、その関係が以下の Snoek の限界⁰⁾によって、 $\mu f \approx 5600 \text{ MHz}$ と表現されることについては、既に 3 章にて述べた。

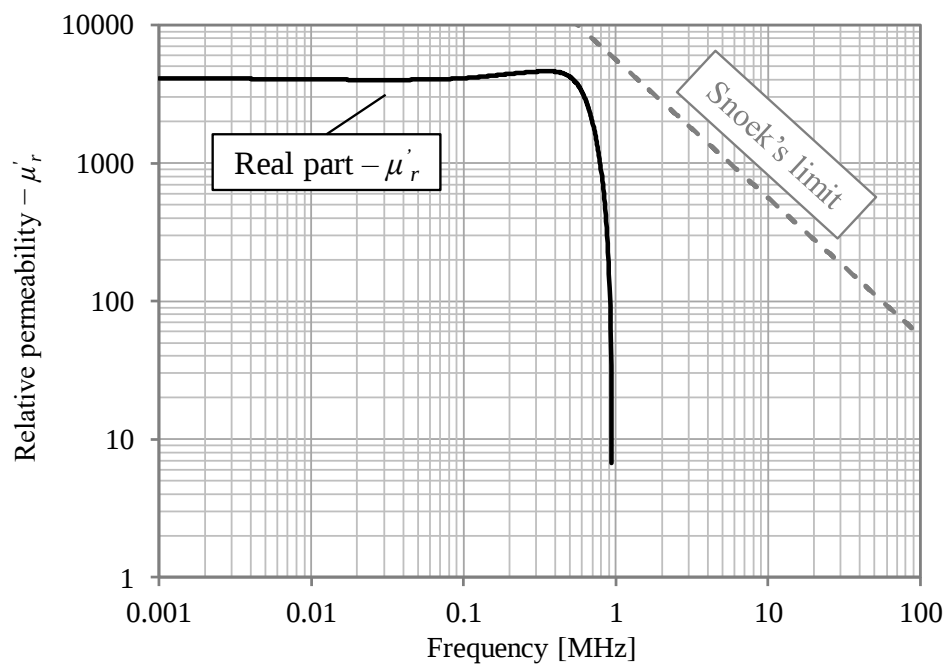
ここで、図 4.1 の測定に用いた磁性コアが有する複素透磁率を測定する。測定は、3.3.1 節で述べた手法と同様の手順で行う。すなわち、磁性コアに N_m ターンの巻線を施してインダクタを製作し、インピーダンスアナライザを用いて、インダクタの等価直列抵抗と等価直列リアクタンスの周波数特性を測定する。その後、測定対象の磁性コアの寸法 (A_{core} と l_{core}) を用いて複素透磁率の実部と虚部の周波数特性を式(3.8)と(3.9)から得る。なお、ここでは測定ターン数 N_m は 12 と設定し、コアに単層巻きでできる限り均一に施した。また、測定した 100 MHz までの周波数領域で、測定対象のインダクタが自己共振を起こしていない、すなわち位相が -90° を示していないことを確認している。

測定した複素透磁率の周波数特性を図 4.2(a)に示す。まず、実部は一度増加した後、400 kHz 以上の周波数領域で大きく減少している。その後、1 MHz 以上の周波数領域においては負極性を示し、零へと収束する。また、虚部は 700 kHz をピークに急激に上昇した後、ほぼ等しい傾きで急峻に減少し、零へと収束している。これらの特性は、共鳴型の変化⁰⁾を明らかに示している。次に、図 4.2(b)において、測定した複素透磁率の実部を対数軸でプロットする。この図には、Snoek の限界曲線($\mu f \approx 5600 \text{ MHz}$)も併せて示す。図 4.2(b)において、R50 コアが有する複素透磁率の実部は、Snoek の限界に達する以前の周波数から急激に減少している。従って、この透磁率の変化は、自然共鳴に起因するとは考えにくく、それ以外の要因、すなわち寸法共鳴に起因すると考えられる。

これを踏まえ、以下の 4.2.2 と 4.2.3 節にて、磁性コアが有する複素透磁率の寸法依存性と、それらの特性がインダクタインピーダンスに及ぼす影響について、実測データを基に検討を行い、図 4.1 におけるターン数の少ない条件で製作したインダクタのインピーダンスの第一共振が、寸法共鳴に起因することを明らかにする。



(a)



(b)

図 4.2. 複素透磁率の測定結果 (N30 材, R50 コア, 12 ターン); (a) 実部と虚部の測定結果; (b) 対数軸プロット, スネークの限界曲線も併せてプロット

4.2.2. 磁性コアの複素透磁率の寸法依存性

磁性コアが有する高い比透磁率と比誘電率によって、コア内部を伝搬する電磁波の波長は、真空中と比較して大きく短縮する。ここで、ある媒質が無損失であると仮定し、媒質の比透磁率を μ_r 、比誘電率を ϵ_r とすると、媒質内を伝搬する電磁波の波長 λ は、次の式(4.1)で表現できる。

$$\lambda = \frac{c}{f\sqrt{\mu_r\epsilon_r}} \quad (4.1)$$

式(4.1)において、 c は真空中での光の伝搬速度($\approx 3 \times 10^8$ m/s)を示している。ここで例えば、一般的な MnZn フェライトの比透磁率 $\mu_r = 10^3$ と比誘電率 $\epsilon_r = 5 \times 10^4$ を(4.1)式に代入すると、 $f = 1$ MHz において、波長 λ は約 4.2 cm と計算できる。このとき、磁性コア断面の最小辺が 1/2 波長の幅を有すると、定在波の山が立つ共振モードで共鳴現象が起こる⁽¹⁰³⁾。一般に、共鳴現象が生じると、図 4.2 に示したように、複素透磁率の実部が増加した後、急激に減少していく⁽¹⁰³⁾。MnZn フェライトは、高い比透磁率と高い比誘電率を有する磁性材料であるため、この共鳴現象が顕著に表れる。この現象は Brockman らが実験データを基に指摘しており 012⁰、寸法共鳴と呼ばれる。他の磁性材料、例えば NiZn フェライトでは、磁性材料が有する比透磁率と比誘電率が非常に小さい。そのため、ある程度大きな寸法のコアでも、寸法共鳴周波数はスネークの限界よりもはるかに高周波領域に位置することとなり、寸法共鳴が起きる前に自然共鳴が生じる。また、ナノクリスタルは非常に大きな透磁率(MnZn フェライトの約 10~100 倍)を有する。このため、寸法共鳴周波数が低域に位置することとなる。しかし、ナノクリスタルコアは通常、約 20 μm の箔状の磁性体を巻くことで製造される。このため、磁性コア断面は大きな磁気抵抗で区切られることとなり、微小な厚さのコアが積層されていることと同義になる。すなわち、磁性コアの断面の最小辺が非常に小さいため、寸法共鳴周波数はスネークの限界よりもはるかに高い周波数に位置することとなる。

ここで、同一の磁性材料(N30)の寸法が異なる 5 つの磁性コアが有する複素透磁率の測定・比較を行う。測定対象の 5 つのコアの外觀を図 4.3(a)に、それぞれのコアの寸法、および製作したインダクタのターン数 N は表 4.1 に示す。なお、使用した巻線の導体径 ϕ_w は 0.5 mm である。

寸法の異なる 5 種類の磁性コアが有する複素透磁率の測定結果を図 4.3(b)に示す。図 4.3(b)では、コアの個体差による透磁率の増減が測定結果に及ぼす影響を排除するため、測定した複素透磁率の実部と虚部を正規化して表示した。また、R4 コアなどの寸法が特に小さいコアを用いて製作したインダクタのインピーダンスは、低周波領域において、

表 4.1. 測定対象のインダクタの仕様

Core	R50	R34	R16	R10	R4
OD [mm]	50.0	34.0	16.0	10.0	4.0
ID [mm]	30.0	20.5	9.6	6.0	2.4
HT [mm]	20.0	12.5	6.3	4.0	1.6
N_m	12	10	11	7	5

巻線抵抗成分が支配的となる。そのため、寸法の小さなコアを用いたインダクタにおいても、自己インダクタンス成分が支配的となる 10 kHz における測定値を用いて、正規化を行った。測定に際して、コアに施すターン数が少ない条件では、トロイダルコアに巻線を均一に巻けず、漏れインダクタンスが増加する。その結果、算出した複素透磁率の実部が、磁性材料が実際に有する値よりも小さな値として算出される。従って、複素透磁率の測定に際しては、巻線をできる限り多く、トロイダルコアに均一に施すことが望ましい。一方で、ターン数の増加に伴い、隣り合う巻線間の距離が小さくなり、巻線間浮遊容量が増加する。そのため、インダクタが自己共振を引き起こし、正確な透磁率の測定ができなくなってしまう。ここでは、測定対象である 100 MHz までの周波数帯域において、各インダクタが自己共振を起こさない範囲で、可能な限り多くのターン数をコアに施している。

図 4.3(b)において、最も寸法の大きい R50 コアが、既に図 4.2(a)で示したように急峻な共鳴型の複素透磁率の変化を示している。一方で、コア寸法が小さくなることに伴って、複素透磁率の実部および虚部ともに変化の傾きが緩やかとなり、共鳴周波数も高周波領域へシフトしていくことが確認できる。

図 4.3(c)において、測定した複素透磁率の実部を対数軸でプロットする。コア寸法が小さくなることに伴い、透磁率の変化量が緩やかになるため、同時にプロットしたスネークの限界曲線へと漸近していくことが分かる。すなわち、寸法の大きなコアでは、複素透磁率の実部が自然共鳴を迎えるよりも低い周波数で寸法共鳴を生じ、透磁率が急激に減少している。また、製造元が提供するデータシート⁰⁾に記載された N30 の複素透磁率は、R10 コアを対象に行った実測値である。従って、図 4.3(b)および図 4.3(c)に示した周波数特性は、データシートからは得られない情報であることを注意を要する。

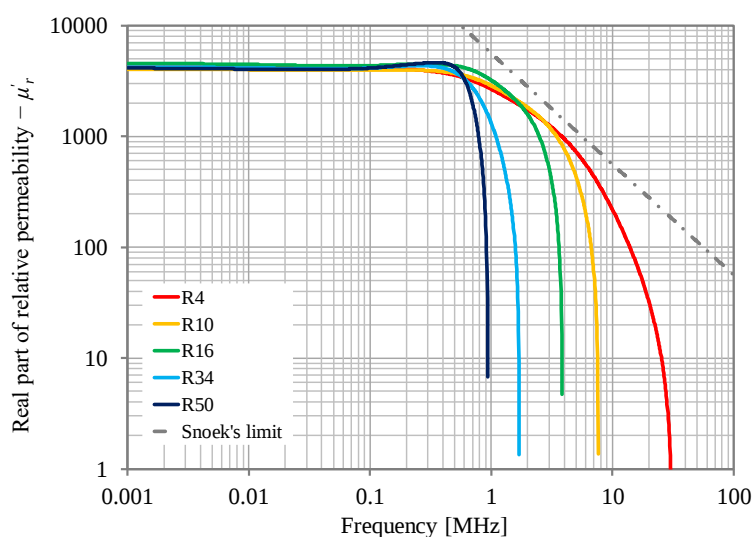
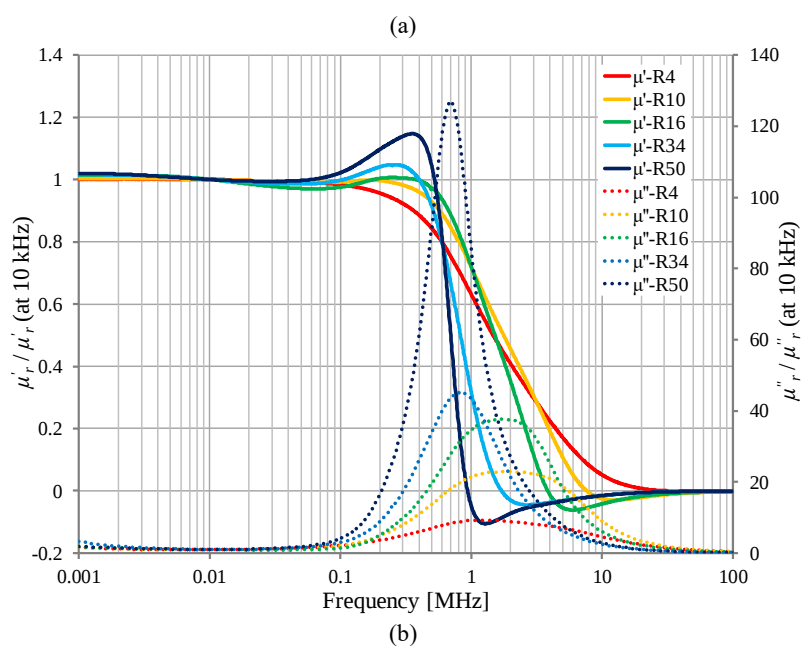
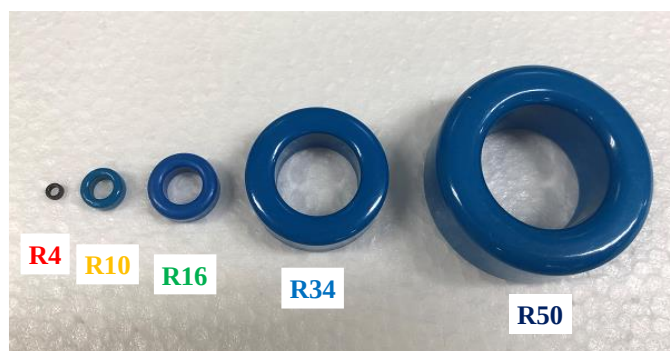


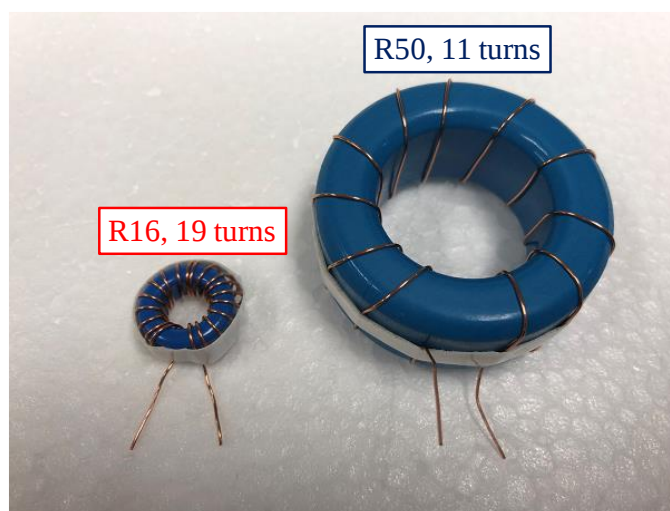
図 4.3. MnZn フェライトが有する複素透磁率の寸法依存性; (a) 測定対象のコアの外觀; (b) 複素透磁率の測定結果(実部と虚部はともに 10 kHz における測定値を用いて正規化); (c) 実部の測定値を対数軸でプロット, スネークの限界線も併せてプロット

4.2.3. 寸法共鳴がインダクタのインピーダンスへと与える影響

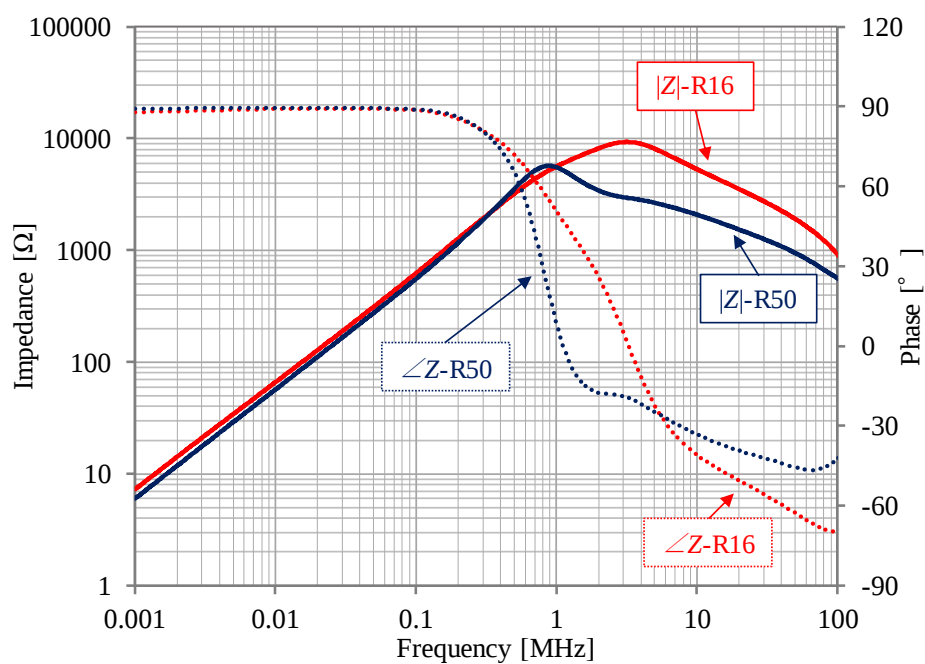
寸法共鳴に起因する複素透磁率の急峻な変化は、高周波領域において、インダクタのインピーダンスの周波数特性に対し大きく影響を与えられと考えられる。ここで、図 4.4(a) に示すように、2つの寸法の異なるコアを用いて製作した 1 mH のインダクタのインピーダンスおよび位相の周波数特性を測定・比較する。使用したコアは表 4.1 に既に示した R16 コアおよび R50 コアと同一であり、データシートに記載されている AL 値を基に、それぞれ 19 ターンおよび 11 ターンの巻線(ϕ_w : 0.5 mm)を施すことで製作した。

図 4.4(b)に測定結果を示す。まず R16 コアを用いたインダクタのインピーダンスの傾きは、800 kHz 付近を境に緩やかになる。これは、磁性コアが有する複素透磁率の実部が徐々に減少していく一方で、虚部が大きく増加し始め、抵抗成分が支配的となることに起因する。さらに、3 MHz 付近からインピーダンスが減少していくことも確認できる。このとき、図 4.4(b)に示した位相がなだらかに変化していくことから、この共振は図 4.1 と同様に磁性材料固有の共振であると分かる。すなわち、このインピーダンス減少は、図 4.3(b)における R16 コアの測定結果が示すように、3 MHz 付近では複素透磁率の実部のみならず虚部も大きく減少を始めることに起因する。また一方で、R50 コアを用いたインダクタのインピーダンスは、700 kHz 付近を境に減少を始める。これは、図 4.3(b)の R50 コアの測定結果が示しているように、寸法共鳴が生じることで、複素透磁率の実部が、700 kHz 以降の周波数で急激に減少することが原因であると考えられる。

結果として、300 kHz 程度までの低周波領域において、2つのインダクタのインピーダンスはほぼ一致しているが、複素透磁率の周波数依存性、特に寸法共鳴に起因する急峻な変化のために、高周波領域でのインピーダンスに大きな差が生じている。言い換えると、これらの測定結果は、フィルタインダクタの高周波領域におけるノイズ抑制性能が、磁心として使用するコアの寸法に応じて大きく異なることを示している。



(a)



(b)

図 4.4. インダクタのインピーダンスおよび位相の寸法依存性; (a) 測定対象のインダクタ(1 mH)の外観;
(b) インピーダンスと位相の周波数特性の測定結果

4.3. コア加工が寸法共鳴へ与える影響

4.2.3 節に示したように、寸法の小さなコアをフィルタインダクタの磁心として使用することは、高周波領域において大きなインピーダンスを得られるという点で有利である。しかし一般に、電力回路においては磁束飽和を考慮したインダクタの設計を行う⁽⁹³⁾。そのため、磁心として使用するコアの寸法は、システムの電力容量に応じて大きくなる。従って、実際のアプリケーションにおいては、大きな寸法のコアを使用しつつ、寸法共鳴による影響を回避することが要求される。

ここで、寸法共鳴の発生条件を再確認する。媒質内を伝搬する電磁波の波長は、媒質の比透磁率と比誘電率によって短縮する。このとき、コア断面の最小辺が $1/2$ 波長の長さを有する条件下において寸法共鳴が生じる⁽¹⁰³⁾。これより、トロイダル形状のコアにおいて、コアの寸法を変化させずに寸法共鳴を回避するには、以下の2通りの方法が考えられる。

- コアにエアギャップを挿入する(実効的な透磁率を低下させる)
- コアを磁路に水平な方向に対して分割し、積層する(コア断面の最小辺を縮小させる)

以下、これらの2通りの方法それぞれについて検討を行う。

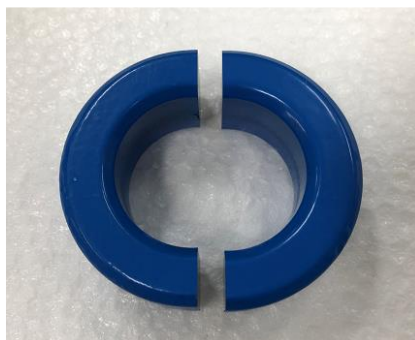
4.3.1. エアギャップの挿入

まず、エアギャップの挿入が磁性コアの複素透磁率に与える影響について検討を行う。通常、エアギャップは、電力用リアクトルなどの磁気飽和を避ける目的でコアに挿入される。エアギャップを挿入することで、B-H 曲線の傾きがゆるやかになり、より大電流に対してコアの磁気飽和を防止できる。このとき、コアの実効的な透磁率が減少するため、エアギャップの挿入によって、寸法共鳴が生じる周波数は高周波領域へシフトすると考えられる。

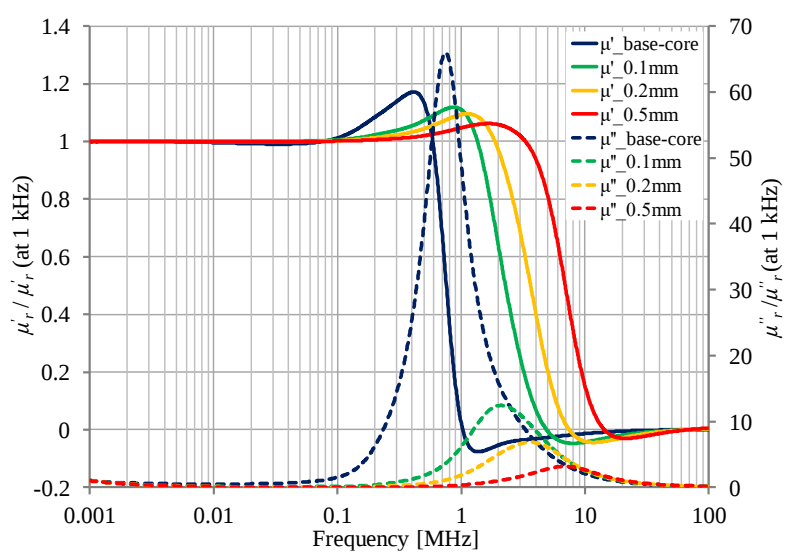
ここでは図 4.5(a)に示すように、磁路に垂直な面に対して2つに分割したトロイダルコア(N30, R50 コア)を検討対象とする。ギャップ部には絶縁テープ(厚み 0.05 mm)を挿入し、挿入する枚数を増減させることで、ギャップの厚みを調節する。インピーダンスアナライザを用いて、コアに6ターンの巻線を施したインダクタのインピーダンスを測定し、コアが有する複素透磁率を式(3.8)と(3.9)から計算した。エアギャップを設けない条件(Base-core)、ギャップ長を 0.1 mm, 0.2 mm, 0.5 mm に変化させた条件における測定結果を図 4.5(b)に示す。なお、図 4.5(b)では、寸法共鳴に対するエアギャップの影響

を明確にするため、複素透磁率は 1 kHz における測定値に対して正規化している。

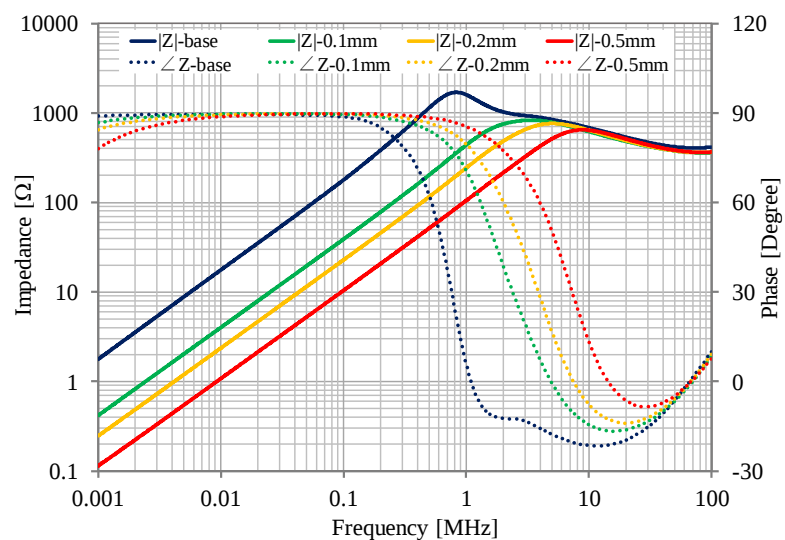
図 4.5(b)より、ギャップ長が大きくなるとともに、複素透磁率の実部および虚部の共鳴が抑制されていること、実部が減少し始める周波数が高周波領域へとシフトしていくことが確認できる。このことは、エアギャップを設けることにより、実効的なコアの透磁率が大きく減少したことに起因すると考えられる。すなわち、エアギャップの挿入は寸法共鳴の緩和に有効である。一方で、エアギャップの挿入に伴う透磁率の減少はインピーダンスの大幅な低下につながる。結果として、図 4.5(c)に示すインピーダンスの周波数特性の測定結果から確認できるように、低周波領域においてインダクタのインピーダンスは大きく低下する。あるいは、ギャップを設けた条件において大きなインダクタンスを得るには、ターン数を大幅に増加させる必要が生じる。これにより、コアに施した隣り合う巻線の間隔が小さくなり、巻線間浮遊容量が大幅に増加する。このことは、浮遊容量との自己共振周波数が低域にシフトすることを意味している。すなわち、元々の寸法共鳴周波数よりも自己共振周波数が低くならない範囲でギャップ長を注意深く調整する必要が生じる。加えて、エアギャップの挿入により増加した漏れ磁束が近接する部品と磁気結合を引き起こす恐れも高まる。一般に、このような寄生結合は EMI フィルタのノイズ減衰性能を悪化させる⁹⁾。これらを考慮すると、EMI フィルタ用途のインダクタにおいて、寸法共鳴を緩和することを目的としてエアギャップを設けることは、適当な方法ではない。



(a)



(b)



(c)

図 4.5. エアギャップの挿入が寸法共鳴へ及ぼす影響; (a) 測定対象の分割コアの外観; (b) 複素透磁率の測定結果(実部と虚部はともに 1 kHz における測定値を用いて正規化); (c) インピーダンスと位相の周波数特性の測定結果(インダクタはいずれも 6 ターン)

4.3.2. 積層コアの採用

次に、トロイダルコアを磁路に水平な方向に対して分割し、それらを積層したコアを磁心として使用することについて検討を行う。このとき、コア全体の断面積は変化しないが、積層コアを用いることでコア断面の最小辺を縮小できる。このため、寸法共鳴が生じる周波数は高周波領域にシフトし、実際よりも寸法の小さなコアを使用していることに等価となる。すなわち、寸法共鳴による複素透磁率の急峻な変化をある程度緩和できると考えられる。

ここでは、実際に径方向に分割したトロイダルコア(N30, R50 コア)を積層することで磁心とし、これらに 6 ターンの巻線(ϕ_w : 0.5 mm)を施したインダクタを製作した。使用したコアの写真を図 4.8 に示す。ここでは、分割数の異なる 4 つのコアをインダクタの磁心として使用する。図 4.8 には左から、未加工コア(Base-core), 1/2 分割コア, 1/3 分割コア, 1/4 分割コアの順に示している。

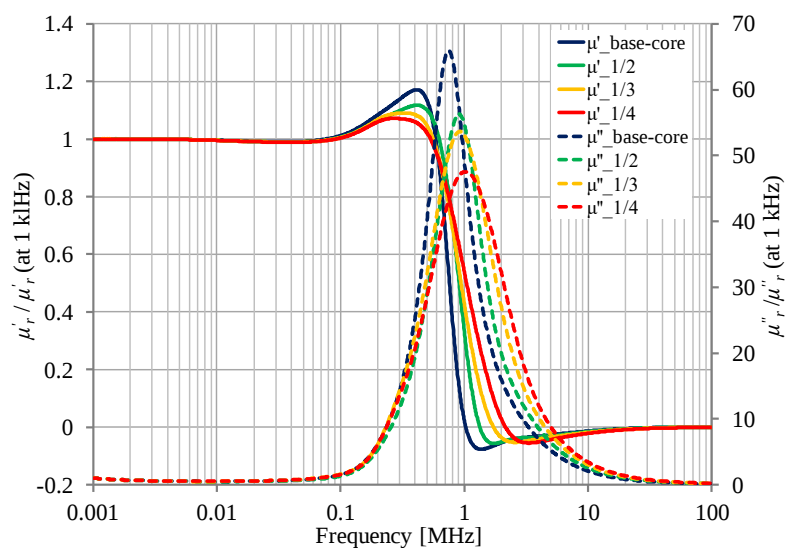
はじめに、各インダクタのインピーダンスの周波数特性の測定結果を基に、式(3.8)と式(3.9)によって算出した各コアが有する複素透磁率の周波数特性を図 4.9 に示す。なお、図 4.3(b)と同様、コア個体差による影響を排除するため、図 4.9 に示した複素透磁率の実部および虚部は、それぞれの 1 kHz における測定値を用いて正規化している。まず、未加工のコアでは、図 4.3(b)に示した R50 コアについての結果と同様に、700 kHz から 800 kHz 付近において、複素透磁率の実部が急激に減少すると同時に、虚部の急峻なピークが現れている。対して、コアの積層数を増加させていくと、複素透磁率の実部の変化は緩やかとなり、虚部のピークも抑制され、かつ高周波領域へシフトしていくことが確認できる。これは、図 4.3(b)に示した、コア寸法を小さくした場合と同様の傾向である。すなわち、積層コアの採用によって、実際よりも寸法の小さなコアを使用することと等価になっていることが確認できる。

次に、製作したそれぞれのインダクタのインピーダンスの周波数特性の測定結果を図 4.10 に示す。積層コアの採用により、透磁率の変化が緩やかとなることに起因して、コアの積層数を増加させるほど、1 MHz 以上の高周波領域において、インダクタのインピーダンスが増加している。一方で、エアギャップを設けたインダクタとは異なり、コアの積層数を増加させることで低周波領域でのインピーダンスの低下は生じていない。

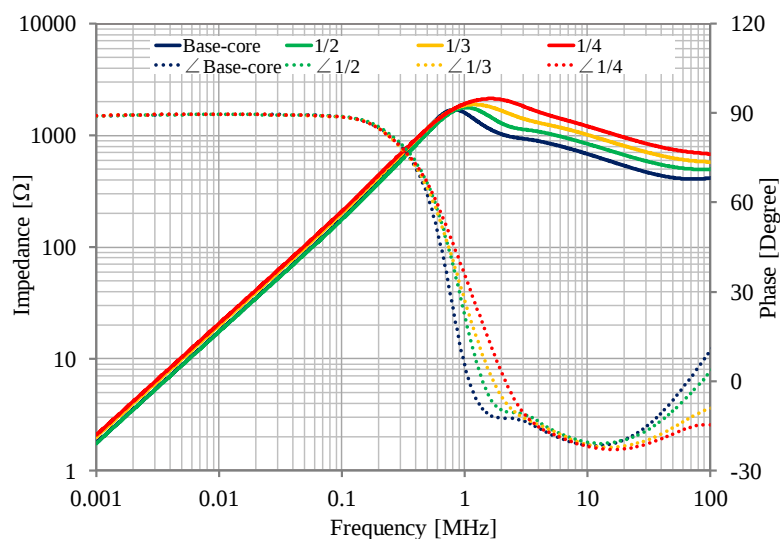
以上の測定結果より、トロイダルコアを磁路に水平な方向に対して分割し、積層することで、寸法共鳴による複素透磁率の急峻な変化を緩和し、インダクタインピーダンスを高周波領域において増加できることを明らかにした。



(a)



(b)



(c)

図 4.6. 積層コアの採用が寸法共鳴へ及ぼす影響; (a) 測定対象の分割コアの外観; (b) 複素透磁率の測定結果(実部と虚部はともに 1 kHz における測定値を用いて正規化); (c) インピーダンスと位相の周波数特性の測定結果(インダクタはいずれも 6 ターン)

4.4. まとめ

本章ではまず、インダクタのインピーダンスの周波数特性に現れる共振の要因が、磁性材料固有の共振、浮遊容量との自己共振、巻線が分布定数線路としてふるまうことによる多重共振の大きく3つに分けられることを、測定データを基に示した。次に、磁性コアが有する複素透磁率の寸法依存性(寸法共鳴)を指摘し、それらがインダクタのインピーダンスに与える影響を、実測データを基に明らかにした。最後に、トロイダル形状のコアを磁路に水平な方向に対して分割し、積層したコアを磁心として使用することが、寸法共鳴を緩和し、インダクタインピーダンスを高周波領域で増加させることを実験によって示した。

5 章

磁性材料の複素透磁率の周波数特性を考慮した 単相コモンモードインダクタの回路シミュレーションモデル

5.1. はじめに

CISPR などが定める電磁ノイズ規格を満足するために、電力変換器の入力側に EMI フィルタが挿入される。フィルタの適切な設計を行うため、回路シミュレータを用いて、設計段階でフィルタの減衰性能を評価することが一般的である⁽⁵⁵⁾⁻⁽⁶⁹⁾。フィルタ構成素子の中でも、複雑な周波数特性を有するインダクタは、EMI フィルタの高周波特性を決定する素子であるために、これまでに多くのシミュレーションモデルが考案されている。これらのほとんどは、LCR 並列回路に基づき、浮遊容量との自己共振や、巻線が分布定数線路としてふるまうことによる多重共振の模擬を試みている^{(95),(96)}。また、いくつかの文献では、磁性材料の複素透磁率が有する周波数依存性を再現している^{(97),(98)}。しかし、これらのモデルはコモンモード(CM)あるいはディファレンシャルモード(DM)一方のみに着目した等価回路表現であるために、モデル内の静電容量が実際のインダクタのどの部分に生じている浮遊容量なのか、直感的な理解が難しい。加えて、高周波領域におけるインピーダンスの低下が複素透磁率の急峻な減少によるのか、浮遊容量に起因する自己共振によるのか、高周波領域においても大きなインピーダンスを保ったインダクタを実現するために、磁性材料そのものを変更すべきか、巻線方法を変更すべきかといった選択が難しくなる。

本章では、ジャイレータ(Gyrator)により実現したパーミアンス-キャパシタンスアナログ⁰に基づく CM インダクタ(CMI)の回路シミュレーションモデルを提案する。モデルは、非線形パーミアンスを導入することで各磁性材料の複素透磁率が有する周波数依存性を模擬する。また、提案モデルは、インダクタの幾何学的形状を反映しているため、インダクタ各部に生じる浮遊成分に対する直感的な理解が容易であることに加え、CM、DM に対するインピーダンスそれぞれを同時にシミュレーションできる特徴を有する。

5.2. インダクタの回路シミュレーションモデル

5.2.1. パーミアンス-キャパシタンスアナロジ

インダクタの複雑な周波数特性を模擬するため、LCR 並列回路の多段接続によるビヘイビアモデルが提案されている^{(96),(98)}。しかし、これらのモデルでは、インダクタの幾何学的形状が反映されず、各浮遊インピーダンス成分が、インダクタのどの部分に生じているのか直観的な理解が難しい。

一方、インダクタやトランスの幾何学的形状をよく反映した等価電気回路モデルを構築できる手法として、リラクタンス-レジスタンスアナロジが従来、広く用いられている⁽⁹⁹⁾。これは、図 5.1 に示すように、起磁力および磁束が、電圧および電流とそれぞれ対応関係にあることを利用し、電気抵抗によって各磁束経路のリラクタンスを模擬する手法である。しかし、この手法では、以下の点で混同が起きる。

- エネルギー貯蔵素子であるリラクタンスを、エネルギー消費素子である電気抵抗を用いて表現している。
- コア材のエネルギー損失を模擬するため、エネルギー貯蔵素子であるインダクタを磁気回路部で使用する。

上記の問題点を解消したモデリング手法として、パーミアンス-キャパシタンスアナロジが提案されている⁽⁹⁹⁾。以下でこの手法の概要を述べる。

一般に、コア内部磁束 ϕ の時間変化率は、磁気コアのパーミアンス P と起磁力 F_m を用いて次式(5.1)のように表せる。

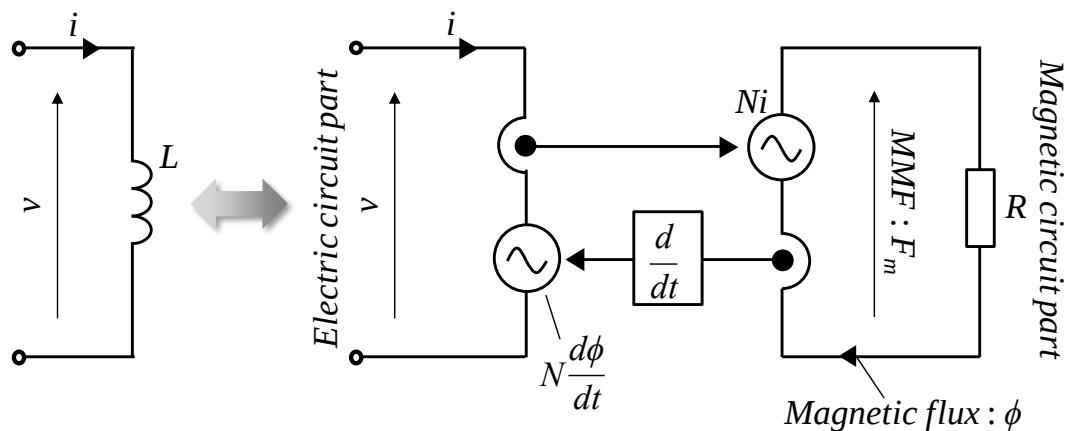


図 5.1. リラクタンス-レジスタンスアナロジに基づく理想インダクタモデル

$$\frac{d\phi}{dt} = P \cdot \frac{dF_m}{dt} \quad (5.1)$$

パーミアンス P は、コアの透磁率を μ 、断面積を A_{core} 、磁路長を l_{core} とすると、以下で定義される。

$$P = \frac{\phi}{F_m} = \frac{\mu A_{core}}{l_{core}} \quad (5.2)$$

一方、コンデンサの両端に印加される電圧を v_c とすると、電荷 q との関係を下式(3)で表せる。

$$i_c = \frac{dq}{dt} = C \cdot \frac{dv_c}{dt} \quad (5.3)$$

加えて、磁気回路において、電圧および電流は、ターン数 N を用いることで以下の関係を記述できる。

$$v = N \frac{d\phi}{dt} \quad (5.4)$$

$$i = \frac{F_m}{N} \quad (5.5)$$

式(5.1), (5.3), (5.4)と(5.5)から、起磁力が電圧に、磁束の時間変化率が電流に、加えて、パーミアンスがキャパシタンスにそれぞれ対応することが分かる。これらの磁氣的諸量と電氣的諸量の変換は、インピーダンス逆変換素子であるジャイレータを用いることで電気回路シミュレータに実装できる。これによって電気回路部と磁気回路部を分けてモデリングできるため、インダクタやトランスの幾何学的形状を反映したモデルを構築できる。パーミアンス-キャパシタンスアナログでは、エネルギー貯蔵素子であるパーミアンスを、同じくエネルギー貯蔵素子であるキャパシタンスで模擬している。また、コア材に起因するエネルギー損失は、電気抵抗を磁気回路部で用いることで模擬できる。すなわち、先に挙げたリラクタンス-レジスタンスアナログにおける問題点を解消している。本章では、このパーミアンス-キャパシタンスアナログに基づいた単相 CMI のシミュレーションモデルを提案する。

5.2.2. 提案モデル

ジャイレータを用いることで、理想インダクタを図 5.2 のように表現できる。現実のインダクタは、磁性材料の複素透磁率が有する周波数依存性や浮遊容量に起因する複雑な周波数特性を示す⁰。周波数依存性を考慮したインダクタは、非線形インダクタンス

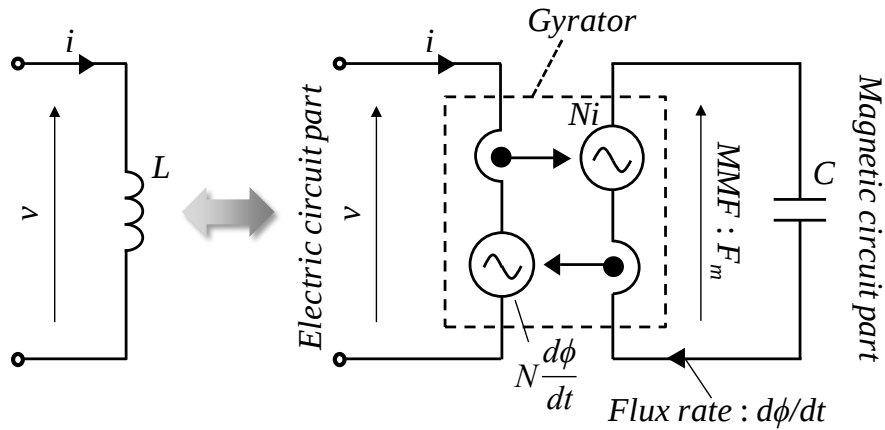


図 5.2. パーミアンス-キャパシタンスアナログに基づく理想インダクタモデル

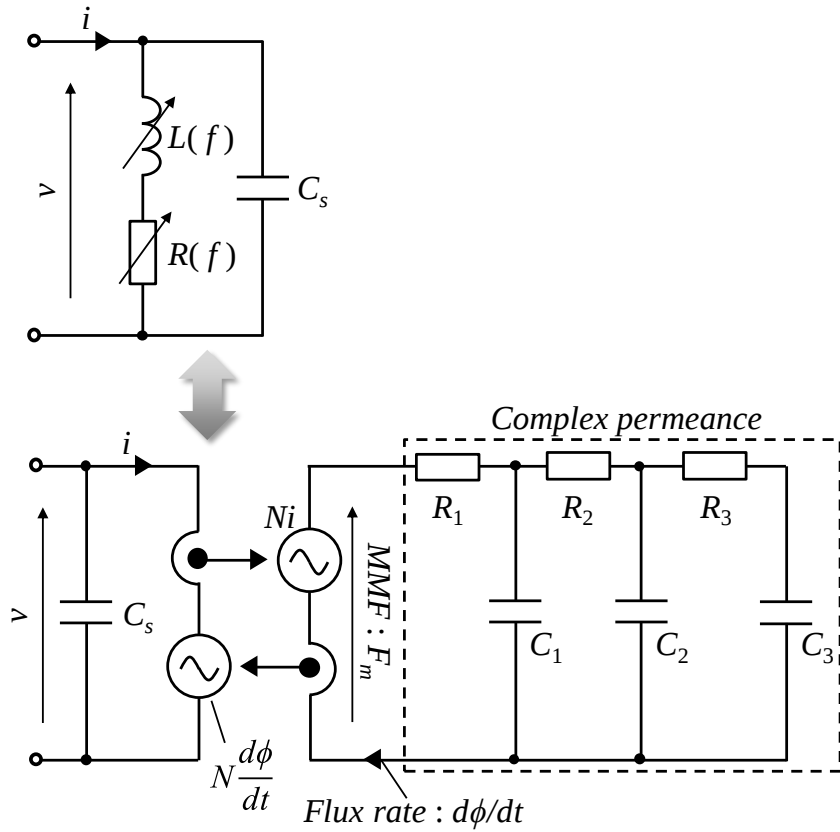


図 5.3. 複素透磁率の周波数依存性を考慮したインダクタモデル

$L(f)$ と非線形抵抗 $R(f)$ の直列接続に、浮遊容量を表す静電容量 C_s を並列接続したモデルで表せる⁰⁾。これは、ジャイレータを用いて図 5.3 のように表現できる。ここでは、複素透磁率の周波数依存性に基づく非線形複素パーミアンスを、磁気回路部において RC 多段回路で実現している。また、浮遊容量はコアに施した巻線に起因するとし、電気回路部に配置する。

上記を踏まえ、本稿で提案する単相 CMI のモデルを図 5.4 に示す。2 組のジャイレータにより、磁性コアに施した二巻線を模擬する。磁気回路部の RC 多段回路によって、磁性コアに起因する複素パーミアンスを模擬する。この複素パーミアンスは CM に対するインピーダンスとして機能する。また、各巻線の漏れインダクタンスを模擬するためのパーミアンス C_l をそれぞれ配置している。電気回路部においては、同一相の隣り合う巻線に生じる浮遊容量 C_{tt} と、異なる相の巻線間に生じる浮遊容量 C_{pp} をそれぞれ設けている。また、各巻線の直流抵抗 $R_{w,DC}$ についても考慮している。なお提案モデルにおいて、巻線の交流抵抗および巻線の分布定数線路的ふるまいはモデルに含めない。

5.3. モデルパラメータの同定

5.3.1. 複素透磁率

文献()などでは、磁化過程が磁壁移動 χ_d と回転磁化 χ_s に起因する成分を含むとして、複素透磁率 μ_r を以下の式(5.6)で表している。

$$\mu_r(j\omega) = 1 + \frac{\chi_{d0}}{1 + j\omega\chi_{d0}\tau_d} + \frac{\chi_{s0}}{1 + j\omega\chi_{s0}\tau_s} \quad (5.6)$$

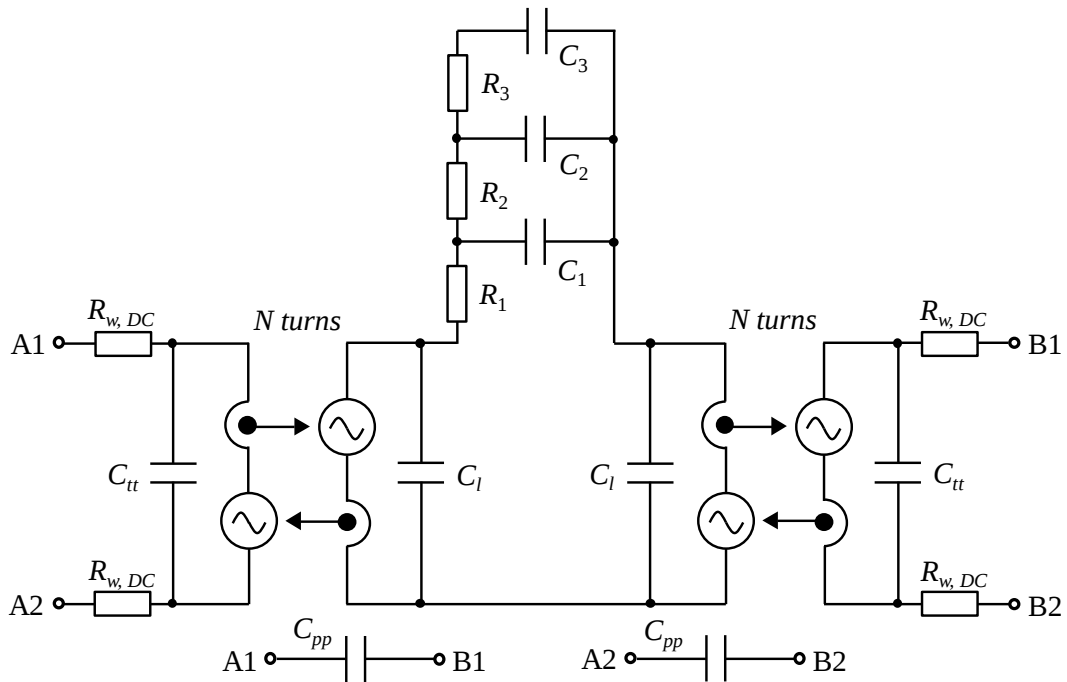


図 5.4. 提案する単相コモンモードインダクタの回路シミュレーションモデル

ここで、 χ_{d0} は磁壁の磁化率、 τ_d は磁壁移動の緩和時定数、 χ_{s0} はスピンの磁化率、 τ_s は回転磁化の緩和時定数である。しかし、式(5.6)により模擬した複素透磁率は、後述の MnZn フェライトに代表される複素透磁率の急峻な変化を十分に再現できない。そのため、本稿では、すでに図 5.3 および図 5.4 で示した三段の RC 回路によって、磁性コアの複素透磁率が有する周波数依存性に基づく非線形パーミアンスを模擬する。RC 回路を構成する各素子の値は、使用する磁性コアの複素透磁率の実測値に対して最小二乗法を用いたカーブフィッティングを行うことで得る。

まず、複素透磁率の測定について述べる。複素透磁率の測定については第3章にて既に述べたが、ここでも再び述べる。まず、磁性コアにターン数 N_m の巻線を施したインダクタのインピーダンス Z_L は、浮遊容量の影響が表れない周波数領域において、等価直列抵抗 R_s と等価直列リアクタンス L_s の直列接続 $Z_L = R_s + j\omega L_s$ として表せる。 R_s と L_s については、その周波数特性を、インピーダンスアナライザを用いることで直接測定できる。従って、以下の式から複素透磁率 μ_r' , μ_r'' が得られる⁰⁾。

$$\mu_r'(f) = L_s(f) \cdot \left(\frac{l_{core}}{\mu_0 N_m^2 A_{core}} \right) \quad (5.7)$$

$$\mu_r''(f) = R_s(f) \cdot \left(\frac{l_{core}}{2\pi f \mu_0 N_m^2 A_{core}} \right) \quad (5.8)$$

なお、上式において、 A_{core} はコアの実効断面積、および l_{core} はコアの実効磁路長、 μ_0 は真空透磁率($= 4\pi \times 10^{-7}$ H/m)を示す。

次に、RC 回路の複素アドミタンス(磁気回路部における複素パーミアンス)の実部 $\text{Re}(Y_m)$ と虚部 $\text{Im}(Y_m)$ について、コアの寸法および測定ターン数を用いることで、複素透磁率の実部と虚部を以下の式(5.9)および(5.10)で表すことができる。

$$\mu_r'(f) = \frac{\text{Im}(Y_m) \cdot l_{core}}{2\pi f \mu_0 A_{core}} \quad (5.9)$$

$$\mu_r''(f) = \frac{\text{Re}(Y_m) \cdot l_{core}}{2\pi f \mu_0 A_{core}} \quad (5.10)$$

ここで、本稿で検討する三段の RC 回路について、複素アドミタンス Y_m を以下の式(11)のように表せる。

$$Y_m = \frac{a_3 s^3 + a_2 s^2 + a_1 s}{b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (5.11)$$

なお、上式において、 $s = j\omega$ である。この式(5.11)を実部と虚部に分け、式(5.9)と(5.10)を用いて表現した複素透磁率を、式(5.7)および(5.8)から得た実測値に対し、最小二乗法に基づきカーブフィッティングを行うことで、式(5.11)の $a_1 \sim a_3$ および $b_0 \sim b_3$ を得る。ま

た、図 5.3 および図 5.4 で示した三段の RC 回路の複素アドミタンスは以下のようにも記述できる。

$$Y_m = \frac{1}{R_1 + \frac{1}{sC_1 + \frac{1}{R_2 + \frac{1}{sC_2 + \frac{1}{R_3 + \frac{1}{sC_3}}}}}} \quad (5.12)$$

式(5.11)を連分数展開し、式(5.12)と比較することで、RC 回路の各構成素子の値($R_1 \sim R_3$ および $C_1 \sim C_3$)をフィッティングパラメータ($a_1 \sim a_3, b_0 \sim b_3$)を用いて表すことができる。紙面の都合上、フィッティングパラメータを用いた各構成素子の表現については省略する。

5.3.2. 巻線間浮遊容量

フロントローディング設計の観点からは、CMI に付随する浮遊容量を設計段階で推定することが望ましい。また、実際にインダクタやトランスに生じる浮遊容量を実用上問題ない精度で推定できる手法も多く提案されている⁰。しかし、本稿ではモデルの構築とその有用性に焦点を当てるため、浮遊容量は製作したインダクタのインピーダンス実測値から、おおよその値を得る。

ここで、図 5.5 に単相 CMI の CM および DM についての等価回路を示す。まず、単相 CMI の CM インピーダンス Z_{CM} に生じる共振は、CM インダクタンス L_{CM} と、同一相の隣り合う巻線に生じる浮遊容量 C_u に起因し、異なる相の巻線間に生じる浮遊容量 C_{pp} は共振に寄与しない。すなわち、図 5.5(a)に示した CM 等価回路から分かるように、CM に寄与する浮遊容量 C_{CM} は、 $C_{CM} = 2C_u$ と表すことができる。これに基づき、測定した Z_{CM} から C_u を推定できる。

次に、図 5.5(b)に示した DM 等価回路から、単相 CMI の DM インピーダンス Z_{DM} に生じる共振は、2つの C_u の直列接続と C_{pp} の並列接続からなる浮遊容量と漏れインダクタンス L_l の共振であることが分かる。すなわち、DM に作用する浮遊容量 C_{DM} は $C_{DM} = C_u/2 + C_{pp}$ として表せる。従って、測定した Z_{DM} と、先に得た C_u から、 C_{pp} を推定できる。ここでは、これらの値を単相 CMI に生じる浮遊容量として用いる。

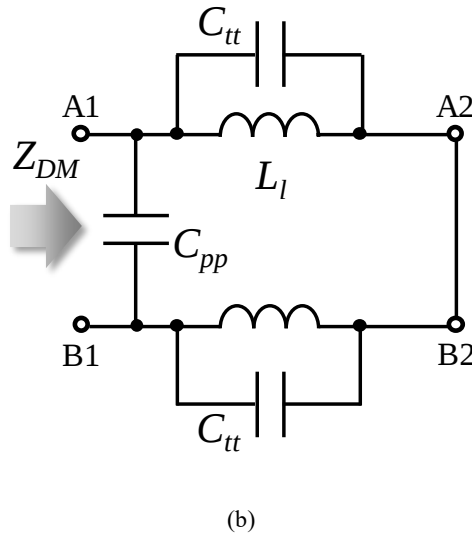
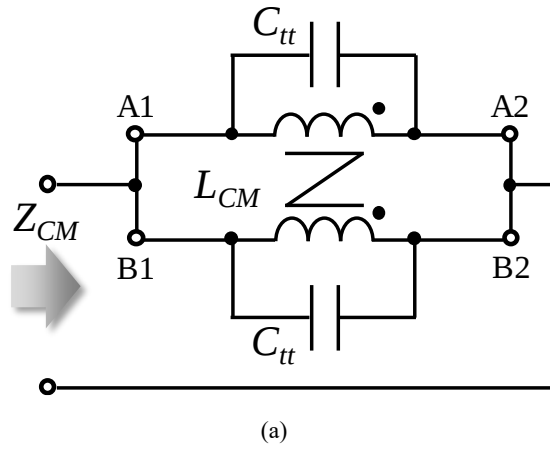


図 5.5. 単相コモンモードインダクタ各モードに対する等価回路; (a) コモンモード; (b) ディファレンシャルモード

5.3.3. 漏れインダクタンス

漏れインダクタンスについても、いくつかの文献において推定手法が提示されているが⁰、本稿では製作した CMI の Z_{DM} から算出した値を用いた。漏れインダクタンスの算出値とコア寸法から、漏れインダクタンスに寄与するパーミアンスの 1 ターンあたりの値 C_l を求め、モデルの磁気回路部へと実装した。

5.4. シミュレーションモデルの評価

5.4.1. ナノクリスタル

ナノ結晶軟磁性材料(ナノクリスタル)は、非常に高い透磁率と飽和磁束密度を有することから、CMI の磁性コア材料としての採用例が多い。はじめに、ナノクリスタルを用いた単相 CMI について、提案モデルの評価を行う。

ここでは、磁性材料として Vitroperm 500F を選定し、トロイダルコア(型番: T60006-L2030-W358, 外径(*OD*): 32.8 mm, 内径(*ID*): 17.6 mm, 高さ(*HT*): 12.5 mm)に各相 14 ターンの巻線(巻線径: 0.5 mm)を施すことで、3 mH の単相 CMI を試作した。試作した単相 CMI の写真を図 5.6 に示す。まず、磁性コアが有する複素透磁率の測定結果と、それに基づいたカーブフィッティング結果を図 5.7 に示す。図 5.7 より、本稿で採用した三段の RC 回路は、ナノクリスタルの複素透磁率が有する周波数依存性を 1 kHz から 100 MHz までの周波数に渡って再現できることが確認できる。

図 5.8 において、製作した単相 CMI の CM および DM インピーダンスの測定結果とシミュレーション結果をそれぞれ比較する。また、モデルに使用した回路定数を表 5.1 に示す。なお、本稿で行ったシミュレーションはすべて、汎用電子回路シミュレータ LTspice を用いた。

まず、製作した単相 CMI の CM インピーダンスを図 5.8(a)に示す。測定されたインピーダンスは、100 kHz 付近から増加の傾きが緩やかに、すなわち、抵抗成分が支配的になっている。これは、図 5.7 から分かるように、ナノクリスタルの有する複素透磁率の実部が、20 kHz 程度から減少をはじめ、300 kHz 以上の周波数では虚部が支配的になることに起因する。加えて図 5.8(a)からは、8 MHz 付近で CM インピーダンスが浮遊容

表 5.1. シミュレーションモデル(ナノクリスタル)のモデルパラメータ

Core	T6006-L2020-W358
N	14
R_1	9.22×10^{-3}
R_2	1.76×10^{-2}
R_3	5.87×10^{-2}
C_1	1.52×10^{-6}
C_2	4.25×10^{-6}
C_3	1.17×10^{-5}
C_H	0.65×10^{-12}
C_{PP}	0.88×10^{-12}
C_I	2.30×10^{-8}
$R_{w,DC}$	0.0325

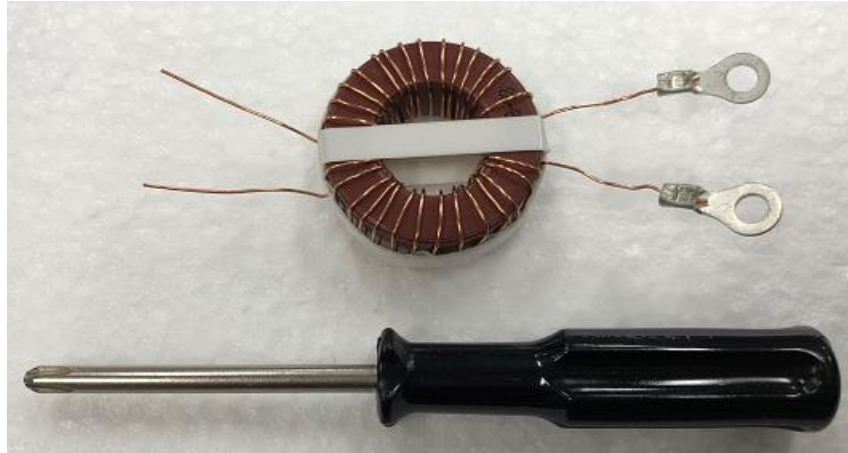


図 5.6. 試作した単相コモンモードインダクタの外観

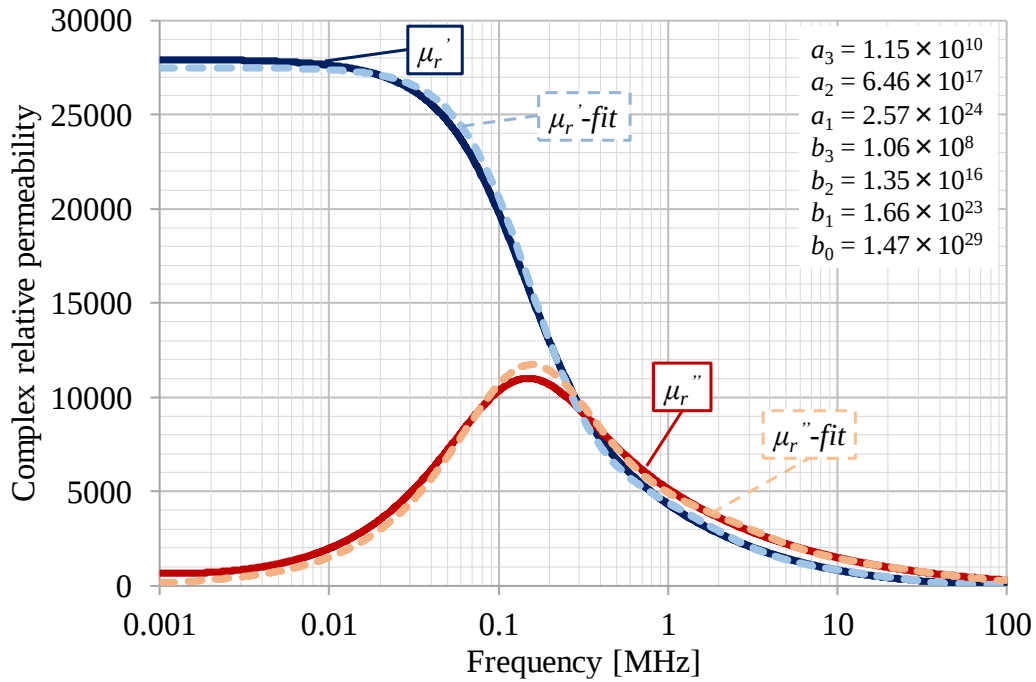


図 5.7. ナノクリスタルコアの複素透磁率

量との自己共振を起こしていることも確認できる。このように、製作した単相 CMI の CM インピーダンスの傾きの変化要因は複数存在する。図 5.4 で示したように、本稿での提案モデルは、これらの要因(複素透磁率の周波数依存性、浮遊容量)を分けてモデリングしており、インダクタインピーダンスのふるまいに対する理解が容易である。また、図 5.8(a)から、浮遊成分を適切にモデリングすることで、提案モデルが CM インピーダンスを幅広い周波数で精度良く再現できることが分かる。

また、図 5.8(b)より、巻線の直流抵抗、漏れインダクタンス、浮遊容量を適切にモデリングすることで、提案モデルが DM インピーダンスも再現できることが分かる。

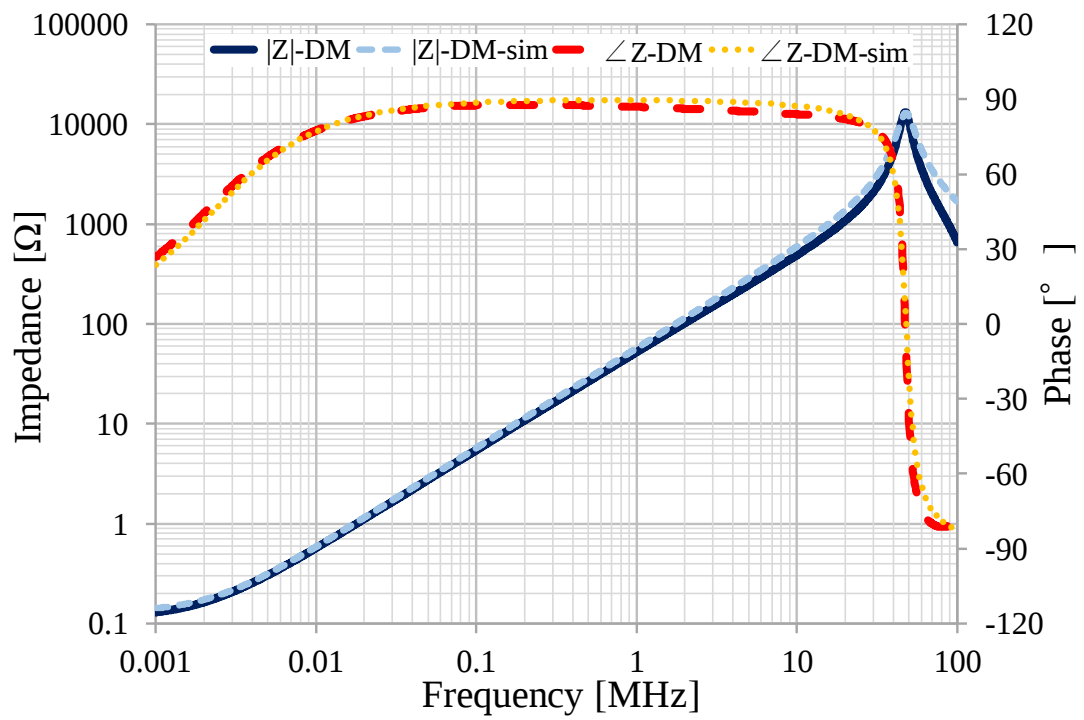
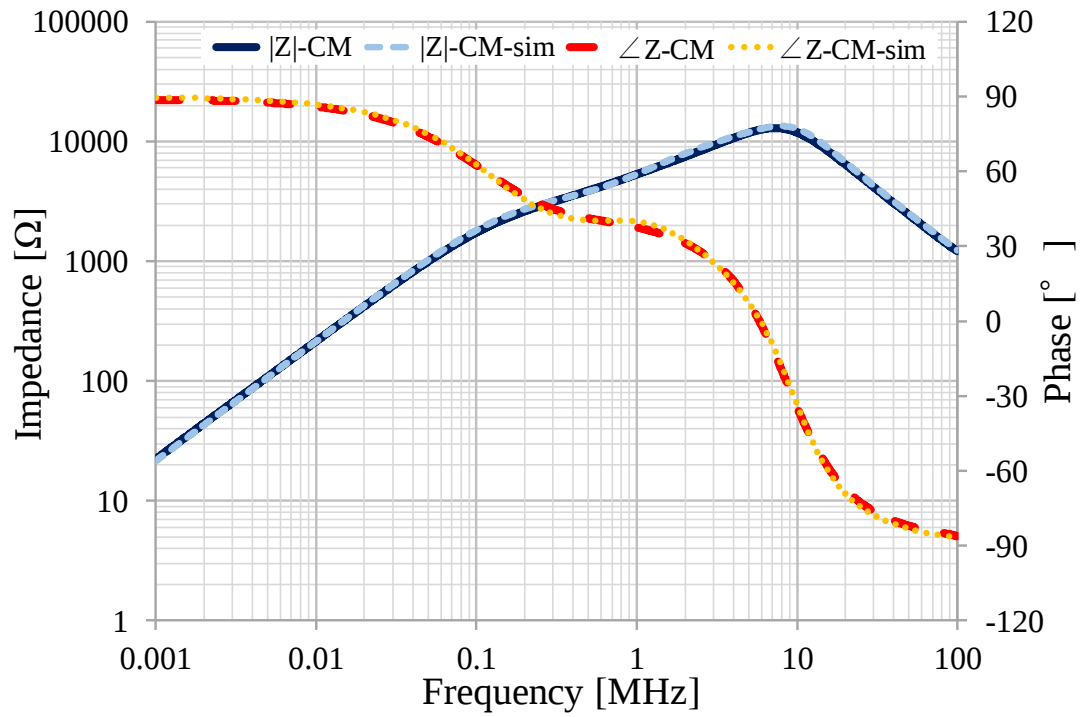


図 5.8. 単相コモンモードインダクタ各モードに対する等価回路; (a) コモンモード; (b) ディファレンシャルモード

5.4.2. MnZn フェライト

MnZn フェライトは安価かつ高透磁率を有する磁性材料であることから、CMI の磁性コアとして広く採用されている。一方、高い比透磁率および比誘電率を有するために、コア内部で電磁波の波長短縮が顕著であり、結果として、高周波領域において複素透磁率が急峻に減少する。この現象は寸法共鳴と呼ばれており、MnZn フェライトにおいて実験的に確認されている()。

実際に MnZn フェライトの複素透磁率を測定し、その寸法依存性を示す。ここでは、N30 材(EPCOS)のトロイダルコアを対象とし、寸法の異なる3つのコアの複素透磁率を測定した。測定結果を図 5.9 に、測定に用いたコアの寸法を表 5.2 にそれぞれ示す。な

表 5.2. 測定したコア(MnZn フェライト)の寸法

Core	R16	R34	R50
OD	16.0 mm	34.0 mm	50.0 mm
ID	9.60 mm	20.5 mm	30.0 mm
HT	6.30 mm	12.5 mm	20.0 mm

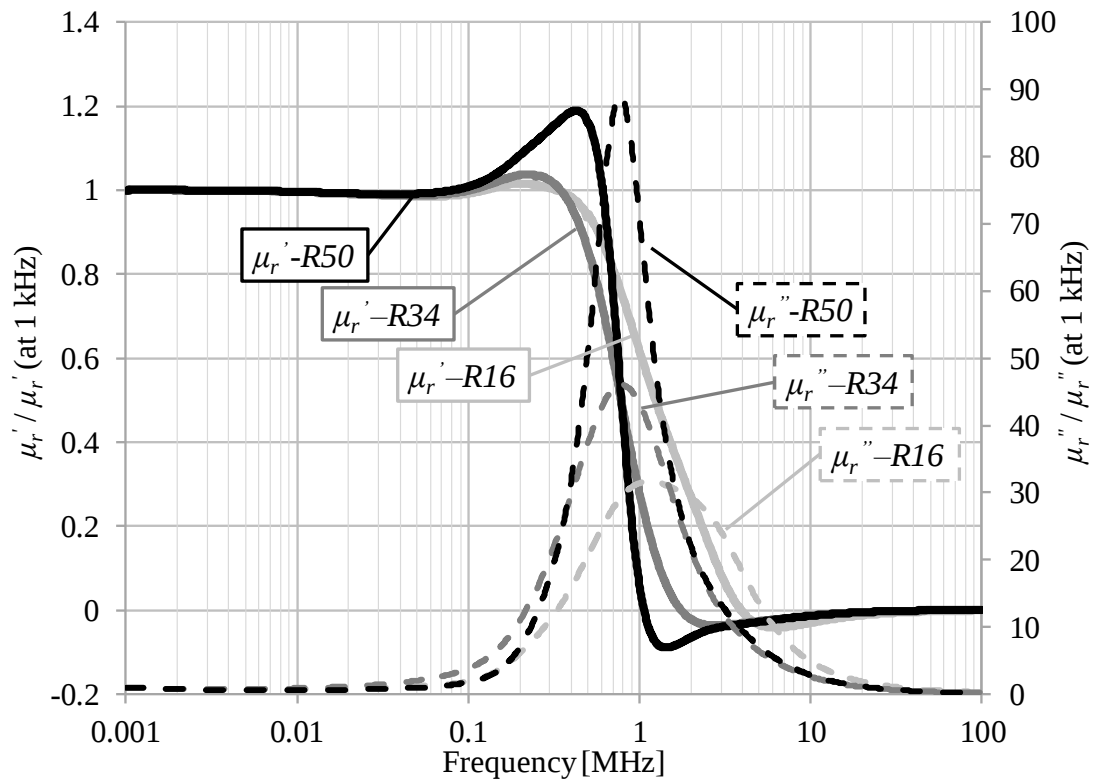


図 5.9. MnZn フェライトの複素透磁率が有する寸法依存性

お、図 7 に示した複素透磁率は、コアの個体差による透磁率の差異を無視するため、それぞれ 1 kHz における測定値で正規化している。図 5.9 において、最も寸法の大きい R50 コアが有する複素透磁率の実部は、200 kHz 程度から一度増加した後、急峻に減少している。また、1 MHz 付近で負極性を示し、その後、零へと収束する。虚部については、800 kHz 付近にピークが現れ、それ以降の周波数では増加時とほぼ同等の急峻な傾きで零へと収束している。コアの寸法が小さくなるほど、複素透磁率の実部および虚部の急峻な変化がなめらかになり、かつ、ピークが現れる周波数が高域へシフトしていることが確認できる。MnZn フェライトの複素透磁率が有するこのような寸法依存性は、インダクタのインピーダンスに大きく影響を及ぼす()。

ここで、図 5.9 の測定に使用した寸法の異なる 3 つのコアを用いて単相 CMI を製作した。CMI は、約 300 μH のインダクタンスを有するように、各コアに巻線(巻線径: 0.8 mm)を施すことで製作した。この際、必要なターン数は、データシートに記載されてい

表 5.3. シミュレーションモデル(MnZn フェライト)に用いたパラメータ

Core	R16	R34	R50
N	11	8	6
R_1	1.03×10^{-1}	1.05×10^{-1}	9.36×10^{-2}
R_2	-5.69×10^{-2}	-5.36×10^{-2}	-5.31×10^{-2}
R_3	-4.81×10^{-1}	-1.71×10^{-3}	-3.58×10^{-3}
C_1	-1.20×10^{-7}	-1.77×10^{-7}	-1.32×10^{-7}
C_2	3.58×10^{-6}	2.50×10^{-5}	-1.51×10^{-5}
C_3	-5.17×10^{-7}	-1.95×10^{-5}	2.28×10^{-5}
C_u	0.7×10^{-12}	1.3×10^{-12}	1.4×10^{-12}

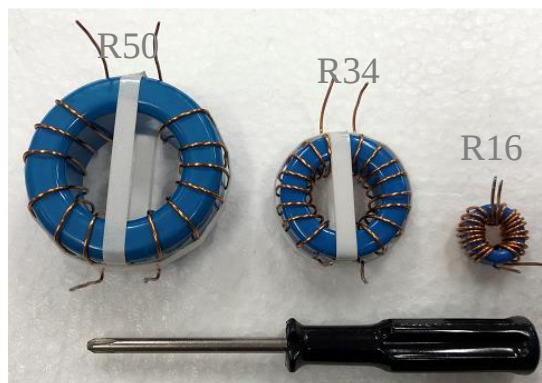


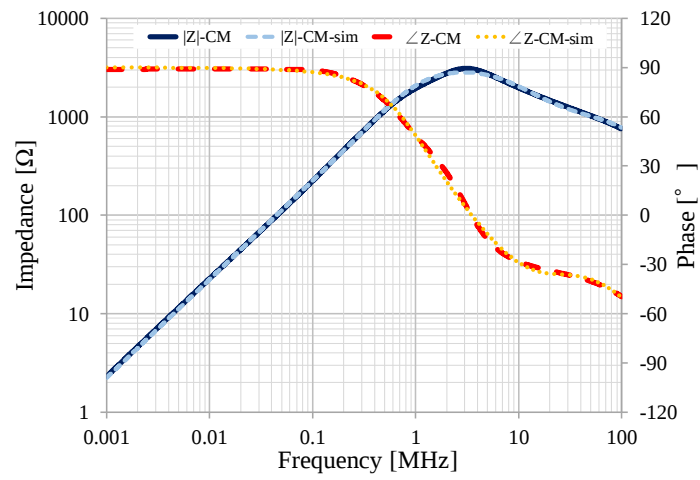
図 5.10. 製作した 3 つの単相 CMI(MnZn フェライト)の写真

る各コアの AL 値から算出した。製作した 3 つの単相 CMI の写真を図 5.10 に示す。また、製作した CMI の CM インピーダンスの測定結果とシミュレーション結果の比較を図 5.11 に示す。なお、シミュレーションについては、CM に対する結果のみ示す。そのため、表 5.3 には CM のモデリングに要したパラメータのみ記載する。図 5.11 において、使用したコアの寸法が大きくなるほど、インピーダンスの減少が始まる周波数が低域にシフトしていることが分かる。また、インピーダンスが減少を続けている周波数領域において、位相は -30° 程度までしか変化していない。すなわち、これらのインピーダンスの傾きの変化は、浮遊容量との自己共振ではなく、図 5.9 に示した複素透磁率の寸法依存性に起因すると考えられる。このようなインピーダンスの変化を浮遊容量との自己共振と捉え、LCR 並列回路でインダクタをモデリングした場合、浮遊容量を過大に見積もる結果を招く。一方で、既に示した様に本稿の提案モデルでは、複素透磁率の周波数依存性と浮遊容量を分けてモデリングしている。そのため、インピーダンス減少の要因に対する直観的な理解が容易となる。また、図 5.11 より、提案モデルにおいて、複素透磁率に起因する複素パーミアンスと、浮遊容量を適切にモデリングすることで、異なる寸法の MnZn フェライトコアを用いた単相 CMI においても、それらの CM インピーダンス・位相ともに幅広い周波数帯域で再現できることを確認できる。

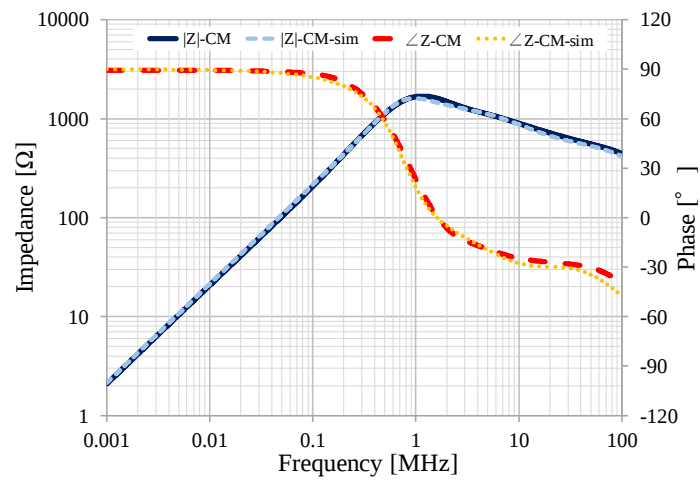
5.5. まとめ

本章では、パーミアンス-キャパシタンスアナログに基づいた単相 CMI の回路シミュレーションモデルを提案した。提案モデルは、各磁性材料が有する複素透磁率の周波数依存性を、磁気回路部の複素パーミアンスによって模擬している。加えて、巻線間に生じる浮遊容量および各相の漏れインダクタンスをモデルに組み込むことで、CM のみならず DM も同時にシミュレーションすることができる。また、モデルは単相 CMI の幾何学的形状を反映しているため、各部に生じる浮遊成分に対する直観的な理解が容易である。

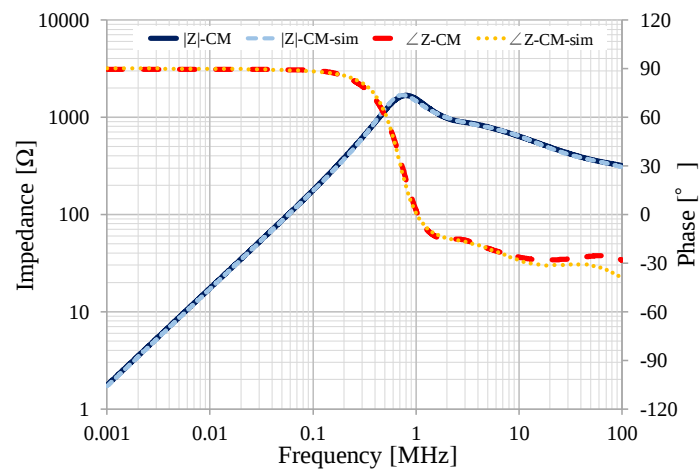
本稿では、実際に単相 CMI を製作し、それらのインピーダンスの測定結果と、構築したモデルのシミュレーション結果を比較した。比較結果より、浮遊成分を適切にモデリングすることで、提案モデルが単相 CMI の CM および DM インピーダンスを 1 kHz から 100 MHz までの幅広い周波数に渡って再現できることを確認した。また、提案モデルは、複素透磁率の周波数依存性を考慮しているため、MnZn フェライトの寸法共鳴に起因するインピーダンス減少も再現できる。今後の課題としては、CMI に生じる浮遊容量および漏れインダクタンスの推定法についての検討が挙げられる。



(a)



(b)



(c)

図 5.11. 単相コモンモードインダクタの CM インピーダンスについてのシミュレーション結果と測定値の比較; (a) R16 コア; (b) R34 コア; (c) R50 コア

6 章

電力変換器における高周波ノイズ電流ループに関する検討

6.1. はじめに

炭化ケイ素(SiC)や窒化ガリウム(GaN)などのワイドバンドギャップ半導体の実用化に伴い、電力変換器の高周波駆動化が進んでいる。これは、半導体デバイスのスイッチング動作に伴う電磁ノイズの高周波化・広帯域化を招く。従って、主に 30 MHz までの周波数領域で規制規格が定められている伝導ノイズのみならず、30 MHz 以上の周波数領域で規制規格が定められる放射ノイズについても、抑制対策を施すことが不可欠になると考えられる。しかし、電力変換器を対象とした先行研究事例のほとんどは、伝導ノイズを検討の対象としており、放射ノイズについては、その発生メカニズムをはじめとして、効果的な抑制対策についても、検討が十分とはいえない。

このような背景を基に本章では、最も基本的な構成の電力変換器である降圧チョッパを対象とし、放射ノイズの発生メカニズムと、効果的な抑制対策について検討を行う。まず、構成した実験システムにおいて、一次コモンモード(PCM)と二次コモンモード(SCM)の 2 通りの高周波ノイズ電流経路があることを示す。次に、これら 2 通りのノイズ電流を抑制するための基本コンセプトを示す。さらに、高周波ノイズ電流の測定結果に基づいて、SCM 電流が電力変換器の電源系統側インピーダンスの不均衡と PCM 電流に起因して生じることを示す。最後に、放射ノイズを測定し、放射ノイズが SCM 電流に起因すること、PCM 電流を抑制することで、効果的に放射ノイズを抑制できることを示す。

6.2. 高周波ノイズ電流の伝搬経路

図 6.1 に本章の検討対象とするノイズ評価システムの構成を示す。評価システムは、SiC MOSFET(SCT3120AL, Rohm)を用いた降圧チョッパシステムであり、電源と変換器の間には DC-LISN(LI-325, COM-POWER)を挿入している。降圧チョッパと L-R 負荷は金属筐体の中に格納しており、筐体は、接地線により、LISN を介して接地されている。なお、筐体は高さ 70 cm の木製の机の上に配置している。また、筐体の真下の床面にア

ルミ板(1 m × 1 m)を敷き、配電盤のグラウンドに接続することでグラウンドプレーンとした。LISN はこのグラウンドプレーン上に配置している。変換器と LISN、筐体とグラウンドプレーンの接続には三芯ケーブル(導体断面積: 2.0 mm²)を用いている。このときに用いたケーブルの長さは 1.5 m とした。電力変換器や負荷を筐体内に格納することで、主要な放射源を電力ケーブルに限定し、本稿で行う放射ノイズ発生メカニズムについての検討の単純化を狙った。降圧チョッパへの入力直流電圧は 200 V と設定し、上側のスイッチング素子のゲート電位は、ソース電位に固定しておき、下側のスイッチング素子を、スイッチング周波数を 100 kHz、デューティを 0.5 の条件で駆動した。また、降圧チョッパの出力電力は 100 W である。加えて、全ての測定は、スイッチング素子のヒートシンクは筐体に対してフローティング、負荷抵抗のヒートシンクは筐体に接続した条件で行っている。

この評価システムにおいて、図 6.2 に示すように、ノイズ電流の伝搬経路が 3 つ存在することが分かる。まず 1 つ目はディファレンシャルモード(DM)の伝搬経路である。これは、二本の電力線(P, N)を循環する伝搬経路である。次に、コモンモード(CM)の伝搬経路が定義できる。すなわち、筐体から接地線(E)を介して伝搬し、電力線(P, N)を一括した経路を帰路とする伝搬経路である。これらに加え、この評価システムではもう一つの伝搬経路が存在する。すなわち、机上に配置された筐体とグラウンドプレーン間の浮遊容量を介してグラウンドプレーンへと伝搬し、電力線(P, N)と接地線(E)すべてを一括した経路を帰路とする伝搬経路である。本章では、はじめに述べた CM ループを一次コモンモード(PCM)、次に述べた電流経路を二次コモンモード(SCM)と定義する。図 6.2 には、PCM 電流経路を青の点線で、SCM 電流経路を赤の実線で示している。一般に、筐体とグラウンドプレーン間の浮遊容量は非常に小さいと考えられるが、放射ノイズに寄与するような数十 MHz の周波数帯域を有する高周波ノイズ電流は PCM 経路のみならず、SCM 経路を伝搬すると考えられる。また、DM 電流経路や PCM 電流経路は、伝搬ループ面積が非常に小さいため、これらに起因する放射ノイズが測定されるトータルの放射ノイズに占める割合は小さいと考えられる。一方で SCM 電流経路は、DM や PCM の伝搬経路よりもはるかに大きなループ面積を有する。そのため、SCM 電流はこの評価システムが発生する放射ノイズに大きく寄与すると考えられ、SCM 電流の抑制が重要となることが予想できる。

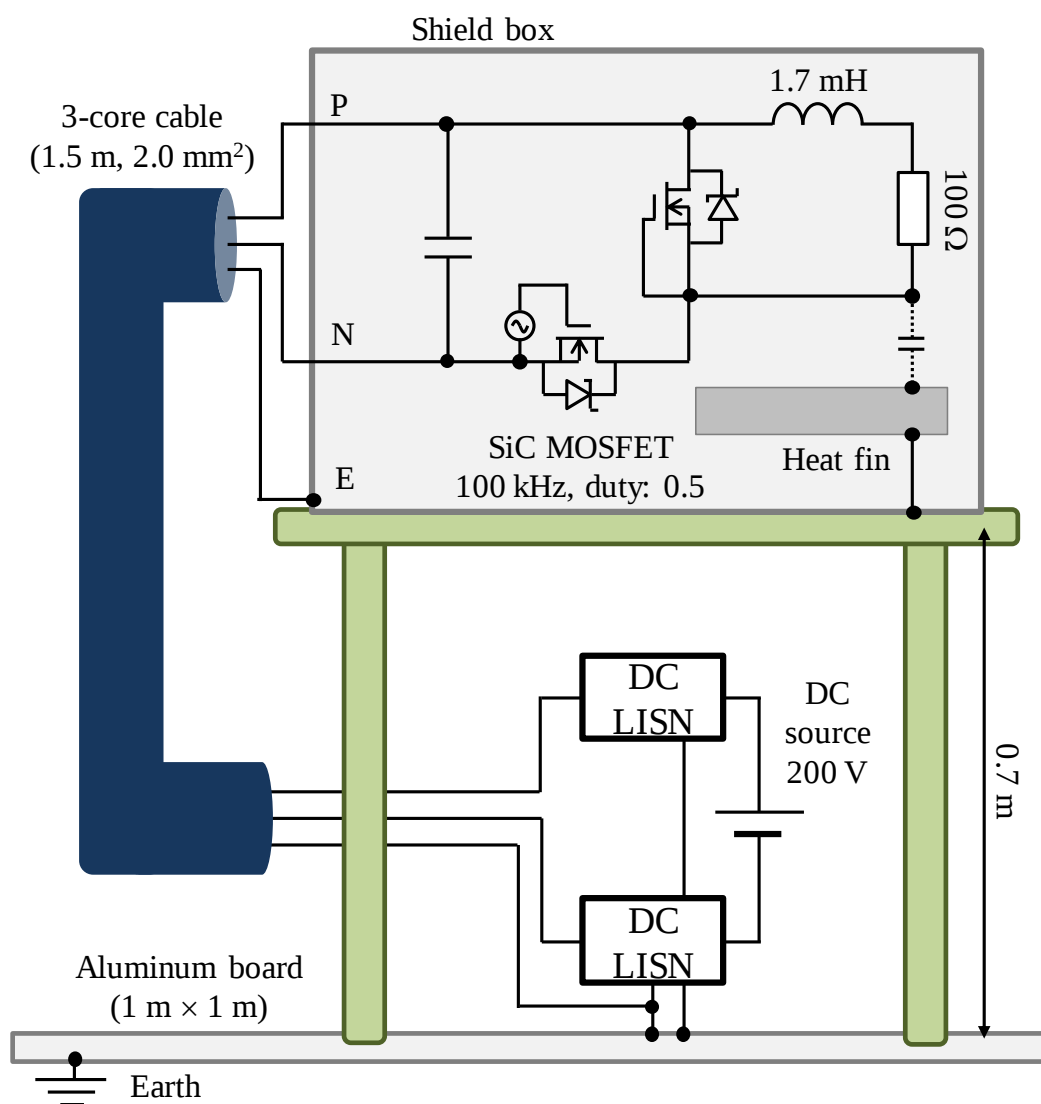


図 6.1. 実験室において構築したノイズ評価システムの模式図

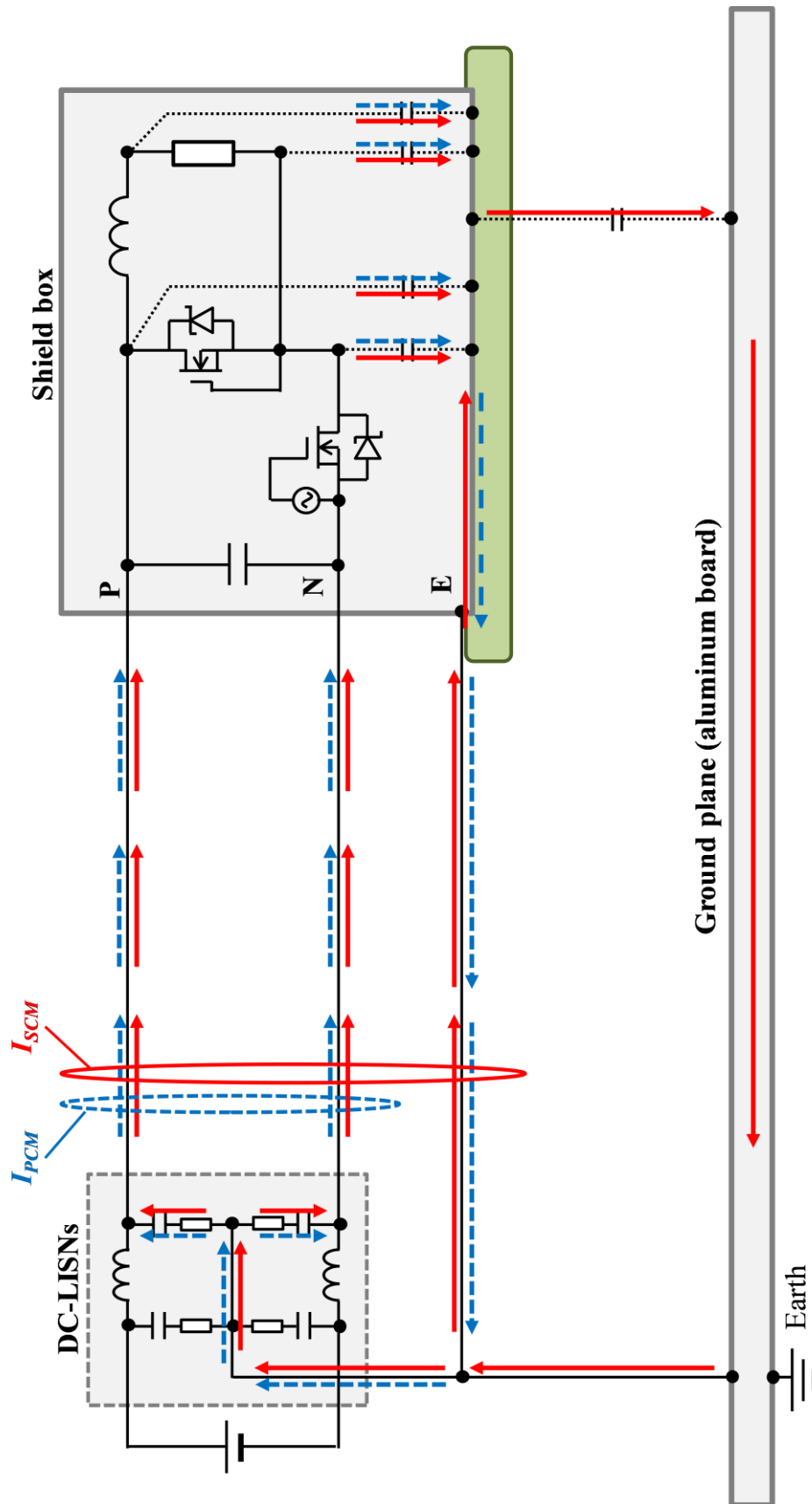


図 6.2. 評価システムにおける 2 通りの高周波 CM 電流伝搬経路

6.3. 高周波 CM 電流抑制のための高周波 CM インダクタ

6.3.1. 高周波 CM インダクタの基本コンセプト

一般に、伝導ノイズを抑制することを主たる目的として設計された EMI フィルタの減衰特性は、寄生インピーダンス成分の影響などにより、数 MHz 付近から低下していく。そのため、従来の EMI フィルタのみでは放射ノイズの抑制は難しいと考えられる。これを踏まえて本章では、市販されている EMI フィルタの後段に、NiZn フェライトを用いて製作した高周波 CM インダクタを挿入することを検討する。図 6.3 に示すように、本評価システムにおいては、高周波 CM インダクタの挿入方法は二通り存在する。すなわち、PCM に対して挿入する PCM インダクタ(P-CMI)と、SCM に対して挿入する SCM インダクタ(S-CMI)である。P-CMI は市販の EMI フィルタに実装されているような二巻線構造の CMI であり、理想的には PCM にのみ大きなインピーダンスを有し、DM および SCM にはインピーダンスを有しない。対して、S-CMI は、SCM に挿入される三巻線構造の CMI であり、理想的には SCM に対してのみ大きなインピーダンスを有し、DM と PCM にはインピーダンスを有しない。

S-CMI の基本原理を従来構造の CMI と対比することで説明する。まず、図 6.4 に従来構造の二巻線 CMI と、DM 電流および CM 電流に対する内部磁束をそれぞれ示す。まず、DM 電流について、以下の式(6.1)が成り立つ。

$$i_{DM,P} = i_{DM,N} = i_{DM} \quad (6.1)$$

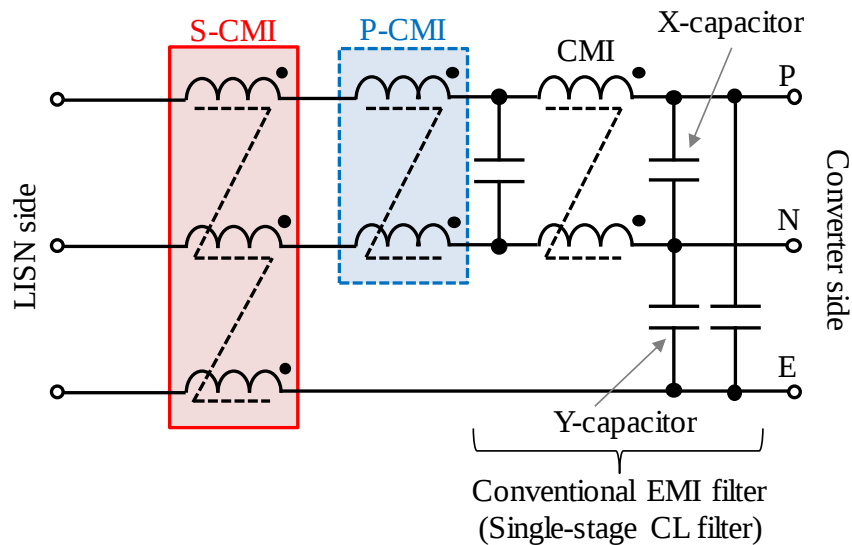


図 6.3. 高周波コモンモードインダクタの基本コンセプト

従って、以下の式(6.2)のように、CMI のコア内部においては DM 電流に起因する磁束は相殺する。

$$\phi_{DM,P} + \phi_{DM,N} = 0 \quad (6.2)$$

一方、CM 電流については、以下の式(6.3)が成り立つ。

$$i_{CM,P} + i_{CM,N} = i_{CM} \quad (6.3)$$

従って、CM 電流に起因する磁束は、以下の式(6.4)のように強め合い、CMI は CM 電流に対して大きなインダクタンスとして機能する。

$$\phi_{CM,P} + \phi_{CM,N} \neq 0 \quad (6.4)$$

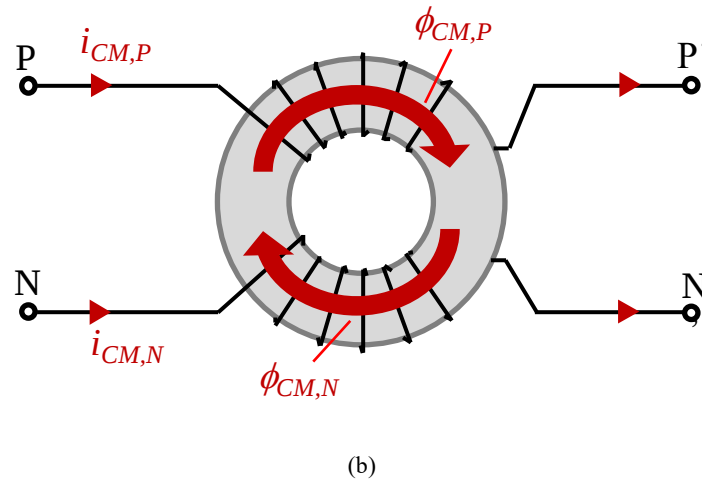
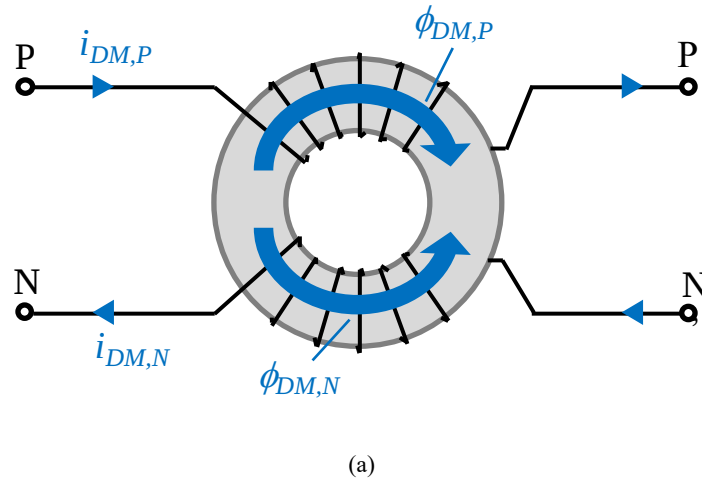


図 6.4. 従来構造のコモンモードインダクタと各モード電流によるコア内部磁束; (a) DM; (b) CM

次に提案する三巻線 S-CMI の構成と、PCM 電流および SCM 電流それぞれに対するコア内部磁束を図 6.5 に示す。まず、PCM 電流について、以下の式(6.5)で示す平衡条件が成り立つと仮定する。

$$i_{PCM,P} + i_{PCM,N} = i_{PCM,E} = i_{PCM} \quad (6.5)$$

従って、S-CMI において、PCM 電流に起因するコア内部磁束は以下の式(6.6)のように相殺し、零となる。

$$\phi_{PCM,P} + \phi_{PCM,N} + \phi_{PCM,E} = 0 \quad (6.6)$$

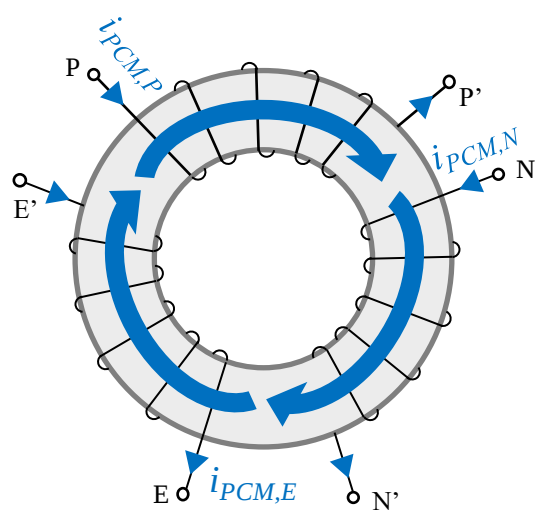
一方で、SCM 電流については、以下の式(6.7)の関係が成り立つ。

$$i_{SCM,P} + i_{SCM,N} + i_{SCM,E} = i_{SCM} \quad (6.7)$$

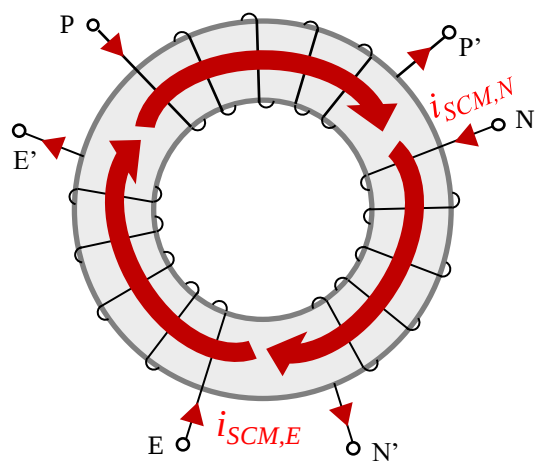
すなわち、S-CMI において、SCM 電流に起因するコア内部磁束は、式(6.8)のように強め合い、零にはならない。

$$\phi_{SCM,P} + \phi_{SCM,N} + \phi_{SCM,E} \neq 0 \quad (6.8)$$

従って、S-CMI は SCM 電流に対してのみ、大きなインダクタンスとして機能する。



(a)



(b)

図 6.5. 提案構造の二次コモンモードインダクタと各モード電流によるコア内部磁束; (a) PCM; (b) SCM

6.3.2. 高周波 CM インダクタの周波数特性

前節で述べた高周波 CM インダクタの基本コンセプトを確認するため、実際に 2 つの高周波 CM インダクタを製作し、それらの周波数特性を、インピーダンスアナライザ (E4990A, Keysight) を用いて測定した。まず、実際に製作した 2 つの高周波 CM インダクタの写真を図 6.6 に示す。本章では、Fair-Rite 社が提供している NiZn フェライトである 43 材を基にしたトロイダルコア(コア外径: 35.55 mm, コア内径: 23.00 mm, コア高さ: 12.70 mm)を磁心として選定し、5 ターンの巻線(巻線径: 0.8 mm)を施すことでそれぞれのインダクタを製作した。なお、ターン数は、高周波 CM インダクタのインピーダンスが、市販の EMI フィルタ(RSEN-2003, TDK-Lambda)の CM インダクタのインピーダンスを 10 MHz 以上の周波数領域で上回るように設定した。また、浮遊容量を最小化するために、巻線はバイファイラ巻き(S-CMI についてはトリファイラ巻き)とした。

インピーダンスの測定は、それぞれ図 6.7(a)および(b)に示す結線に従い、行った。まず、P-CMI の DM インピーダンス Z_{DM} 、すなわち、P-CMI の漏れインダクタンスの測定は、図 6.7(a)の左に示した結線に従って行い、P-CMI の PCM インピーダンス Z_{PCM} の測定については、図 6.7(a)の右側に示した結線に基づいて行った。次に、S-CMI の PCM に対するインピーダンス、すなわち、S-CMI の漏れインダクタンスの測定は、図 6.7(b)の左側に示した結線に従って行い、S-CMI の SCM インピーダンス Z_{SCM} の測定は、図 6.7(b)の右側に示した結線に基づいて行った。

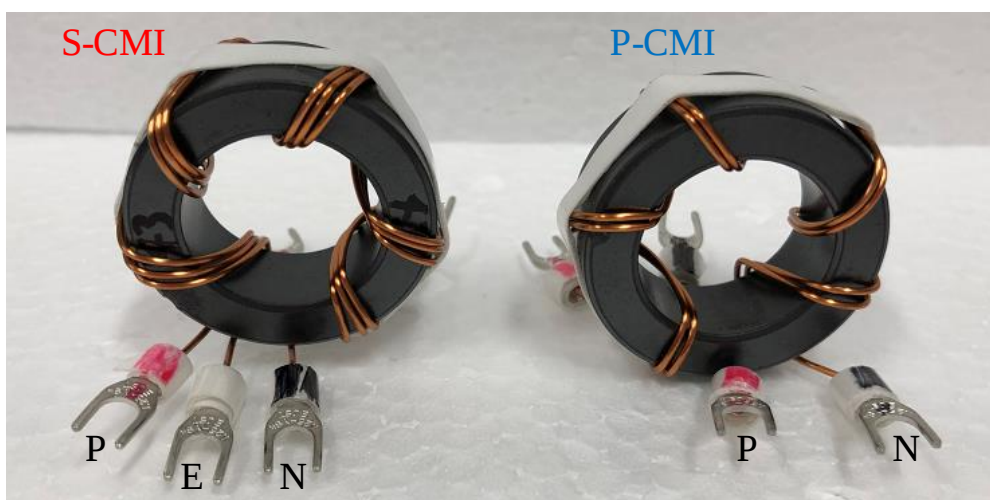


図 6.6. 製作した高周波コモンモードインダクタの外観

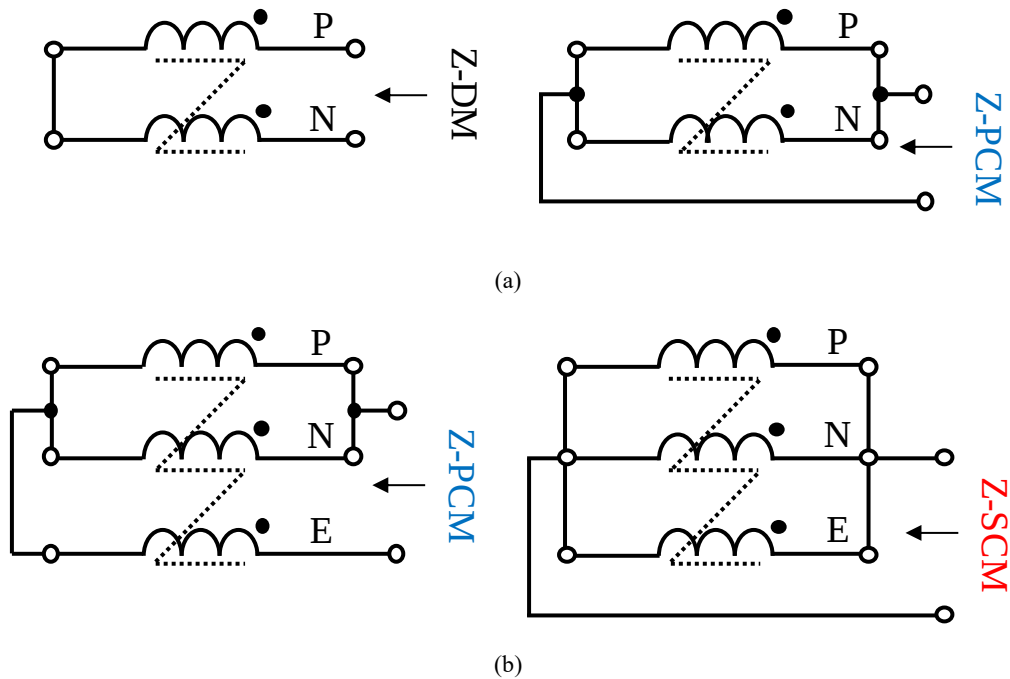
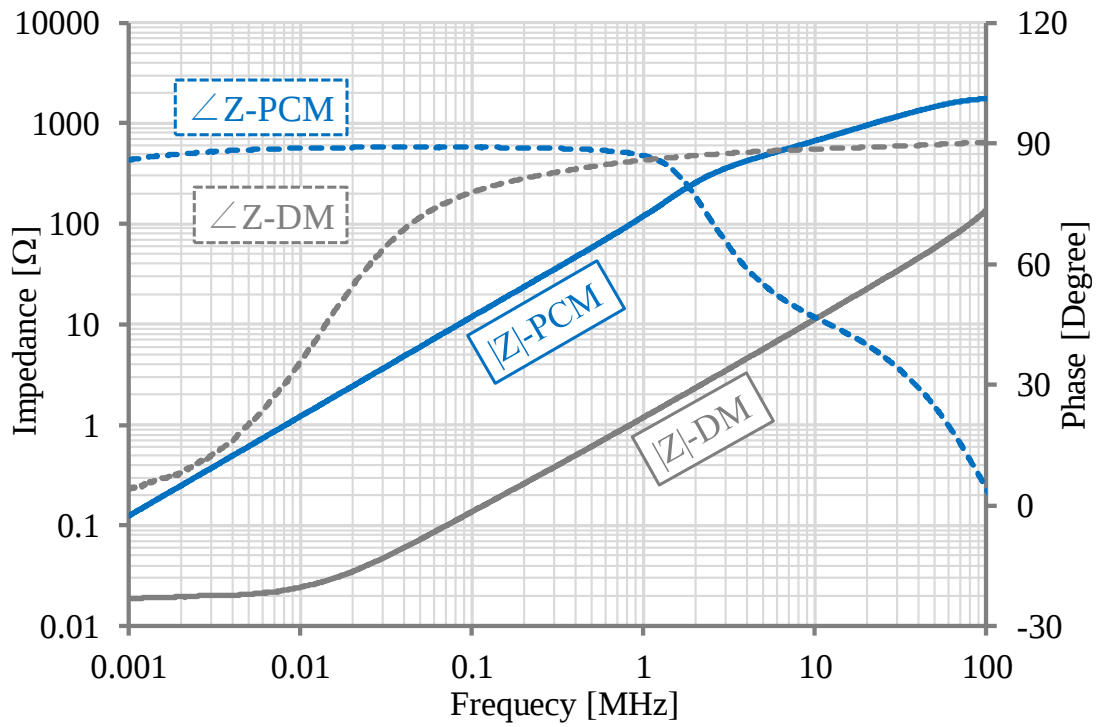


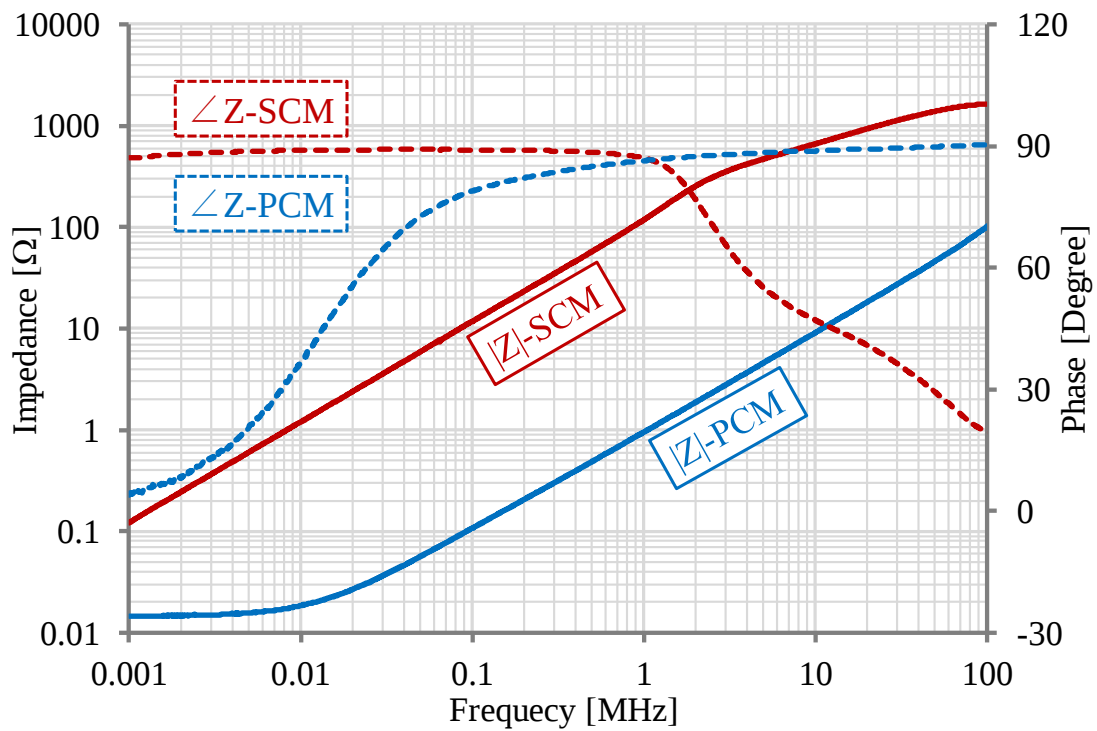
図 6.7. 高周波 CM インダクタのインピーダンス測定; (a) P-CMI; (b) S-CMI

図 6.8 はそれぞれのインダクタにおけるインピーダンスの測定結果をまとめて示した図である。測定は 1 kHz から 100 MHz の周波数範囲において行った。まず、図 6.8(a) から、P-CMI の PCM インピーダンスは 2 MHz まで $19.0 \mu\text{H}$ の誘導性インピーダンスを示しており、それ以上の周波数領域では抵抗成分が支配的となっていることを確認できる。また、測定周波数範囲では P-CMI が自己共振を引き起こしていないことも併せて確認できる。加えて、P-CMI の DM インピーダンス、すなわち、P-CMI の漏れインダクタンスは 189.5 nH であることが分かる。この値は、P-CMI の PCM インダクタンスのおよそ 1 % の値である。

図 6.8(b) には、S-CMI のインピーダンスの測定結果を示している。まず、S-CMI の SCM インピーダンスは、P-CMI の PCM インピーダンスとほとんど同じ周波数特性を有していることがわかる。すなわち、2 MHz 程度までは、およそ $18.7 \mu\text{H}$ の誘導性インピーダンスとしてふるまい、それ以上の周波数領域では、抵抗成分が支配的となっている。また、S-CMI の PCM インピーダンス、すなわち、S-CMI の漏れインダクタンスは 152.3 nH であることも確認できる。これらの結果から、S-CMI は、SCM にのみ大きなインピーダンスとして機能することが確認できた。



(a)



(b)

図 6.8. 製作した高周波コモンモードインダクタのインピーダンス測定結果; (a) P-CMI; (b) S-CMI

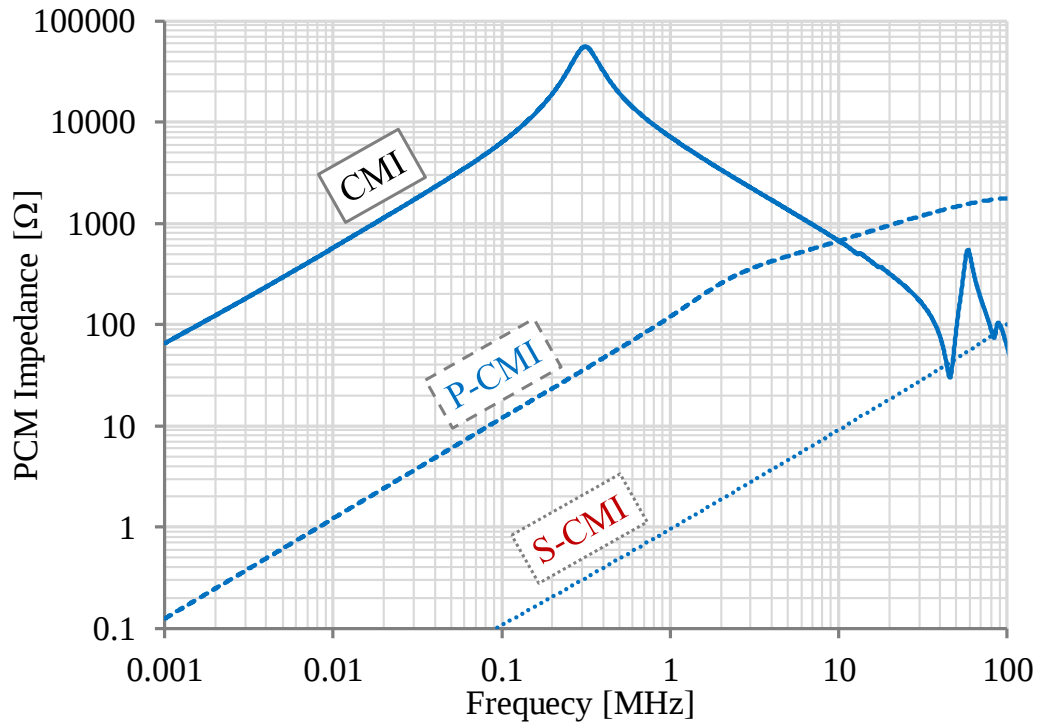


図 6.9. 製作した高周波コモンモードインダクタのインピーダンス測定結果; (a) P-CMI; (b) S-CMI

最後に、図 6.9 において市販 EMI フィルタの CMI(MnZn フェライト)、製作した P-CMI と S-CMI それぞれが有する PCM インピーダンスの測定値を比較する。まず、CMI の PCM インピーダンスは 300 kHz 付近において自己共振を引き起こし、それ以降の周波数領域ではインピーダンスが減少していくことが分かる。一方、P-CMI は設計通りに、10 MHz 以上の領域で、CMI よりも大きな PCM インピーダンスを有していることが確認できる。S-CMI は、その漏れインダクタンスのみが PCM に対して作用するため、PCM に対してはほとんどインピーダンスを有していないことが分かる。これらの測定結果から、前節で述べた高周波 CM インダクタの基本コンセプトを確認することができた。

6.4. 高周波 CM 電流の測定

はじめに、図 6.1 に示した実験セットアップにおいて、高周波 CM 電流の測定を行う。図 6.10 に、実験室にて構築したノイズ評価システムの外観を示す。また、図 6.11 には、実験に用いた降圧チョッパの外観を示す。電力変換器および L-R 負荷はすべて金属筐体内に格納される。また、ゲートドライブ回路からの電磁ノイズを無視できる構成とするため、ゲートドライバの電源は乾電池とした。加えて、市販の EMI フィルタと、製作した高周波 CMI は降圧チョッパの入力側に挿入している。従って、変換器と LISN を接続するための入力ケーブルのみが筐体外部に存在する実験構成となる。

高周波 CM 電流は高周波電流プローブ(F-51B, FCC)とスペクトラムアナライザを用いて、30 MHz から 300 MHz の周波数範囲で測定した。図 6.12 に、高周波 CM 電流の測定点を示す。測定点は、LISN 直近とし、PCM 電流を測定する際には、電力線(P, N)のみを、SCM 電流を測定する際には、3 芯(P, N, E)を一括して電流プローブをクランプし、測定を行った。なお、測定はすべて、入力 DC 電圧を 200 V、スイッチング周波数を 100 kHz、デューティを 0.5、出力電力を 100 W として行った。

6.4.1. 一次コモンモード電流

図 6.13 に PCM 電流の測定結果を示す。暗ノイズについては、冷却用のファンのみが動作している状態(ゲートドライブ回路もオフ)で測定した。フィルタなしの条件と比較して、EMI フィルタを挿入した条件では、PCM 電流が大きく減衰していることが分かる。しかし、45 MHz や 110 MHz に残留成分が確認できる。これらの残留成分は、P-CMI を挿入することで大きく抑制され、ほとんど暗ノイズと同じレベルまで減衰している。一方で、S-CMI を挿入した条件では、45 MHz と 110 MHz の残留成分はほとんど減衰しない。

6.4.2. 二次コモンモード電流

図 6.14 に SCM 電流の測定結果を示す。まず、市販の EMI フィルタを挿入することで、SCM 電流も幅広い周波数領域に渡り抑制されていることが分かる。しかし、40, 100, 120 MHz などに残留成分が確認できる。P-CMI は PCM に対してのみ、大きなインピーダンスとして機能するはずであるが、P-CMI の挿入によって、SCM 電流もほぼ暗ノイズにまで抑制されている。一方で、SCM に対して大きなインピーダンスを有する S-

CMI を挿入した条件では、EMI フィルタのみでは抑制できない周波数成分をある程度抑制しているものの、45 MHz および 110 MHz 付近の成分が残留してしまう。

これらの測定結果は、5.3 節で述べた高周波ノイズ電流の低減コンセプトとは異なる結果である。そのため、次節では、SCM ノイズの発生メカニズムについて、本節で得た実験データに基づき議論する。

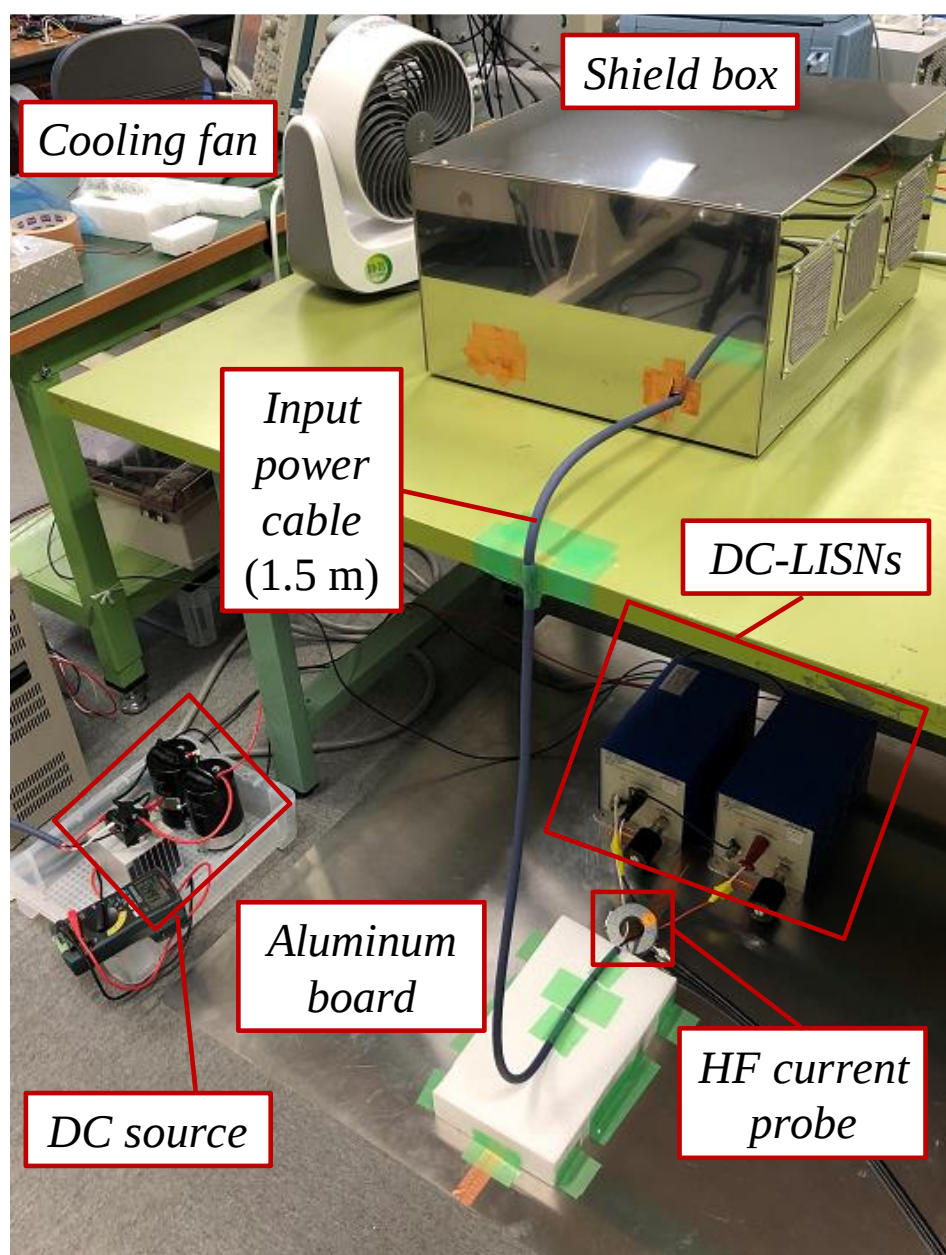


図 6.10. 高周波コモンモード電流測定セットアップ(北大実験室)

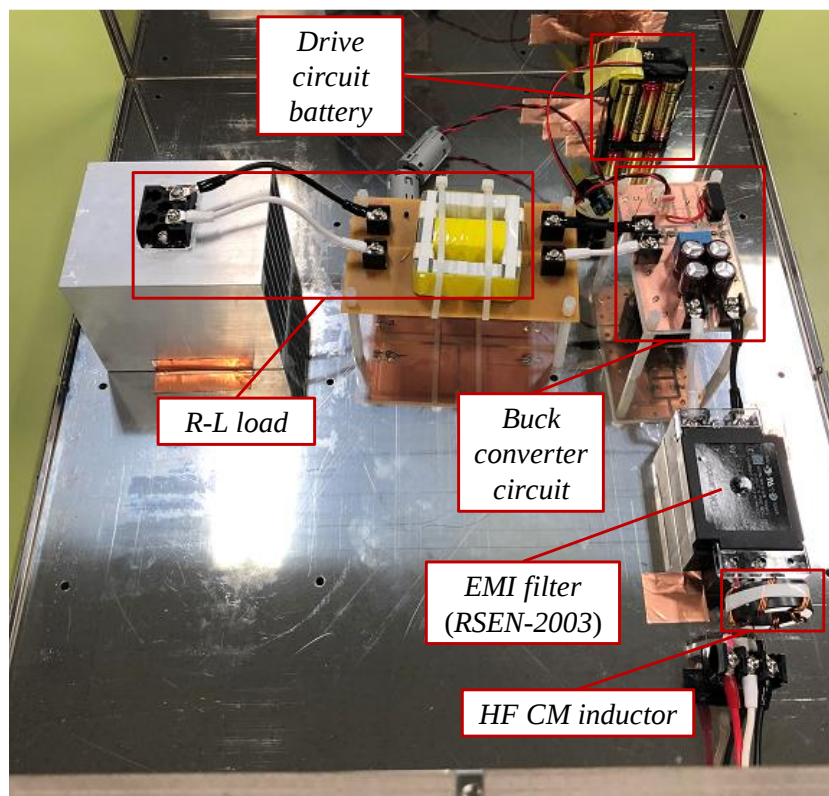


図 6.11. 実験に使用した降圧チョップと R-L 負荷の外観(金属筐体内に配置)

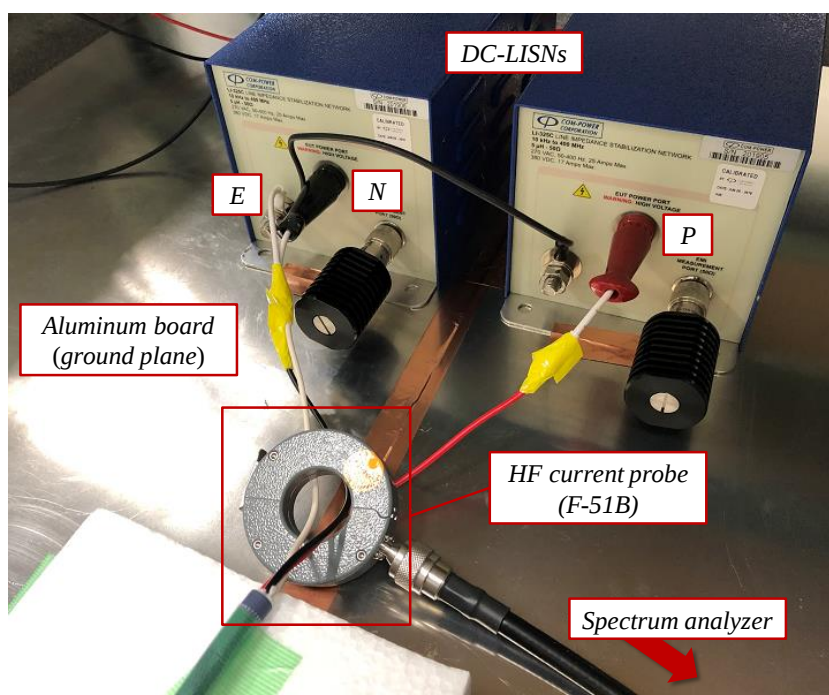


図 6.12. 高周波コモンモード電流測定点の外観

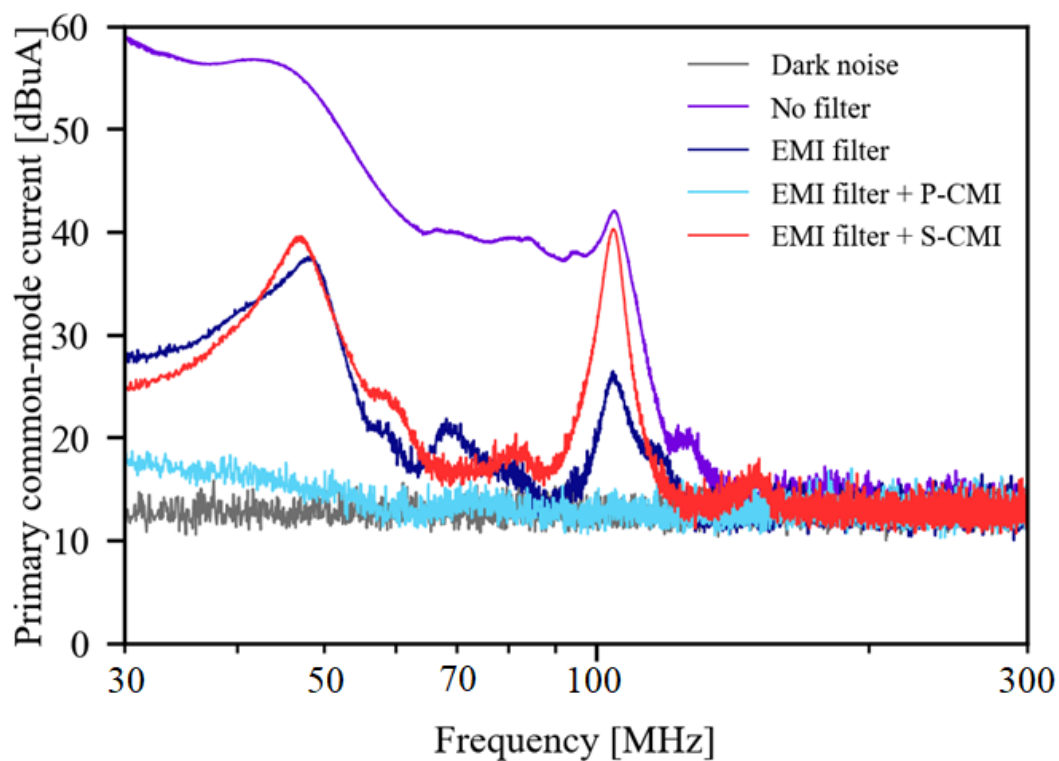


図 6.13. 一次コモンモード電流の測定結果

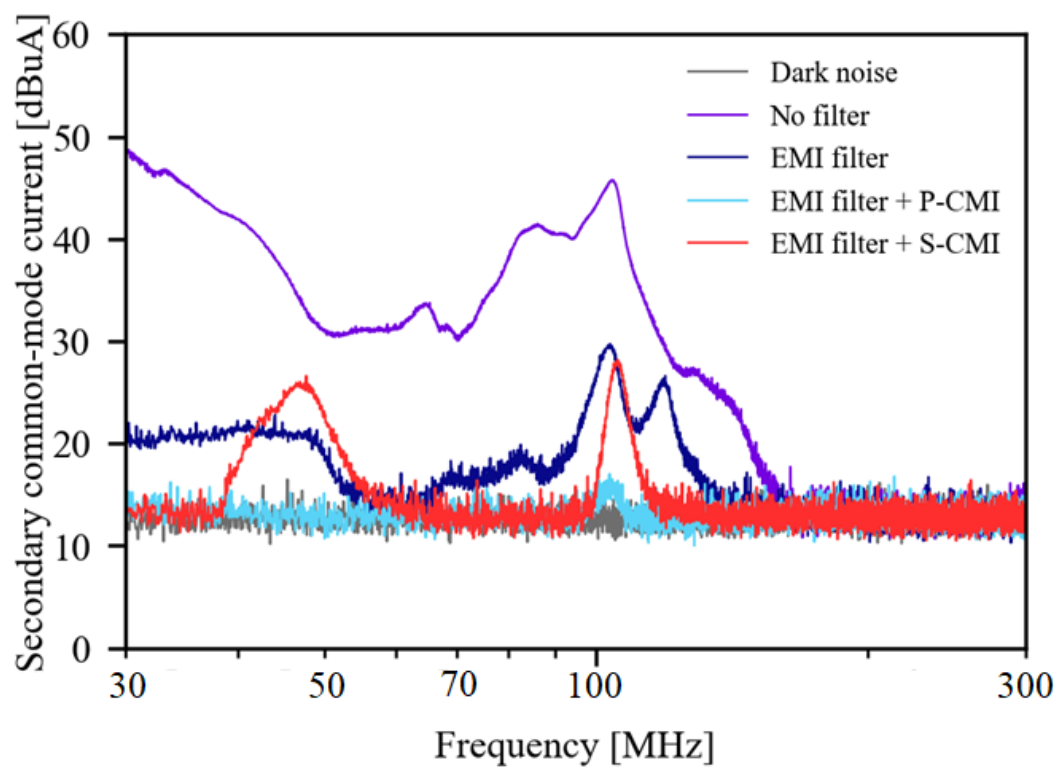


図 6.14. 二次コモンモード電流の測定結果

6.5. 二次コモンモードノイズの発生メカニズム

図 6.15 に、PCM 電流 I_{PCM} の伝搬経路に着目したノイズ評価システムの簡易的な模式図を示す。図 6.15 において、 v_{PCM} は PCM 電圧源を示し、 Z_{PCM} は PCM インピーダンス、すなわち、負荷とヒートシンク間の浮遊容量を示している。LISN のインピーダンスは、集中定数インピーダンス $Z_{LISN} = 50 \Omega$ として取り扱う。ここでは、PCM 伝搬経路にのみ焦点を当てているため、 $Z_{LISN} / 2$ を導入している。入力ケーブルについては、分布定数線路として扱い、図 6.15 において模式的に示した。さて、ほとんどの PCM 電流は接地線(E)を介して流れる。この電流を $I_{PCM,E}$ として図 6.15 には示している。一方で、金属筐体とグラウンドプレーン間の浮遊容量を介してわずかに PCM 電流 $I_{PCM,G}$ が流れるとも考えられる。一般にこの浮遊容量は非常に小さく、 $I_{PCM,G}$ は $I_{PCM,E}$ に対して非常に小さいと考えられる。従って、ここでは $I_{PCM,E} \approx I_{PCM}$ とする。

ここで、LISN 近傍に焦点を当てる。図 6.16 に示すように、PCM 電流が流れることで、各 LISN のインピーダンスにより、電圧降下が生じる。しかし、接地線については、電圧降下を生じるインピーダンスが存在しない。そのために、3 芯入力ケーブルが全体として、グラウンドプレーンに対して、電位差を有することになる。この電位差を SCM 電圧源と考えることができる。すなわち、PCM 電流と系統側インピーダンスの不平衡によって SCM 電圧が生じる。

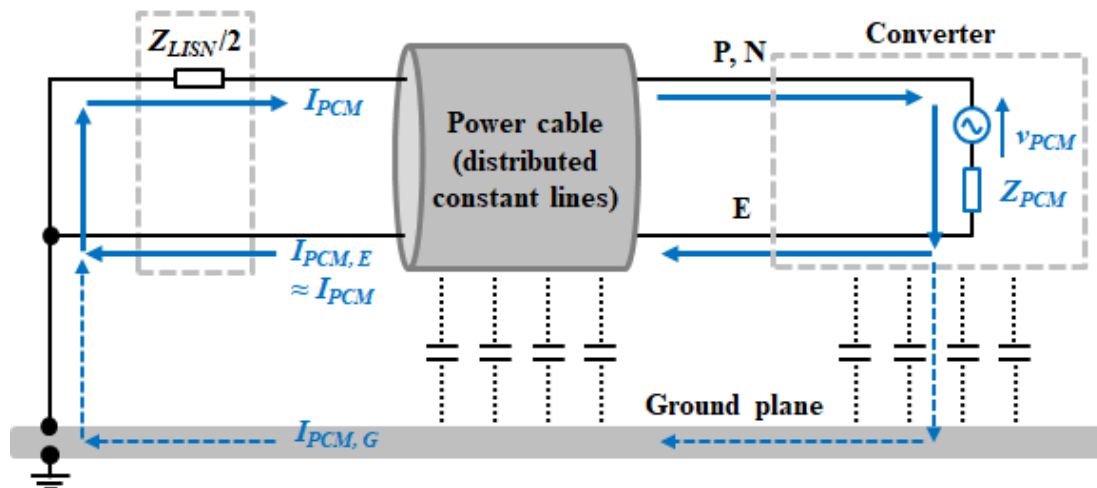


図 6.15. 一次コモンモード電流の伝搬経路に着目した簡易等価回路

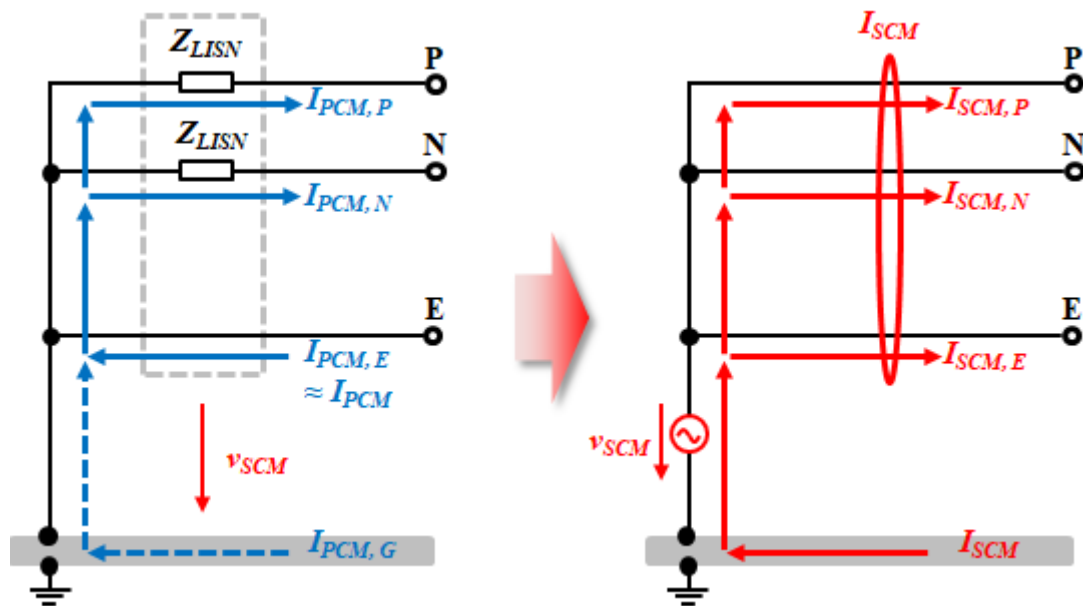


図 6.16. LISN 近傍における二次コモンモード電圧の発生メカニズム

図 6.17 は、SCM 電流 I_{SCM} の伝搬経路に着目したノイズ評価システムの模式図である。金属筐体とグラウンドプレーン間の浮遊容量を介し、SCM 電流はグラウンドプレーンへと伝搬し、3 芯入力ケーブルを一括した経路を帰路とする。6.4 節では、電力変換器の入力部に S-CMI を挿入した。このとき、S-CMI の挿入点は、S-CMI の有する大きな SCM インピーダンスのために開放とみなすことができる。すなわち、S-CMI の挿入によって、入力ケーブルが図 6.18 に示すようなモノポールアンテナとして機能する。このため、S-CMI は、アンテナの $1/4$ および $3/4$ 波長である共振周波数成分を効果的に抑制することができない。実験システムに使用した 1.5 m の入力ケーブルの $1/4$ 波長の周波数は 50 MHz と計算でき、 $3/4$ 波長となる周波数は 150 MHz と計算できる。導体内での電磁波の波長短縮率を考慮すると、これらの周波数は、図 6.14 で確認した S-CMI を挿入した条件で残留していた SCM 電流の周波数成分である 45 MHz と 110 MHz に近い。一方で、図 6.13 で確認したように、P-CMI の挿入によって PCM 電流は大きく抑制される。このため、SCM 電圧が低減され、SCM 電流が大きく抑制される結果となる。

SCM 電流の伝搬経路は大きなループ面積を有している。そのため、SCM 電流は支配的な放射ノイズ源だと考えられる。そのため、SCM 電流の測定結果と同じ傾向が放射ノイズにも現れると推測できる。

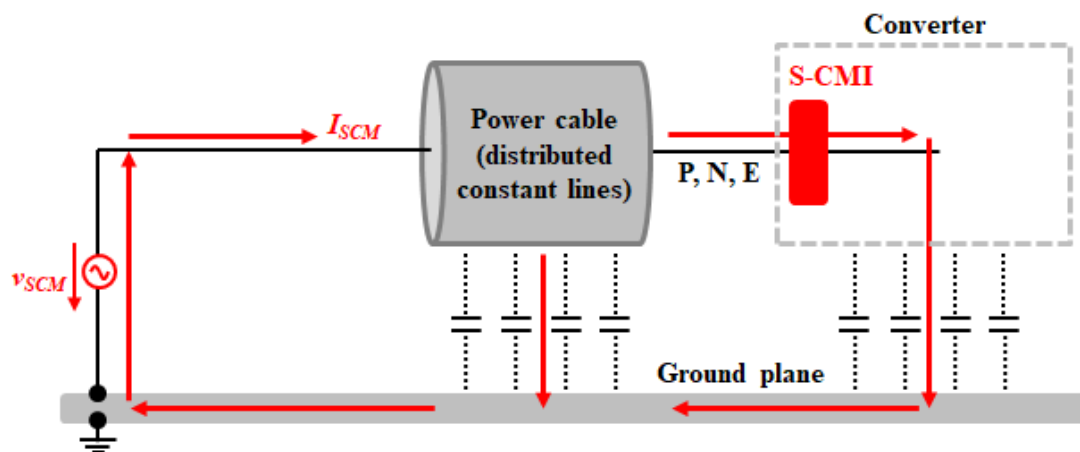


図 6.17. 二次コモンモード電流の伝搬経路に着目した簡易等価回路

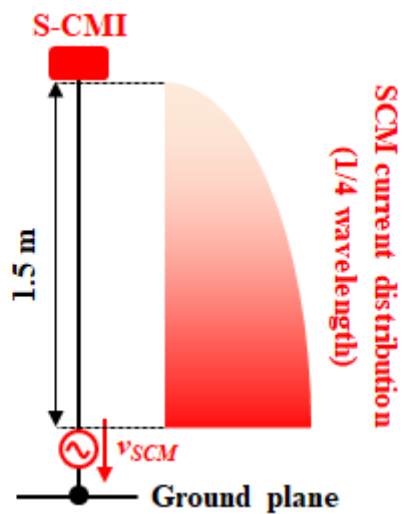


図 6.18. 二次コモンモードインダクタの挿入により構成されるモノポールアンテナの模式図と
二次コモンモード電流の分布

6.6. 放射ノイズの測定

図 6.19 に放射ノイズ測定時のセットアップの模式図を示す。測定は、電波全無響室にて行った。図 6.20(a)と(b)に測定時の外観を示す。使用した木製の机の高さが 0.8 m と異なるのを除けば、6.4 節で行った測定と同じセットアップである。アンテナと入力ケーブルの距離は 3 m とし、アンテナの高さは 1 m とした。また、測定システムが生じる放射ノイズは垂直偏波が支配的となると考えられるため、測定および評価は垂直偏波に対してのみ行う。

図 6.21 に 30 MHz から 300 MHz の周波数領域で測定した放射ノイズの測定結果を示す。暗ノイズは、冷却ファンのみが駆動している条件で測定した。測定結果から、冷却ファンは放射ノイズをほとんど発生しないことが分かる。まず、フィルタを挿入しない条件と比較して、EMI フィルタを挿入することで、幅広い周波数領域で放射ノイズがある程度抑制されていることが確認できる。しかし、40, 100, 120 MHz などに大きな成分が残留しているを確認できる。この傾向は、図 6.14 に示した SCM 電流の測定結果と相似である。すなわち、本実験システムにおいて、SCM 電流が支配的な放射ノイズ源であることを確認できた。

前節において、PCM 電流と電源系統側インピーダンスの不均衡が SCM 電圧を生じると仮定した。また、6.4 節での測定結果から、P-CMI が PCM 電流のみならず SCM 電流も効果的に抑制することを確認した。図 6.21 から P-CMI が EMI フィルタのみでは抑制できない残留周波数成分を大きく抑制できていることがわかる。すなわち、P-CMI を変換器の入力側に追加することは、放射ノイズの抑制に有効である。

図 6.21 より、S-CMI が EMI フィルタのみでは抑制できない周波数成分をある程度抑制できているものの、45 MHz と 110 MHz の周波数成分に対しては、ほとんど抑制効果を有しておらず、むしろ放射ノイズを強めてしまっていることが確認できる。このことは、前節で述べた様に、S-CMI を電力変換器の入力側に挿入したことによって、入力ケーブルがモノポールアンテナとして機能し、1/4 および 3/4 波長となる周波数成分を強く放射してしまうことに起因すると考えられる。

従って、本節の測定結果によって、前節での SCM 電圧および放射ノイズの発生メカニズムが実証された。

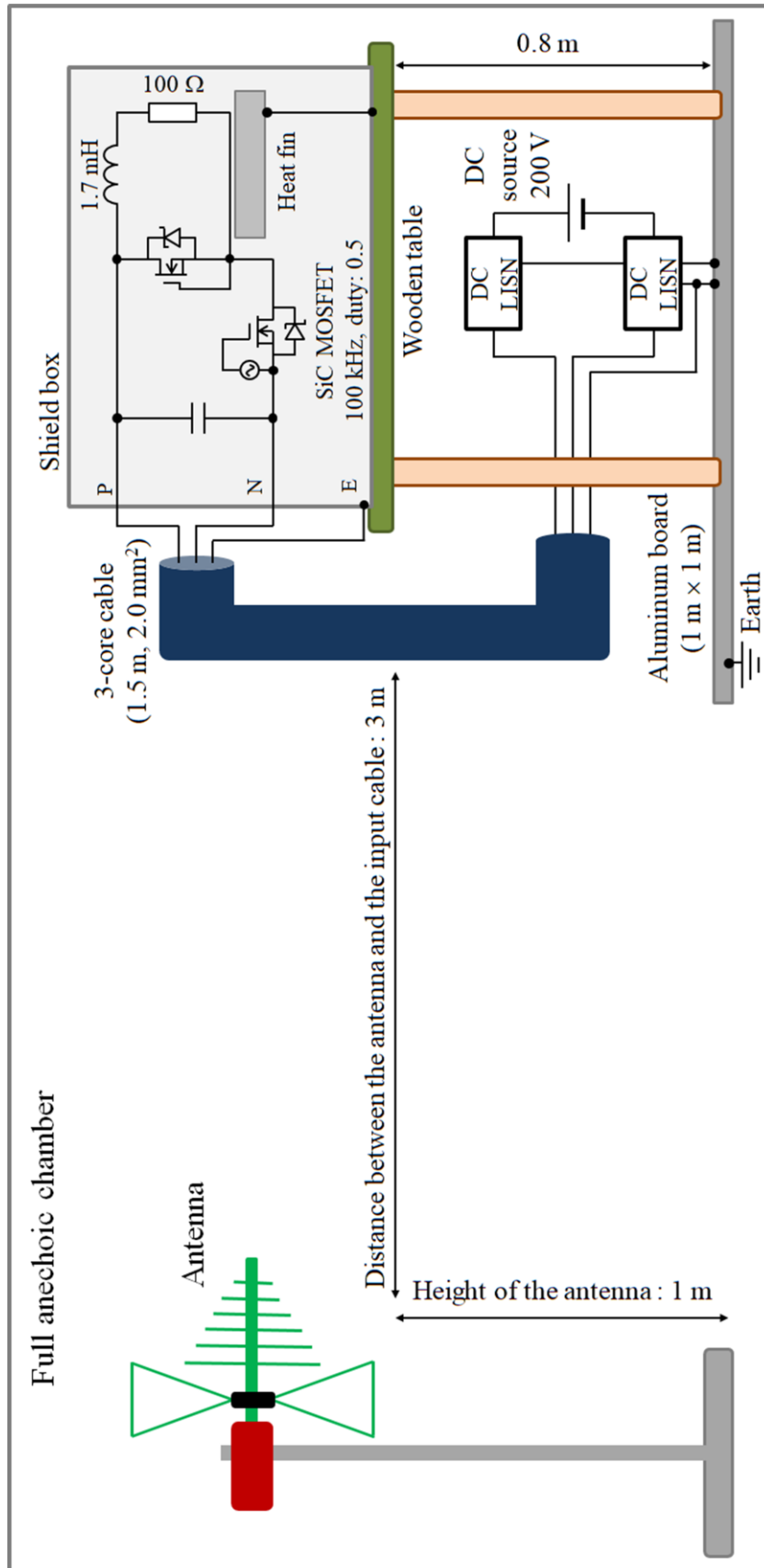
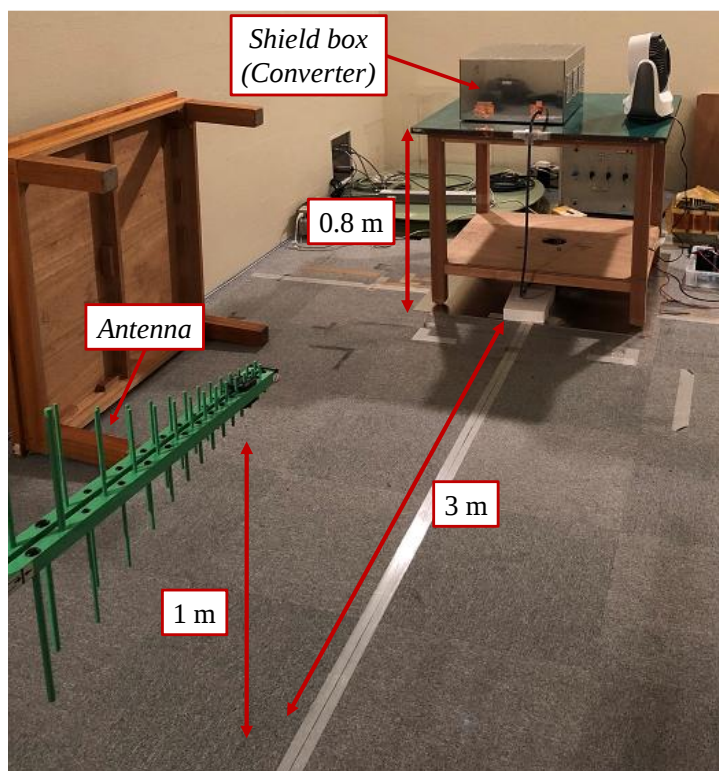
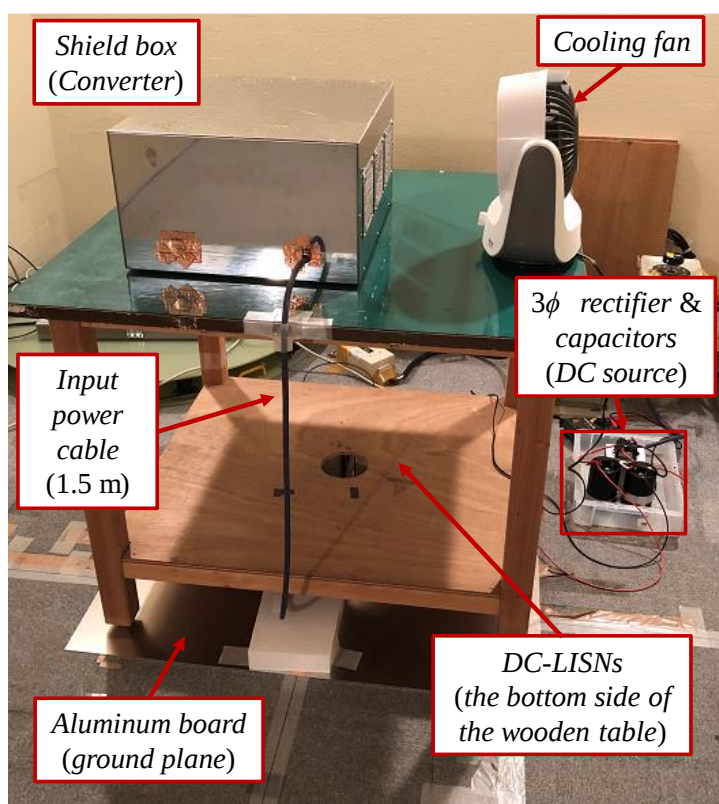


図 6.19. 電波暗室における放射ノイズの測定セットアップ



(a)



(b)

図 6.20. 電波暗室における放射ノイズ測定時の外観; (a) 全体外観; (b) 機器配置

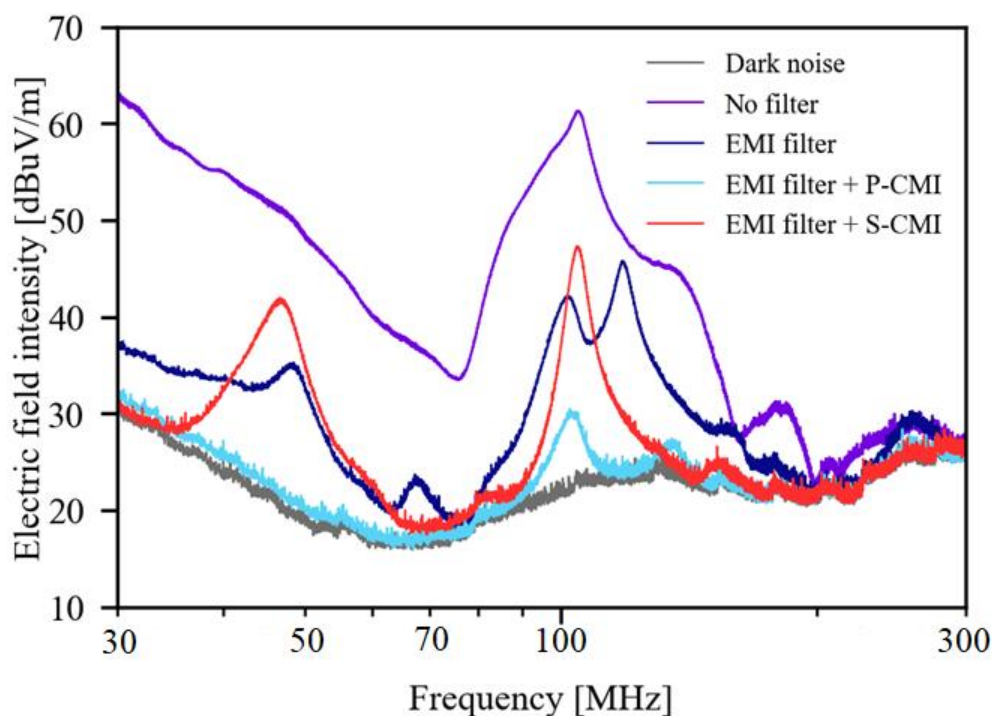


図 6.21. 放射ノイズ測定結果

6.7. まとめ

本章では、最も基本的な構成の電力変換器である降圧チョップを対象とし、放射ノイズの発生メカニズムと、効果的な抑制対策について検討を行った。まず、構成した実験システムにおいて、一次コモンモード(PCM)と二次コモンモード(SCM)の2通りの高周波ノイズ電流経路があることを示した。次に、高周波ノイズ電流の測定結果に基づいて、SCM 電圧源が電力変換器の電源系統側インピーダンスの不均衡と PCM 電流に起因して生じることを示した。最後に、電波全無響室において放射ノイズを測定し、放射ノイズが SCM 電流に起因して生じることを、PCM 電流を抑制することで、効果的に放射ノイズを抑制できることを明らかにした。

7 章

アクティブフィードバック回路を用いた高周波電磁ノイズの低減法

7.1. はじめに

PWM インバータを用いたモータドライブシステムにおいても、炭化ケイ素(SiC)や窒化ガリウム(GaN)に基づく次世代スイッチングデバイスの採用が検討されている。これらのデバイスは、現在最も広範に使用されているシリコンベースの IGBT に対して 10 倍以上も高速のスイッチング速度を有している。そのため、次世代デバイスをモータドライブシステムに適用することで、スイッチング周波数の高周波化によるフィルタの小型化、電流リップルの削減、制御性の向上などを見込める。一方、次世代デバイスの非常に高い dv/dt は、発生する EMI を増大する。加えて、スイッチング周波数が高周波化することで、モータドライブシステムが発生する電磁ノイズの広帯域化・高周波化が予想される。特に、これまでモータドライブシステムにおいて、ほとんど注意が払われてこなかった放射性 EMI の帯域におけるノイズの増加が特に懸念される。

放射性 EMI の帯域においてフィルタを構成する受動素子のインピーダンスは、寄生インピーダンスなどの影響により大きく保つことが難しく、大きなノイズ減衰量を得ることが難しい。この受動フィルタのノイズ減衰性能を向上させるためにフィードバック回路を受動フィルタに追加する様々な方式が提案されている。著者が提案したアクティブコモンモードフィルタ(ACF)もフィードバック方式のノイズフィルタの一種であり、電力ケーブルの入力端において高周波ノイズ電圧を大きく低減し、電力ケーブルからの放射ノイズを抑制できることを実証している。しかし、実験は ACF の原理確認を目的とし、ファンクションジェネレータと電力ケーブルといった単純な構成で行っていた。

本章では、モータドライブシステムの出力側において発生するコモンモード電圧を評価対象とし、ACF の高周波領域におけるコモンモード電圧の低減効果を評価する。まず、モータドライブシステムにおけるフィードバック方式ノイズフィルタについて先行研究を整理し、ACF の位置づけを明確にする。次に、ACF の基本原理を単純な解析モデルを基に説明する。最後に、実験室においてモータドライブシステムを構築し、ACF のコモンモード電圧低減効果について実験的に評価する。

7.2. フィードバック方式アクティブノイズフィルタ

三相 PWM インバータの出力するコモンモード電圧やスイッチングデバイスの高い dv/dt により、モータの軸電圧やベアリング電流、接地系へと流出し、電源系統側へと伝搬するコモンモード電流などが大きな問題となる。これらの問題を解決するため、様々な手法が提案されている。本章では、インバータの出力側に設けるフィルタにのみ焦点を当てる。

最も基本的な方法は、RLC 素子を組み合わせたローパスフィルタを構築することである。ローパスフィルタのカットオフをインバータの出力基本波周波数とスイッチング周波数の間に適切に設定することで、モータに入力される線間電圧を正弦波状にすることができる。また、 dv/dt を低減することを目的として、フィルタのカットオフ周波数をスイッチング周波数以上の帯域に設定する場合もある。前者は一般に、正弦波フィルタ、後者は dv/dt フィルタと呼ばれている。正弦波フィルタにおいては、カットオフ周波数をスイッチング周波数以下に設定する必要があるために、フィルタ素子が大型化する。反対に、 dv/dt フィルタのカットオフ周波数は通常、スイッチング周波数以上の帯域に設定するため、フィルタの共振周波数成分を大きくダンピングする必要がある。ダンピングのために生じる損失は、多くの場合、無視できないことが多い。また、どちらの方式も dv/dt などを低減することを目的としたディファレンシャルモードに対する対策であり、コモンモード電圧に対しては低減効果を有していない。

コモンモードに対して、最も簡易的な対策は、コモンモードトランス(CMT)を用いた手法である。この手法は、インバータの出力側に挿入した三巻線コモンモードインダクタにさらに巻線を追加し、その巻線を抵抗で終端する。これによって、高周波領域においてのみ、四巻線 CMT が損失抵抗として機能するため、コモンモード電流の高周波振動を抑制できる。しかし、コモンモード電流のピーク値は抑制できるが、実効値が増加する場合もあるため、採用には注意を要する。

図 7.1 に示したアクティブコモンノイズキャンセラ(ACC)は CMT が有するコモンモードノイズ減衰性能の限界を打破するために提案された手法である。Y 結線キャパシタによってインバータの出力端におけるコモンモード電圧を検出し、CMT を介して検出電圧と逆相の電圧を注入することでコモンモード電圧の相殺を実現している。コンプリメンタリトランジスタを用いたプッシュプルエミッタフォロワは、CMT への励磁電流を供給するためのバッファである。この方式は、理想的にはインバータ出力端でコモンモード電圧を完全に零とすることができるため、モータの軸電圧およびベアリング電流の抑制、加えて、コモンモード電流の接地系への流出を大きく抑制できることが実証さ

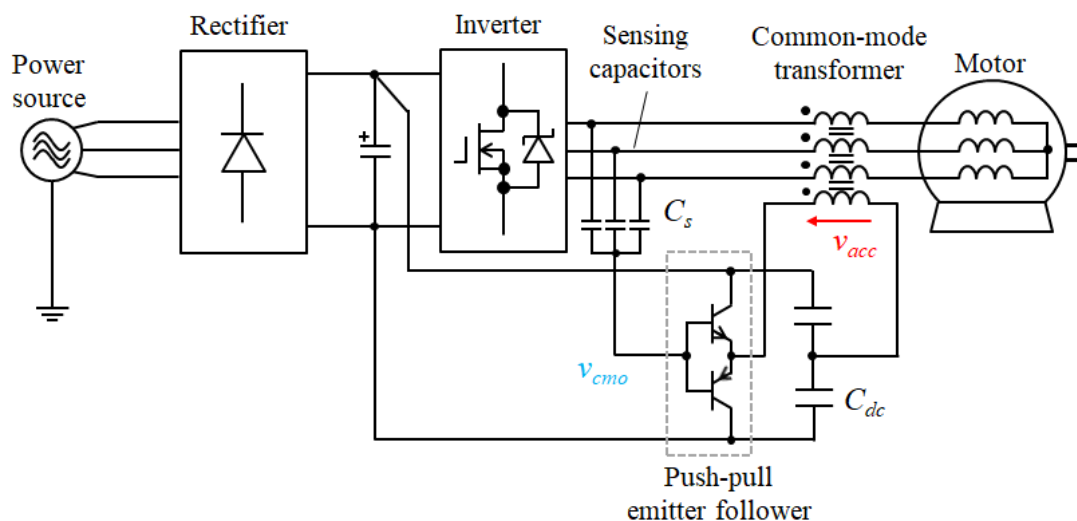


図 7.1. モータドライブシステムに構築したアクティブコモンノイズキャンセラ(ACC)

れている。そのため、現在に至るまで、ACC の性能をさらに向上させることを目的とした研究が多く実施されている。

しかし、ここまでで紹介した手法はどれも 10 MHz 程度までの伝導性ノイズを抑制対象とした対策である。そのため、寄生インピーダンスなどの影響により、放射ノイズの規制周波数領域においても大きなノイズ減衰量を達成することは難しい。

ここで、図 7.2 に一般的な構成の PWM インバータ給電モータドライブシステムの模式図を示す。三相整流器および三相 PWM インバータは接地されている金属筐体内部に格納されている。そのため、インバータ本体からの放射ノイズは、筐体によって遮蔽される。しかし、商用電源と三相整流器および三相インバータとモータを接続する電力ケーブルは筐体の外部に露出する。このケーブルをアンテナとし、高周波電磁ノイズが放射する。シールドケーブルの使用は、放射ノイズの抑制に有効であるが、電力線とシールド間に大きな浮遊容量が生じること、シールドケーブルの採用に伴う重量およびコストの増加などが懸念される。また、多くの場合、シールドの終端処理が難しく、効果的なシールド効果を得ることは難しい。そのため、放射ノイズの抑制にも、最も簡易かつ効果的な方法は、受動フィルタであると考えられる。例えば、筐体開口部付近において、Y 結線キャパシタと NiZn フェライトなどの高周波磁性材料を用いた高周波 CM インダクタを組み合わせることでローパスフィルタを構成し、電力ケーブルの根元において、ケーブルと筐体のコモンモードに対する電位差を低減する。これによって、アンテナへの給電を行う電圧源が抑制されるため、フィルタ接続点以降のケーブルからの放射ノイ

ズを効果的に抑制できると考えられる。しかし、文献()などで述べられているように、モータドライブシステムのインバータ出力側において挿入できる Y 結線キャパシタの静電容量は、流入するディファレンシャルモード電流の許容量を考慮して数 nF 程度に制限される。このため、大きな減衰量を得るためには、高周波 CM インダクタのインピーダンスを大きくする必要がある。しかし、磁性材料が有する複素透磁率の周波数依存性や、ターン数の増加に伴う巻線間浮遊容量の増加などのために、数十 MHz の周波数領域で大きなインピーダンスを有する高周波 CM インダクタを実現することは難しい。

いくつかの先行研究において、アクティブフィードバック回路を追加することで受動フィルタの減衰性能を向上させる手法が提案・検討されている。これらは一般に、フィードバック方式アクティブノイズフィルタと呼ばれる。フィードバック方式アクティブノイズフィルタは、低減対象の電磁ノイズの検出方式および補償方式に応じて、図 7.3 に示した 4 つの方式に分類できる。例えば、文献(110)では、電流検出直列補償方式のアクティブフィードバックを施すことで、フィルタインダクタのインピーダンスを増加させ、インダクタのサイズ削減を実現している。しかし、図 7.3(d)に示した電圧検出並列補償(VSPC)方式を除いて、その他のフィードバック方式には、検出あるいは補償のために CMT を必要とする。一般に本章の低減対象である数十 MHz の高周波領域においても高い結合率を保った CMT を実現するのは難しいと考えられる。著者が提案した ACF は、VSPC 方式のフィードバック方式アクティブノイズフィルタに分類でき、数十 MHz の高周波コモンモード電圧低減効果および電力ケーブルからの放射ノイズに対する抑制効果を、ファンクションジェネレータと電力ケーブルを用いた簡易的な実験セットアップにおいて実証している。次節では、ACF の基本原理について述べる。

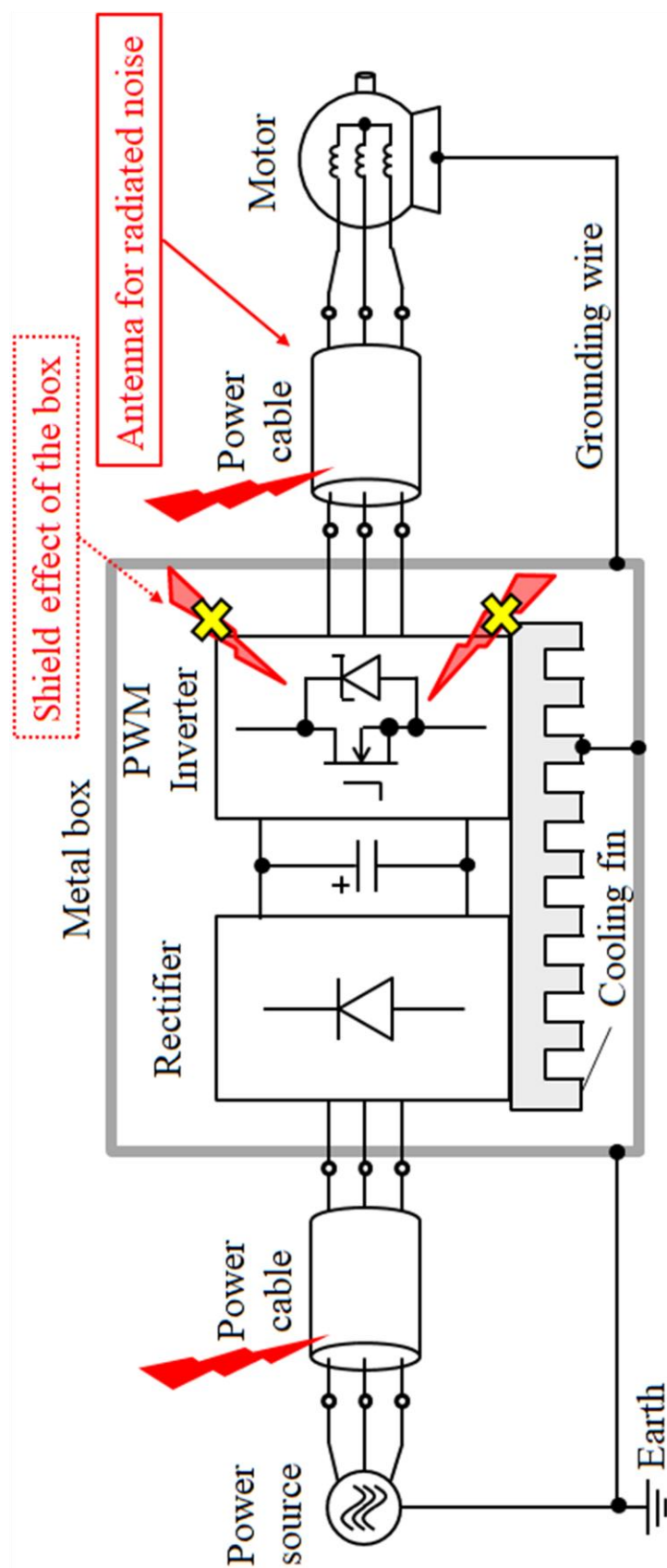


図 7.2. 一般的な三相 PWM インバータ給電モータドライブシステムの構成

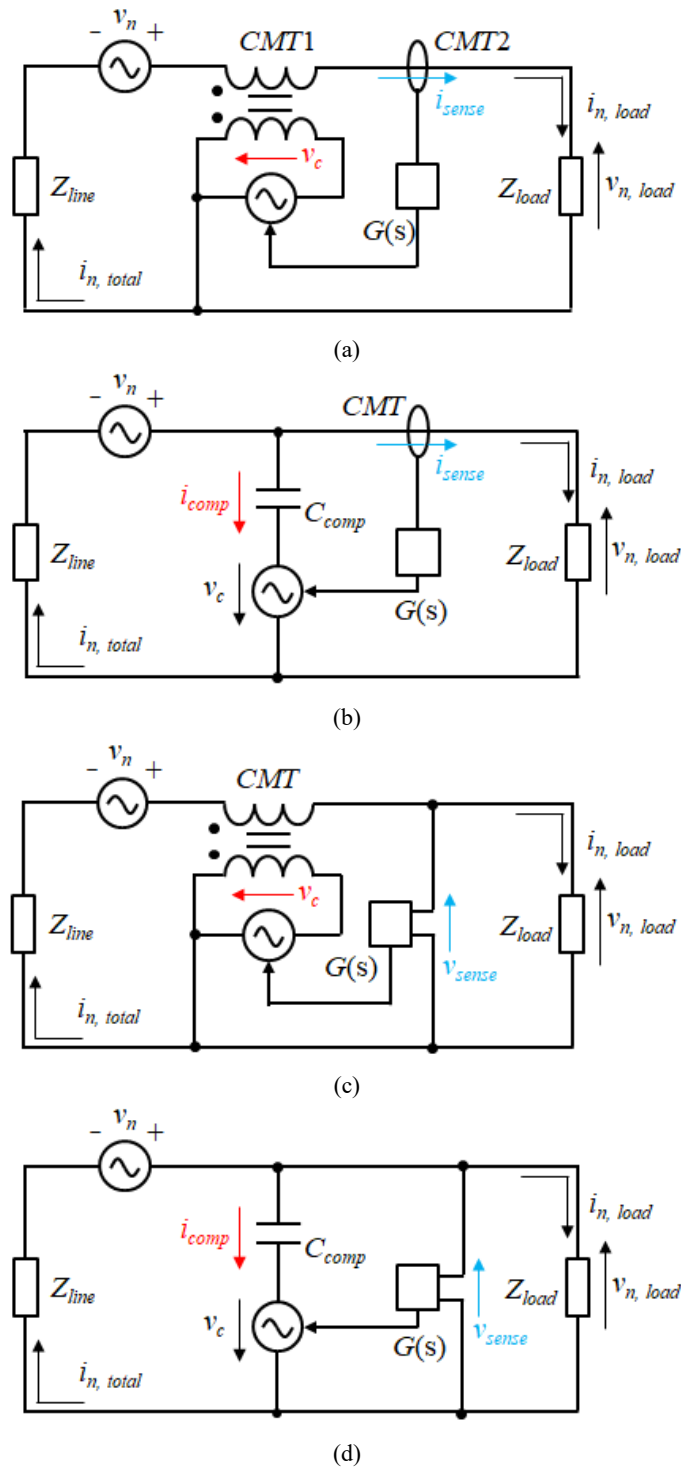


図 7.3. フィードバック方式アクティブノイズフィルタの諸方式; (a) 電流検出直列補償方式; (b) 電流検出並列補償方式; (c) 電圧検出直列補償方式; (d) 電圧検出並列補償方式

7.3. アクティブコモンモードフィルタ(ACF)の基本原理

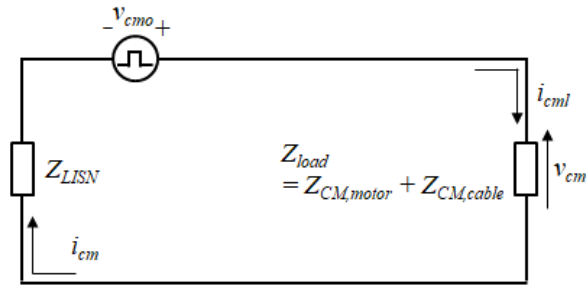
7.3.1. モータドライブシステムのインバータ出力側におけるコモンモード電圧の広帯域低減法

インバータ出力側のコモンモード電圧の広帯域低減法の基本コンセプトを説明するため、ここではまず、三相 PWM インバータ給電モータドライブシステムのコモンモードに対する簡易的な単相等価回路を導入する。等価回路を図 7.4 に示す。 v_{cmo} は三相 PWM インバータのスイッチングに起因して生じるコモンモード電圧であり、2 レベル三相 PWM インバータであれば、6 ステップの階段状の波形となる。負荷側の CM インピーダンスは Z_{load} としてまとめて表現している。 Z_{load} には、モータの CM インピーダンス $Z_{CM,motor}$ とケーブルの CM インピーダンス $Z_{CM,cable}$ が含まれる。 Z_{LISN} は LISN のインピーダンスを示す。また、 v_{cm} は Z_{load} に現れるコモンモード電圧である。実際には、この電圧は三相電力ケーブルとインバータの金属筐体間の電位差として測定し、7.5 節において評価する。 v_{cm} の低周波成分はモータベアリングなどへストレスを与え、 v_{cm} の高周波成分は、放射ノイズに寄与する。従って、 v_{cm} は 100 MHz 付近まで低減する必要がある。

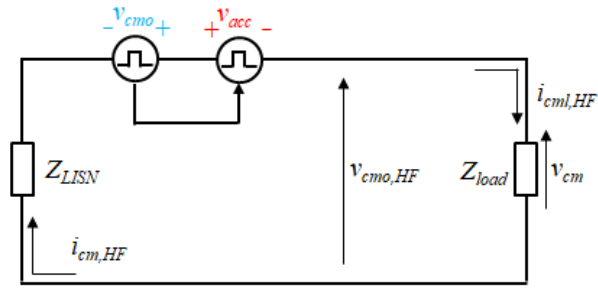
まず、図 7.4(a)にコモンモード電圧補償回路が挿入されていない条件の等価回路を示す。この条件下では、負荷側のコモンモード電流 i_{cm1} は、LISN へ流入するコモンモード電流 i_{cm} に一致する。ACC を挿入した条件での等価回路を図 7.4(b)に示す。ACC の出力電圧 v_{acc} は v_{cmo} の逆相電圧である。そのため、広帯域に渡り、CMT の結合係数がおよそ 1.0 を保つことができれば、ACC はコモンモード電圧に対するフィードフォワード補償(すなわち、コモンモード電圧の相殺)を達成することができる。しかし、ACC の CMT の結合係数は数 MHz から減少を始める。そのため、ACC の補償効果は数 MHz 以上の高周波領域では悪化する。すなわち、高周波コモンモード電圧 $v_{cmo,HF}$ が残留する。この高周波電位変動は電力ケーブルからの放射ノイズへ寄与するために、インバータの出力端において十分減衰させる必要がある。

最も簡易的な $v_{cmo,HF}$ の低減方法は一段の高周波受動フィルタを ACC の後段に挿入することである。図 7.4(c)に示すように、高周波受動フィルタは、高周波 CM インダクタ Z_{LCM} と、小容量の Y 結線キャパシタ(補償キャパシタ) Z_{Ccomp} から構成される。この条件下では、 v_{cm} を以下のように表現できる。

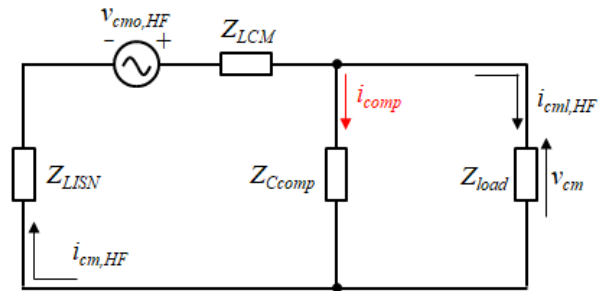
$$v_{cm} = \frac{Z_{Ccomp} // Z_{load}}{Z_{LCM} + Z_{Ccomp} // Z_{load} + Z_{LISN}} v_{cmo,HF} \quad (7.1)$$



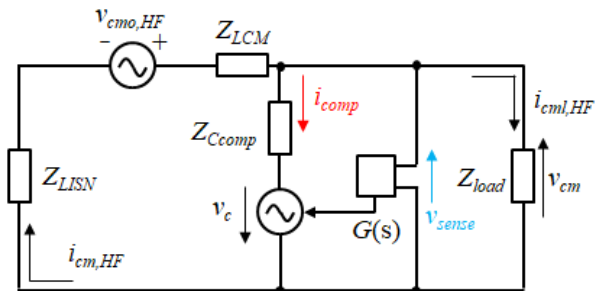
(a)



(b)



(c)



(d)

図 7.4. 三相モータドライブシステムの単相簡易共通モード等価回路; (a) インバータとモータを直結する条件; (b) アクティブ共通ノイズキャンセラ(ACC)を挿入した条件; (c) ACC に加えて高周波受動フィルタを施した条件; (d) 高周波受動フィルタに電圧フィードバックを施した条件(電圧検出並列補償方式アクティブノイズフィルタ)

(7.1)式において、 Z_{LCM} が大きく、 Z_{Ccomp} が非常に小さければ、ほぼ全ての $v_{cmo,HF}$ が HFCM インダクタの両端に印加される。しかし、磁性材料の周波数特性や寄生インピーダンスの影響によって、上記の条件を十分に満たす Z_{LCM} および Z_{Ccomp} を数十 MHz 以上の高周波領域で実現することは難しい。そのため、著者は、補償キャパシタに電圧フィードバック回路を適用することで、高周波領域において等価的に補償キャパシタの静電容量を増加させる ACF を提案した。

図 7.4(d)に VSPC 方式のアクティブフィードバック回路を受動フィルタに適用した条件下でのコモンモード単相等価回路を示す。このとき、 Z_{load} へ流入する高周波コモンモード電流は以下のように記述できる。

$$i_{cml,HF} = \frac{1}{1 + (1 + G) Z_{load} / Z_{Ccomp}} i_{cm,HF} \quad (7.2)$$

(7.2)式から、フィードバックゲイン G が十分に大きければ、 $i_{cml,HF}$ は補償電流 i_{comp} に対して非常に小さくなることが分かる。すなわち、負荷側の高周波コモンモード電圧 v_{cm} を大きな定数を有する受動素子を用いることなく、効果的に抑制することができる。ここで、図 7.4(c)および(d)から分かるように、高周波受動フィルタおよび ACF は電源系統側(LISN 側)に流入するコモンモード電流 $i_{cm,HF}$ へは影響を及ぼさない。本章では、負荷側のコモンモード電圧の低減にのみ焦点を当て、電源系統側のコモンモードノイズ低減については、検討の対象外とする。

7.3.2. ACF の構成

図 7.5 に三相電力ケーブルに挿入した ACF の回路構成図を示す。既に述べたように、ACF は高周波受動フィルタとフィードバック方式 VSPC アクティブノイズフィルタを組み合わせることで実現している。フィードバック方式 VSPC アクティブノイズフィルタは、補償キャパシタ C_{comp} 、検出キャパシタ C_{sense} と電圧フィードバック回路から構成される。三相コモンモードインダクタ L_{CM} には NiZn フェライトコアを用いており、補償キャパシタとともに二次のローパスフィルタを構成する。電圧検出回路部において、検出キャパシタと検出抵抗 R_{sense} はハイパスフィルタを構成しており、大振幅の低周波コモンモード電圧を除去する。高速電流フィードバックオペアンプ THS3001 を PCB 上に実装し、電圧フィードバック回路を実現する。この回路基板は、電力ケーブルとインバータの金属筐体間のコモンモード電圧を検出し、補償キャパシタへとフィードバックする。この補償によって、筐体開口部近傍におけるコモンモード電圧を広帯域に渡って削減できる。従って、ACF は、電力ケーブルからの放射ノイズを抑制できる。加えて、

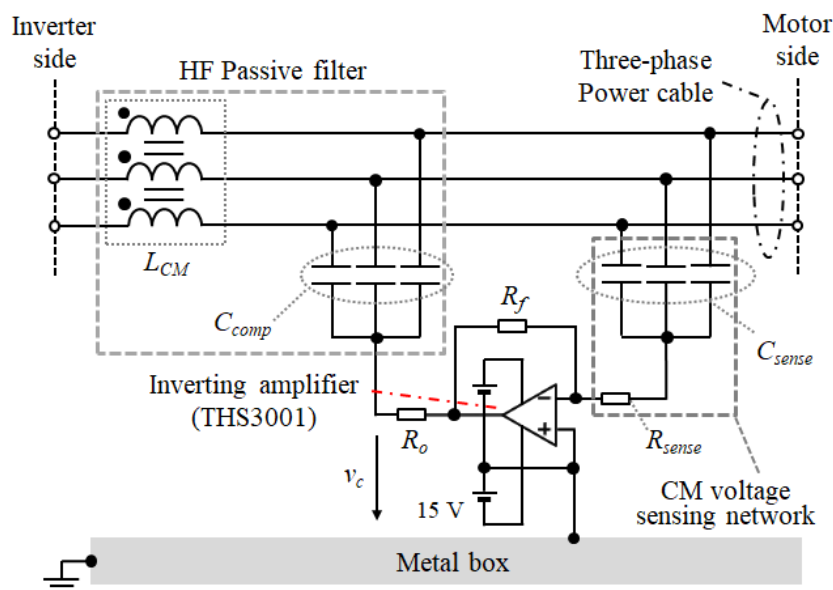


図 7.5. インバータ出力側において三相電力ケーブルに挿入したアクティブコモンモードフィルタ (ACF)

この電圧フィードバック補償によって、補償キャパシタの静電容量が高周波領域でのみ増加する。この効果については、7.3.3 節において詳述する。

ここで、三相 PWM インバータが出力するコモンモード電圧は矩形波上の電圧であることに着目する。矩形波の各周波数成分の振幅は、 -20 dB/dec の傾きで周波数とともに減衰していく。すなわち、直流リンク電圧を 200 V およびインバータのスイッチング周波数を 100 kHz と設定した条件(7.5 節での実験条件)において、 1 MHz の周波数成分の振幅はおよそ 20 V となる。高速オペアンプ THS3001 の電源電圧は $\pm 15 \text{ V}$ であるため、ACF がこの周波数成分に対してフィードバック補償を行うことは難しい。CMT の磁性コア材料に MnZn フェライトを採用することで、ACC は数 MHz までの周波数帯域でコモンモード電圧を減衰させることができる。従って、図 7.4(d)に示したように ACF の前段に ACC を挿入することで、ACF は数十 MHz 以上の周波数領域における低振幅成分のみを効果的に補償できる。

7.3.3. ACF の基本的な動作原理

この節では、ACF の基本原理を解析的に議論する。ACF は以下の特徴を有する。

- 非常に簡易な回路構成
- 電力ケーブルと受動フィルタの並列共振に対するダンピング効果⁰

- アクティブフィードバックが補償キャパシタの実効的なキャパシタンスを増加し、寄生インダクタンスを削減

補償キャパシタへのアクティブフィードバック補償の影響を検討するために、図 7.6 に示した単相等価回路を用いた解析を行う。まず、 C_{sense} と R_{sense} から構成されるコモンモード電圧検出部が入力電圧 v_{in} の低周波・大振幅成分を除去する。補償キャパシタ C_{comp} は寄生インダクタンス L_{stray} とともに記述している。加えて、ゲイン G を有する反転増幅器は電圧制御電圧源として記述し、補償キャパシタに直列接続している。実際には、検出キャパシタも寄生インダクタンスを有するが、解析を簡単化するため、ここでは無視する。

さて、反転増幅器によって生成される補償電圧 v_c は以下のように記述できる。

$$v_c = \frac{R_{sense}}{R_{sense} + 1/j\omega C_{sense}} \cdot v_{in} \quad (7.3)$$

また、 v_{in} は以下のように表現できる。

$$v_{in} = \left(R_{sense} + \frac{1}{j\omega C_{sense}} \right) \cdot I_3 \quad (7.4)$$

さらに、キルヒホッフの電圧則から、以下の式が得られる。

$$v_{in} = \left(\frac{1}{j\omega C_{comp}} + j\omega L_{stray} \right) \cdot I_2 - G \cdot R_{sense} \cdot I_3 \quad (7.5)$$

$$v_c - \left(\frac{1}{j\omega C_{comp}} + j\omega L_{stray} \right) \cdot I_2 + \left(R_{sense} + \frac{1}{j\omega C_{sense}} \right) \cdot I_3 = 0 \quad (7.6)$$

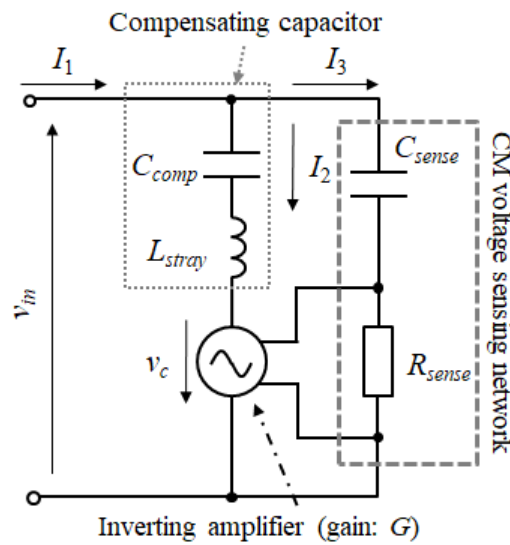


図 7.6. アクティブフィードバックの補償キャパシタへの影響を検討するための簡易単相等価回路

$$I_1 = I_2 + I_3 \quad (7.7)$$

式(7.5)から式(7.7)を電流 I_1 , I_2 , I_3 に関して解くと、アクティブフィードバック補償の影響を考慮した条件での補償キャパシタのインピーダンス Z_{comp} を以下のように記述できる。

$$Z_{comp} = v_{in}/I_2 = \frac{R_{sense} + 1/j\omega C_{sense}}{(1+G) \cdot R_{sense} + 1/j\omega C_{sense}} \cdot \left(\frac{1}{j\omega C_{comp}} + j\omega L_{stray} \right) \quad (7.8)$$

高周波領域においては、検出キャパシタのインピーダンスは検出抵抗のインピーダンスよりもはるかに小さい。従って、式(7.8)を以下のように表せる。

$$Z_{comp} \approx \frac{1}{1+G} \cdot \left(\frac{1}{j\omega C_{comp}} + j\omega L_{stray} \right) \quad (7.9)$$

式(7.9)は C_{comp} が反転増幅器のゲイン G によって増幅されることを示している。また、寄生インダクタンスはアクティブフィードバックによって等価的に削減される。

図 7.7 に、表 7.1 に示した回路定数における Z_{comp} の周波数特性の解析結果を示す。図 7.7 の点線は Z_{comp} が有する元々のインピーダンス、すなわち、アクティブフィードバック補償を施さない条件における補償キャパシタのインピーダンスである。 C_{comp} と寄生インダクタンス L_{stray} の直列共振は 29 MHz において生じている。次に、アクティブフィードバックを施さない条件のまま、補償キャパシタの静電容量を 3 倍にした条件における補償キャパシタのインピーダンスを図 7.7 に緑の点線で示している。ここでは、寄生インダクタンスの値は変化させていないが、静電容量が増加した分だけ自己共振周波数が低周波領域へとシフトしている。アクティブフィードバックを施した条件での補償キャパシタのインピーダンスは図 7.7 に赤の実線で示されている。解析結果より、補償キャパシタの実効的な静電容量が、ハイパスカットオフ周波数よりも高周波領域でのみ増加していることや、寄生インダクタンスが等価的に削減されているため、自己共振周波数は、アクティブフィードバックを施さない条件下における元々の補償キャパシタの自己共振周波数から変化がないこと、などが確認できる。

また、これらの解析から、図 7.5 に示した高周波受動フィルタのローパスカットオフ周波数が、アクティブフィードバックによって低周波領域へとシフトすることが推察される。この効果について議論するために、以下に述べる回路シミュレーションを行う。まず、シミュレーション回路において、高周波コモンモードインダクタは 2.2 μ H のインダクタンスに 200 Ω の抵抗を並列接続することで模擬した。これらのインダクタのモデルパラメータについては、インピーダンスアナライザを用いた測定結果から同定した。アクティブフィードバックを施さない条件、アクティブフィードバックを施さずに補償

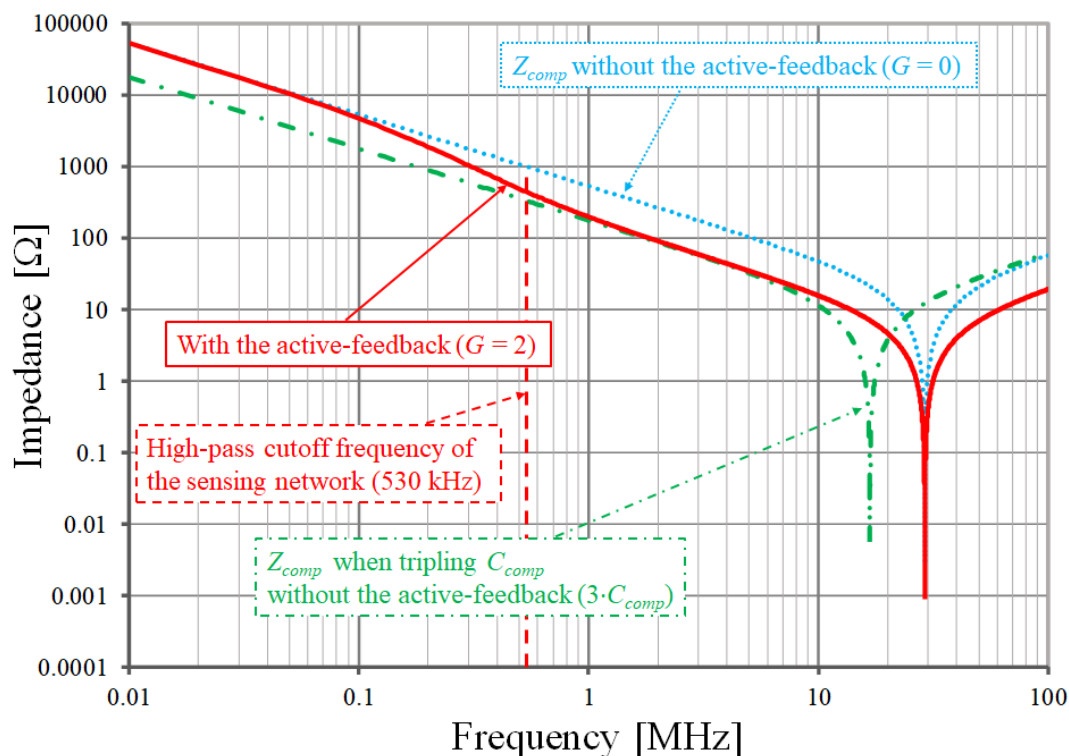


図 7.7. 補償キャパシタが有するインピーダンスの解析結果

表 7.1. 図 7.7 の解析に使用した回路定数

Symbol	Parameter	Value
C_{comp}	Compensating capacitor	300 pF
L_{stray}	Stray inductance	100 nH
C_{sense}	Sensing capacitor	300 pF
R_{sense}	Sensing resistor	1 kΩ
f_{hi-cut}	High-pass cutoff frequency	530 kHz
G	Amplifier gain	2

キャパシタの静電容量を 3 倍に設定した条件、アクティブフィードバックを施した条件の 3 通りについて、フィルタの減衰量をシミュレーションした。なお、シミュレーションは汎用回路シミュレータである LTspice を用いて実行し、高周波 CM インダクタ以外の回路定数はすべて表 7.1 に示した値と同一に設定した。

図 7.8 より、アクティブフィードバックを施すことで、大きな静電容量を有する補償キャパシタを使用することなく、高周波受動フィルタのローパスカットオフ周波数が低周波領域へとシフトしていることが分かる。また、3 倍の静電容量を有する補償キャパシタを用いた条件でも、ローパスカットオフ周波数は、アクティブフィードバックを施

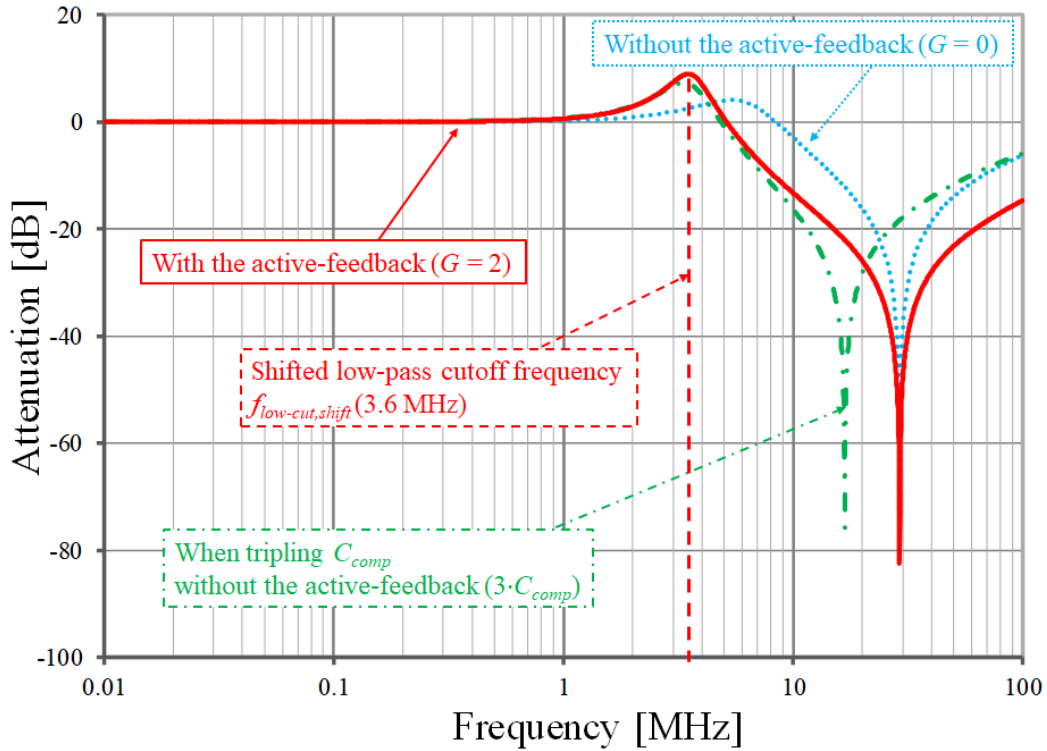


図 7.8. アクティブフィードバックが高周波受動フィルタの減衰特性に及ぼす影響についてのシミュレーション結果(LTspice を使用)

した条件のローパスカットオフ周波数に一致する。しかし、補償キャパシタの自己共振周波数が低周波領域へとシフトしているために、高周波領域において、アクティブフィードバックを施した条件と同等の減衰量を得ることができない。

これらの結果から、アクティブフィードバックの効果を最大限に活用するためには、シフトしたローパスカットオフ周波数 $f_{low-cut,shift}$ は、コモンモード電圧検出部のハイパスカットオフ周波数 f_{hi-cut} よりも低周波領域に設定する必要があることが分かる。 f_{hi-cut} および $f_{low-cut,shift}$ はそれぞれ以下の式で与えられる。

$$f_{hi-cut} = \frac{1}{2\pi C_{sense} \cdot R_{sense}} \quad (7.10)$$

$$f_{low-cut,shift} = \frac{1}{2\pi \sqrt{(1+G)C_{comp} \cdot L_{cm}}} \quad (7.11)$$

7.4. コモンモード電圧評価システム

ACF のコモンモード電圧低減効果を評価するための実験システムの構成を、実験室において構成した実験システムの写真をそれぞれ図 7.9 および図 7.10 に示す。実験シス

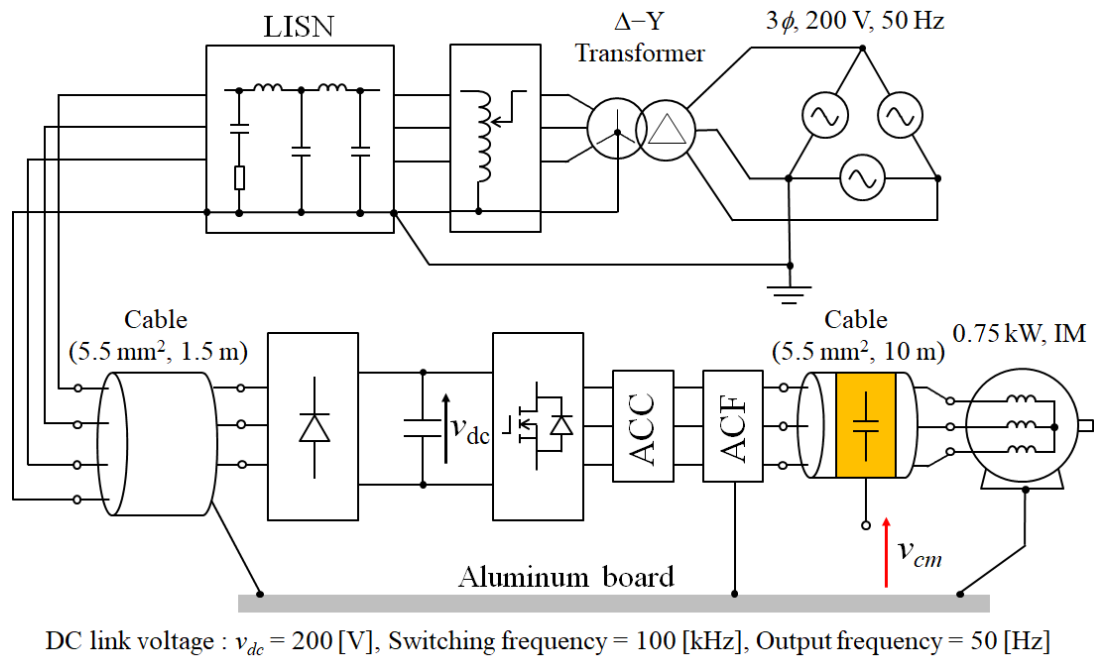


図 7.9. コモンモード電圧測定システムの構成

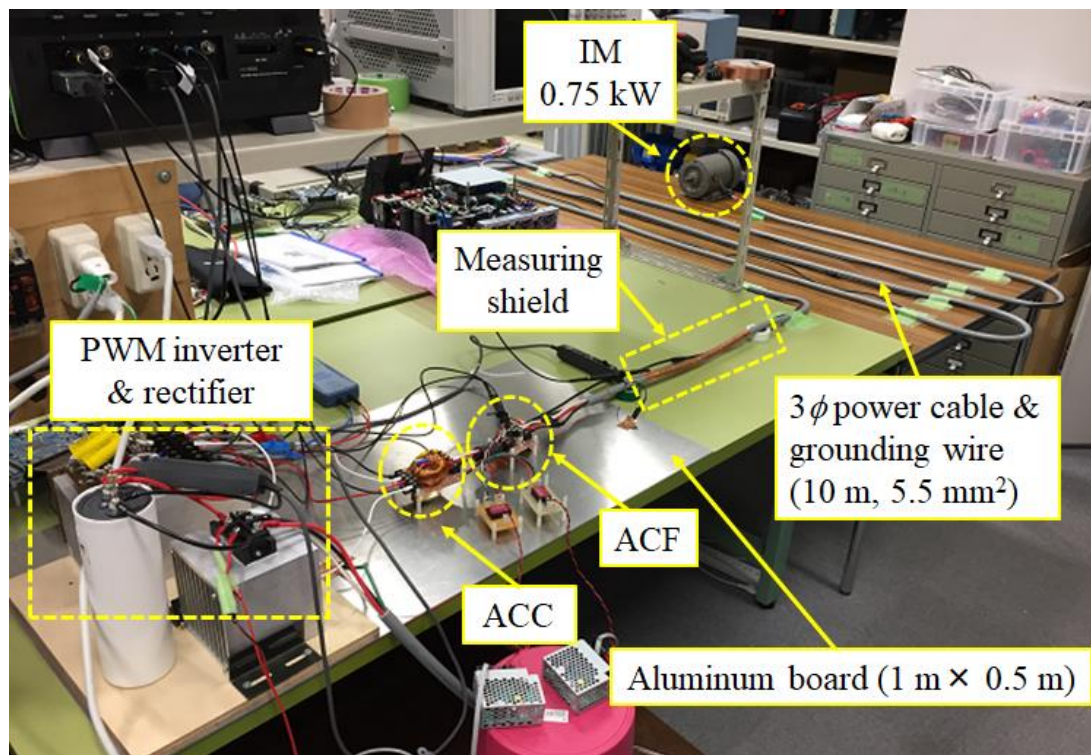


図 7.10. 実験室にて構築した実験システムの外観

テムは 5 kVA の電圧型三相 PWM インバータと 0.75 kW の誘導モータから構成される。インバータとモータは 10 m の 3 芯ケーブルを用いて接続している。また、アルミ板はインバータと整流器を格納する金属筐体を模擬しており、LISN を介して接地している。モータケースは、3 芯ケーブルと同じ長さおよび断面積を有する接地線でアルミ板に接続しており、この接地線は 3 芯ケーブルに沿うように配置した。ここでは、コモンモード電圧は、3 芯ケーブルに施した測定シールド(3 芯ケーブルに銅テープを巻きつけることで実現)の静電容量を介して、アルミ板との電位差として測定した。

実験において、ACF に使用している高速オペアンプの出力飽和を防止する目的で、インバータ出力端と ACF の間に ACC を挿入している。これによって、ACF がコモンモード電圧の放射ノイズに寄与する数十 MHz の高周波成分のみを適切にフィードバック補償することができる。また、PWM インバータは三倍高調波注入を行って PWM 動作させていることから、インバータが出力するコモンモード電圧には出力基本波周波数の 3 倍、すなわち 150 Hz の周波数成分が含まれる。一般に、伝導性 EMI は 150 kHz 以上の周波数領域で規制されるため、この周波数成分を大きく抑制する必要はない。このため、文献()で提案された方式に基づく ACC を使用し、インバータの 3 倍高調波成分については補償対象外とした。

図 7.11 には、三相電力ケーブルに ACF を挿入した際の外観を示す。5 つの NiZn フェライトコア(43 材, Fair-Rite 社)を 1 ターンでケーブルに挿入し、高周波三相コモンモードインダクタとした。反転増幅器および ACF を構成するその他の受動素子はすべて、回路基板上に実装している。実験を行った際の回路定数は表 7.2 に示す。インピーダンスアナライザを用いた測定結果より、三相コモンモードインダクタのインダクタンスは 2.2 μH であることを確認した。このため、ACF のコモンモード電圧検出回路部のハイパスカットオフ周波数を 530 kHz と設定した。このとき、アクティブフィードバックによってシフトするローパスカットオフ周波数は 3.6 MHz である。

7.5. ACF の高周波コモンモード電圧低減効果の評価

図 7.12 から図 7.14 に三相 PWM インバータを、出力周波数を 50 Hz、スイッチング周波数を 100 kHz、DC リンク電圧を 200 V に設定した条件で駆動した条件下での v_{cm} の測定波形を示す。ここで、それぞれの図において、上部に示した波形の時間軸はスイッチング周波数を基準としており、下部に示した波形の時間軸は上部に示した波形の時間軸よりも短く、1 $\mu\text{s}/\text{div}$.とした。

まず、図 7.12 には PWM インバータとモータを直結した条件での測定波形を示す。こ

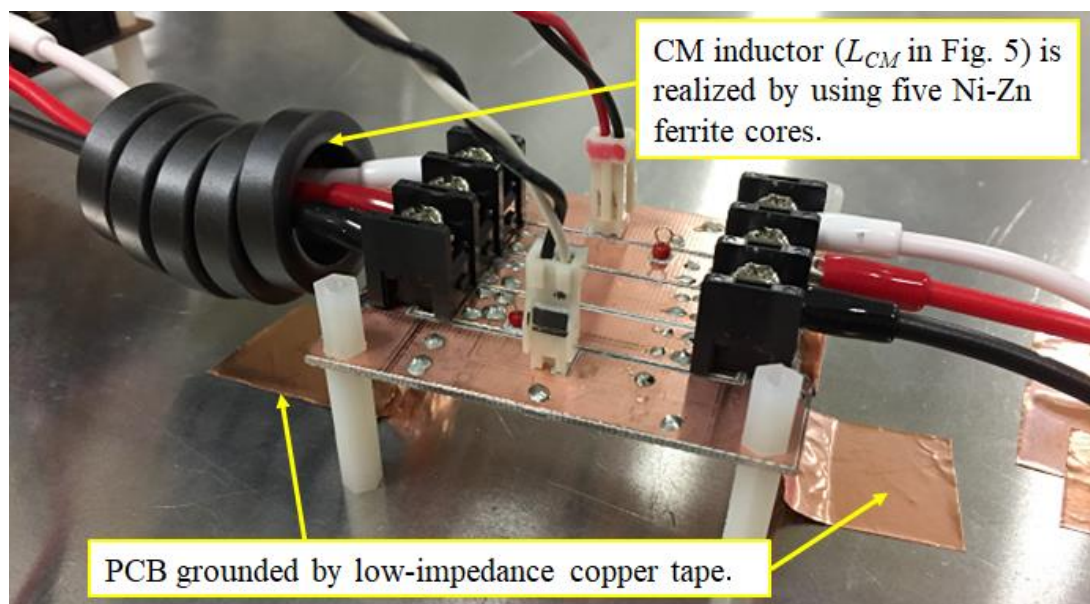


図 7.11. 三相電力ケーブルに挿入したアクティブコモンモードフィルタの外観

表 7.2. 実験に使用したアクティブコモンモードフィルタの各回路定数

Symbol	Parameter	Value
C_{comp}	Compensating capacitor	300 pF
C_{sense}	Sensing capacitor	300 pF
R_{sense}	Sensing resistor	1 k Ω
R_f	Feedback resistor	2 k Ω
R_o	Output resistor	50 Ω
f_{hi-cut}	High-pass cutoff frequency	530 kHz
G	Amplifier gain	2
$f_{low-cut,shift}$	Shifted low-pass cutoff frequency	3.6 MHz

の条件下では、コモンモード電圧は階段状の波形となっている。この電圧波形が有する高い dv/dt は、モータの軸電圧やマイクロサージといった電磁障害を引き起こす恐れがあり、低減する必要がある。

図 7.13 に示した波形は、PWM インバータの出力に ACC を接続した条件での測定波形である。図 7.13 の上部に示した波形から、ACC によって、コモンモード電圧のスイッチング周波数成分が大きく抑制されていることが分かる。この小さなコモンモード電圧がベアリングやモータ巻線へとダメージを与えることはほとんどないと考えられる。しかし、図 7.13 の下部に示した測定波形から、30 MHz 程度の周波数を有する高周波脈動が確認できる。この周波数成分は放射ノイズを発生させる恐れがあり、十分に抑制する必要がある。

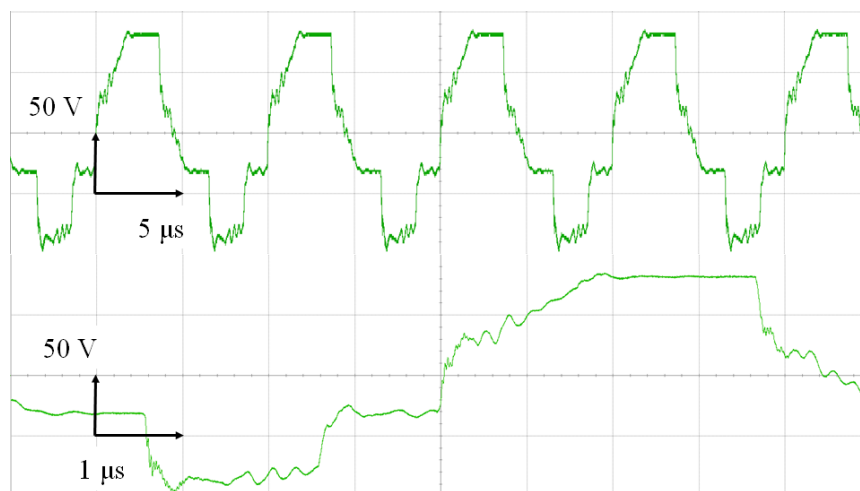


図 7.12. インバータとモータを直結した条件で測定したコモンモード電圧

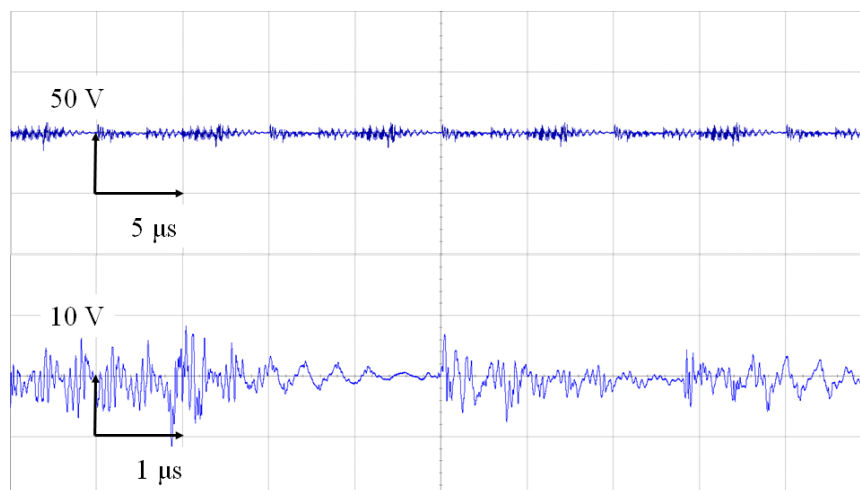


図 7.13. アクティブコモンノイズキャンセラを挿入した条件

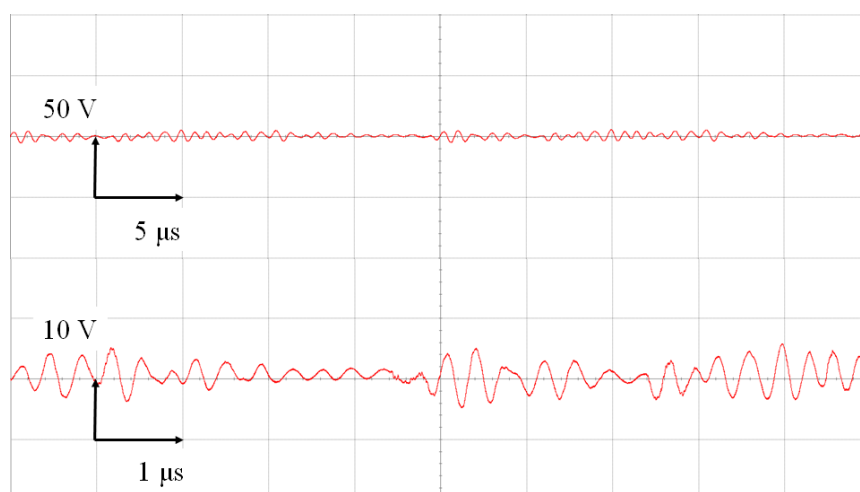


図 7.14. アクティブコモンモードフィルタを追加した条件

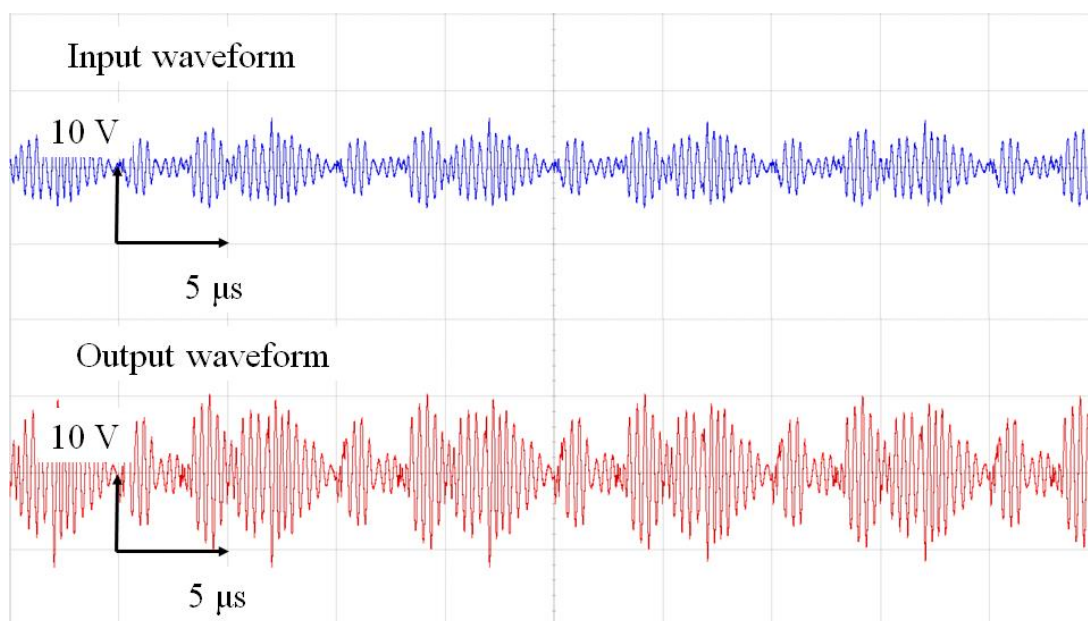
図 7.14 に、ACC の後段に ACF を挿入した条件での測定波形を示す。図 7.13 と比較して、30 MHz 程度の高周波脈動成分が大きく抑制されていることが分かる。しかし、アクティブフィードバックによってシフトしたローパスカットオフ周波数が 3.6 MHz であるため、ACF は、2.5 MHz 程度の周波数を有する脈動成分に対しては、抑制効果を有さない。この脈動成分は、電力ケーブルのインダクタンス成分と、モータの浮遊容量の共振現象に起因すると考えられるが、30 MHz 以上で規制される放射ノイズには寄与しない周波数成分であるため、ACF の補償対象外とした。

図 7.15 には、回路基板上に実装した高速オペアンプの入出力波形を示す。まず、図 7.15(a)から高速オペアンプが出力飽和を引き起こしてはいないことが分かる。また、図 7.15(b)に示した拡大波形からは、高速オペアンプが適切に検出電圧をフィードバックしていることが確認できる。

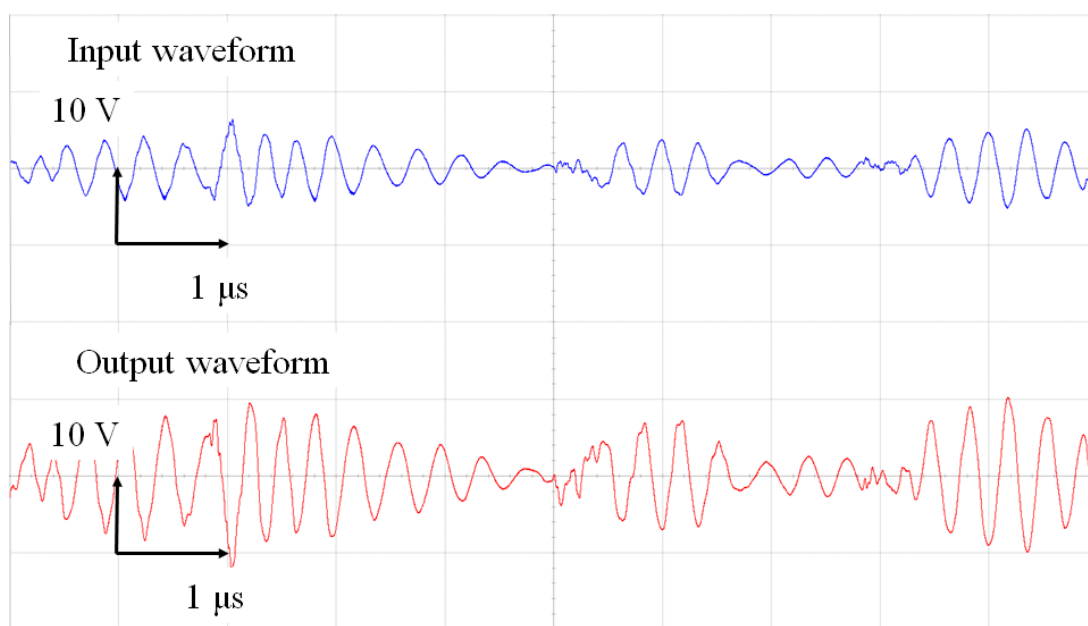
図 7.12 から図 7.14 に示したコモンモード電圧の測定波形それぞれに対して、高速フーリエ変換に基づく周波数解析をおこない、比較した結果を図 7.16 に示す。まず、ACC がコモンモード電圧の基本波周波数成分と低次高調波成分を 2 MHz 程度までの周波数領域で大きく抑制していることが分かる。またこの周波数領域での最大の減衰量は 30 dB 程度に達している。しかし、CMT の周波数特性に起因して、ACC は 10 MHz 以上の周波数成分を抑制できていない。このため、10 MHz 以上の周波数成分が測定シールドに直接現れてしまう。これらの高周波成分は、ACF の挿入によって効果的に抑制される。アクティブフィードバックによってシフトしたローパスカットオフ周波数が 3.6 MHz であることから、ACF はコモンモード電圧を 4 MHz から 100 MHz に渡り、低減している一方で、2.5 MHz の周波数成分には低減効果を有していない。この結果は、ACF の設計が正しく行われていることを示している。

図 7.17 に ACC のみを挿入した条件と ACF を追加した条件で測定したコモンモード電圧の差分をとった結果を示す。アクティブフィードバックを施したことにより低周波領域へとシフトしたローパスカットオフ周波数が 3.6 MHz であるために、ACF は 4 MHz 程度からコモンモード電圧を抑制し始めている。一方で、ACF の減衰量は 20 dB から 30 dB 程度にとどまっており、これは 7.3.3 節の解析結果とは異なる。これは、オシロスコープのダイナミックレンジによる制限や、ACF の実装上の寄生インピーダンス、電力ケーブルが高周波領域で分布定数線路としてふるまうこと、などが原因と考えられる。

これらの実験結果から、使用している高速オペアンプの出力飽和を防止することで、ACF が 100 MHz までの広帯域に渡り、PWM インバータが出力するコモンモード電圧を大きく抑制できることを実証した。



(a)



(b)

図 7.15. プリント基板上に実装した反転増幅回路の入出力電圧; (a) 入力電圧波形; (b) 出力電圧波形

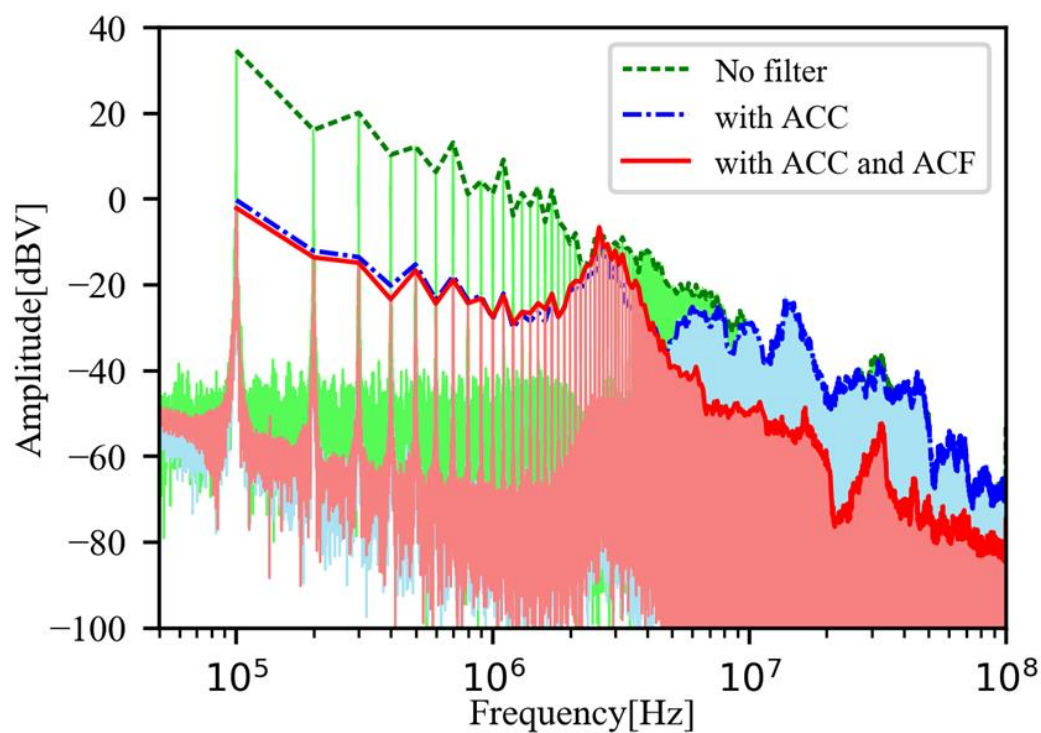


図 7.16. 測定したコモンモード電圧波形の周波数解析結果

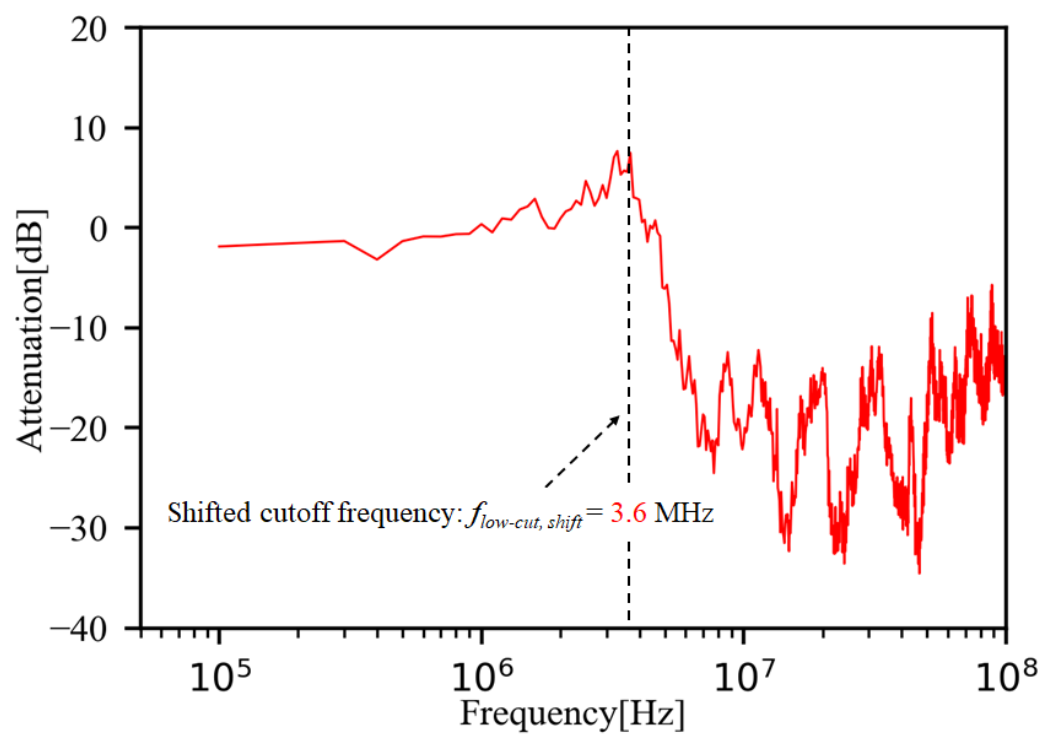


図 7.17. ACC のみ挿入した条件に対する ACF を追加した条件の減衰量

7.6. まとめ

本章では、モータドライブシステムの出力側において発生するコモンモード電圧を評価対象とし、著者が既に提案しているフィードバック方式電圧検出並列補償アクティブノイズフィルタであるアクティブコモンモードフィルタ(ACF)の高周波領域におけるコモンモード電圧の低減効果を評価した。まず、モータドライブシステムにおけるフィードバック方式ノイズフィルタについて先行研究を整理し、ACF の位置づけを明確にした。次に、ACF の基本原理を単純な解析モデルを基に説明した。最後に、実験室においてモータドライブシステムを構築し、ACF のコモンモード電圧低減効果について実験的に評価した。実験結果より、ACF に使用した高速オペアンプの出力飽和を防止することで、ACF が、PWM インバータが出力するコモンモード電圧を 100 MHz までの広帯域に渡って抑制することができることを実証した。

8 章

結論および今後の展望

8.1. 本論文のまとめ

本論文では、次世代パワーデバイスの実用化に伴い、深刻化が予想されるパワーエレクトロニクス機器の電磁妨害(EMI)について、その発生メカニズムや効果的な抑制方法を検討した。SiC(炭化ケイ素)や GaN(窒化ガリウム) 電力変換器が生じる電磁ノイズの高周波化・広帯域化により、EMI フィルタが 100 MHz 程度までの帯域に渡り、大きなノイズ減衰量を有することが要求される。特に、EMI フィルタを構成する素子の一つであるインダクタは、複雑な周波数特性を有する。そのため、使用する磁性材料の特性や、製作したインダクタに生じる浮遊インピーダンス成分を考慮したインダクタの設計が望まれる。さらに、受動素子のみならず、能動素子を採用することで EMI フィルタの減衰性能の向上が期待できる。また、効果的なノイズ抑制には、EMI フィルタの性能向上を追求するのみではなく、高周波電磁ノイズの発生メカニズムに基づく適切な対策を検討する必要がある。これらの背景に基づき、本研究では、大きく以下の 4 点について検討を行った。

1. フィルタインダクタに生じる浮遊容量の簡易推定法
2. 磁性材料の周波数依存性を考慮したフィルタインダクタの回路シミュレーションモデル
3. 電力変換システムの放射ノイズ発生メカニズムの解明とそれに基づく抑制手法の確立
4. オペアンプを用いたアクティブフィードバック回路によるノイズフィルタの減衰特性向上

まず 3 章では、ノイズフィルタを構成する各素子のモデリング手法をまとめ、特に、モデリング難易度の高いフィルタインダクタのモデリング手法について詳細に述べた。加えて、NiZn フェライトを用いた三相コモンモードインダクタ(CMI)を対象とした浮遊容量の簡易的な推定法を提案した。先行する研究事例において提案されているインダクタの浮遊容量推定法を、トロイダル形状のコアを用いたインダクタに適用できるよう

に改良し、三相 CMI の浮遊容量推定法を実現した。実際に試作した三相 CMI のインピーダンスを測定することで、コアに巻線を施す前の設計段階において浮遊容量を推定できることを実証した。

4 章では、低コスト・高透磁率のためにフィルタインダクタの磁性コア材料として広く採用されている MnZn フェライトについて、磁性材料が有する複素透磁率の寸法依存性について検討を行った。高い比透磁率と比誘電率を有する MnZn フェライトでは、寸法共鳴と呼ばれる現象のために、高周波領域において複素透磁率が急激に減少することを実験データに基づいて示した。また、寸法共鳴がフィルタインダクタのインピーダンスの周波数特性に大きく影響を及ぼすことについても実測結果を基に明らかにした。加えて、トロイダル形状のコアを磁路に対して水平に分割し、積層することで、寸法共鳴を緩和し、フィルタインダクタのインピーダンスを高周波領域において増加できることを、実験データを基に明らかにした。

5 章においては、CMI の幾何学的形状を正確に反映した回路シミュレーションモデルを提案した。インピーダンス逆変換素子であるジャイレータを用いることで磁性材料の周波数依存性を磁気回路部に、浮遊容量を電気回路部に分けて組み込むことができる。結果、提案モデルは、従来のビヘイビアモデルとは異なり、浮遊成分に対する直感的な理解が容易であること、コモンモード(CM)とディファレンシャルモード(DM)を同時にシミュレーションできる特徴を有する。ナノクリスタルと MnZn フェライトの 2 つの磁性材料を用いて製作した単相コモンモードインダクタを検討対象とし、汎用回路シミュレータである LTspice 上に構築した提案モデルが、広帯域に渡って、単相コモンモードインダクタのインピーダンスの周波数特性を模擬できることを実証した。

6 章では、100 W 程度の直流給電降圧チョップを検討対象とし、変換器とその負荷をシールド筐体の中に格納し、入力ケーブルが主要な放射ノイズ源となる実験システムを構築した。ケーブルに対して、ノイズ抑制部品を挿入した際の放射ノイズを、アンテナを用いて測定することで、放射ノイズの発生メカニズムおよび最も効果的なノイズ抑制方法を実験的に検討した。実験結果より、本実験システムには、一次コモンモードと二次コモンモードという 2 つの高周波ノイズ電流伝搬経路が存在し、二次コモンモード電流が主要な放射ノイズ源であることを実験的に示した。また、二次コモンモード電圧源が、一次コモンモード電流と電源系統側のインピーダンス不平衡により生じることを明

らかにした。加えて、一次コモンモード電流を抑制することで、二次コモンモード電圧源を効果的に抑制し、結果として電力ケーブルからの放射ノイズを大きく低減できることを、電波暗室における放射ノイズの測定結果に基づき明らかにした。

7 章においては、著者が既に提案している、高速オペアンプを用いた電圧フィードバック回路により、高周波受動フィルタのノイズ減衰量を高周波領域で増加できるアクティブコモンモードフィルタ(ACF)について検討をおこなった。実験室において、三相 PWM インバータ給電モータドライブシステムを構築し、実際の電力変換システムにおいても、ACF が、PWM インバータが生じるコモンモード電圧を、数十 MHz 以上の高周波領域で大きく減衰できることを実証した。

8.2. 今後の展望

第 3 章にて提案・検討した浮遊容量推定法は、磁性材料や巻線方式を極端に限定し、多くの仮定の下に成立する手法である。今後は、この手法を様々な磁性材料あるいは巻線方式に対しても適用できるように、本手法を改良する必要がある。加えて、フィルタインダクタの漏れインダクタンスの設計段階での推定も大きな課題の一つである。漏れインダクタンスの推定についても、様々な先行研究事例があり、それらに基づいたできる限り簡易な推定手法の確立が望まれる。これら浮遊容量および漏れインダクタンスの推定手法が確立すれば、本論文の第 5 章で提案した回路シミュレーションモデルを活用することで、フィルタインダクタの広帯域に渡るフロントローディング設計を実現することができると考える。

本論文の第 7 章において、アクティブコモンモードフィルタ(ACF)の PWM インバータが生じるコモンモード電圧に対する低減効果を実証することができた。今後は、ACF が実際のパワーエレクトロニクス機器の電力ケーブルから放射するノイズに対する抑制効果について、検討していく必要がある。

参考文献

- (1) W. E. Newell, “Power electronics-emerging from limbo,” *IEEE Power Electronics Specialists Conference*, Conference Keynote, Jun. 1973.
- (2) 電気学会 半導体電力変換システム調査専門委員会 編: 「パワーエレクトロニクス回路」, ISBN: 978-4-274-03545-6, オーム社 (2000).
- (3) 大野榮一, 小山正人, 「パワーエレクトロニクス入門 (改訂 5 版)」, ISBN: 978-4-274-21477-6, オーム社 (2014).
- (4) 金東海, 「パワースイッチング工学 [改訂版]」, ISBN: 978-4-88686-296-9, 電気学会 (2014).
- (5) 赤木奏文, 「AC モータのベクトル制御」, 電学論 D, vol. 108, no. 8, pp. 726–733 (1988).
- (6) 中野 孝良, 岩金 孝信, 赤木 泰文, 「ベクトル制御の開発裏話」, 電学論 D, vol. 114, no. 1, pp. 1–7 (1994).
- (7) 電気学会・センサレスベクトル制御の整理に関する調査専門委員会 編, 「AC ドライブシステムのセンサレスベクトル制御」, ISBN: 978-4-274-21911-5, オーム社 (2016).
- (8) M. Hirakawa, Y. Watanabe, M. Nagano, K. Andoh, S. Nakatomi, S. Hashino, and T. Shimizu, “High power DC/DC converter using extreme closed-coupled inductors aimed for electric vehicles,” in *Proc. The 2010 International Power Electronics Conference (IPEC)*, pp. 2941–2948, Jun. 2010.
- (9) M. Yilmaz, and P. T. Krein, “Review of battery charger topologies, charging, power levels, and infrastructure for plug-in electric and hybrid vehicles,” *IEEE Trans. Power Electron.*, vol. 28, no. 5, pp. 2151–2169, May 2013.
- (10) D. Han, J. Noppakukajorn, and B. Sarlioglu, “Comprehensive efficiency, weight, and volume comparison of SiC- and Si-based bidirectional DC-DC converters for hybrid electric vehicles,” *IEEE Trans. Veh. Technol.*, vol. 63, no. 7, pp. 3001–3010, Sept. 2014.
- (11) B. Sarliglu, and C. T. Morris, “More electric aircraft: review, challenges, and opportunities for commercial transport aircraft,” *IEEE Trans. Transport. Electrific.*, vol. 1, pp. 54–64, Jun. 2015.
- (12) 野村英児, 門田健次, 山口浩, 丸山真範, 山本真義, 東川康児, 「市販化へ高まる期待 ~ワイドバンドギャップデバイスの動向と自動車用パワーエレクトロニクス~,」平成 29 年電気学会全国大会, vol. 4, 4-S14-4 (2017).

- (13) 金岐泰, 関戸基生, 松盛裕明, 小坂卓, 松井信行, 「GaN パワーデバイスを用いた車載用 DC-DC コンバータの検討」, 平成 30 年電気学会産業応用部門大会, vol. 1, no. 1-5, pp. 25–28 (2018).
- (14) 原田耕介, 二宮保, 顧文建, 「スイッチングコンバータの基礎」, ISBN: 978-4-339-00593-6, コロナ社 (1992).
- (15) 平地克也, 「DC/DC コンバータの基礎から応用まで」, ISBN: 978-4-88686-311-9, 電気学会・通信教育会 (2018).
- (16) G. Hua, and F. C. Lee, “Soft-switching techniques in PWM converters,” *IEEE Trans. Ind. Electron.*, vol. 42, no. 6, pp. 595–603, Dec. 1995.
- (17) J. M. Rivas, Y. Han, O. Leitermann, A. Sagneri, and D. J. Perreault, “A high-frequency resonant inverter topology with low voltage stress,” in *Proc. IEEE Power Electronics Specialists Conference*, pp. 2705–2717, Jun. 2007.
- (18) A. J. Hanson, and D. J. Perreault, “A high frequency power factor correction converter with soft switching,” in *Proc. IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2027–2034, Mar. 2018.
- (19) 山口浩: 「次世代パワーエレクトロニクスの研究動向」, 電学論 B, vol.132–B, no.3, pp. 209–212 (2012)
- (20) J. Biela, M. Schweizer, S. Waffer, and J. W. Kolar, “SiC versus Si—evaluation of potentials for performance improvement of inverter and DC-DC converter systems by SiC power semiconductors,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 7, pp. 2872–2882, Jul. 2011.
- (21) 山岸達也・赤木泰文・木ノ内伸一・宮崎裕二・小山正人: 「SiC-MOSFET/SBD モジュールを用いた 750 V, 100 kW, 20 kHz 双方向絶縁形 DC/DC コンバータ」, 電学論 D, vol. 134, no. 5, pp. 544–553 (2014)
- (22) A. Sewergin, A. H. Wienhausen, K. Oberdieck, and R. W. De Doncker, “Modular bidirectional full-SiC DC-DC converter for automotive applications,” *IEEE Power Electron. Drive Systems*, pp. 277–281, 2017.
- (23) L. Schrittwieser, M. Leibl, M. Haider, F. Thony, J. W. Kolar, and T. B. Soeiro, “99.3 % efficient three-phase buck-type all-SiC SWISS rectifier for DC distribution systems,” *IEEE Trans. Power Electron.*, vol. 34, no. 1, pp. 126–140, Jan. 2019.
- (24) D. J. Perreault, J. Hu, J. M. Rivas, Y. Han, O. Leitermann, R. C. N. P. Podgurski, A Sagneri, and C. R. Sullivan, “Opportunities and challenges in very high frequency power conversion,” in *Proc. IEEE Applied Power Electronics Conference and Exposition*, pp.1–14, 2009.
- (25) K Shirabe, M. M. Swamy, J-K. Kang, M. Hisatsune, Y. Wu, D. Kebort, and J. Honea, “Efficiency comparison between Si-IGBT-based drive and GaN-based drive,” *IEEE Trans.*

Ind. Appl., vol. 50, no. 1, pp. 566–572, Jan. -Feb. 2014.

- (26) M. M. Swamy, J-K, Kang, and K. Shirabe, “Power loss, system efficiency, and leakage current comparison between Si IGBT VFD and SiC FET VFD with various filtering options,” *IEEE Trans. Ind. Appl.*, vol. 51, no. 5, pp. 3858–3866, Sept/Oct. 2015.
- (27) N. Oswald, P. Anthony, and B. H. Stark, “An experimental investigation of the tradeoff between switching losses and EMI generation with hard-switched all-Si, Si-SiC, and all-SiC device combinations,” *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2393–2407, May. 2014.
- (28) 和田圭二・綾野秀樹・小笠原悟司・清水敏久：「パワーエレクトロニクス分野における EMC の研究開発動向」,信学技報, EMCJ 2016–18, pp. 53–58 (2016)
- (29) D. Han, C. T. Morris, W. Lee, and B. Sarlioglu, “Comparison between output CM chokes for SiC drive operating at 20- and 200-kHz switching frequencies,” *IEEE Trans. Ind. Appl.*, vol. 53, no. 3, pp. 2178–2188, May/Jun. 2017.
- (30) D. Han, S. Li, Y. Wu, W. Choi, and B. Sarlioglu, “Comparative analysis on conducted CM EMI emission of motor drives: EBG versus Si devices,” *IEEE Trans. Ind. Electron.*, vol. 64, no. 10, pp. 8353–8363, Oct. 2017.
- (31) G. Engelmann, A. Sewergin, M. Neubert, and R. W. De Doncker, “Design challenges of SiC devices for low- and medium-voltage DC-DC converters,” *IEEE Journal of Ind. Appl.*, vol. 8, no. 3, pp. 505–511, 2019.
- (32) パワーエレクトロニクス機器の EMC 解析・抑制技術協同研究委員会 編, 「パワーエレクトロニクス機器の EMC」, ISBN: 978-4-88686-291-4, 電気学会 (2013).
- (33) 清水敏久, 「エネルギーと情報通信の EMC」, 技術総合誌オーム, no. 104, vol. 8, pp. 4–6 (2017).
- (34) R. Shirai, and T. Shimizu, “Time domain analysis of transmission failure on CAN system due to differential-mode noise emitted from a buck converter,” *IEEE Journal of Ind. Appl.*, vol. 8, no. 4, pp. 608–614, 2019.
- (35) Y. Murai, T. Kubota, and Y. Kawase, “Leakage current reduction for a high-frequency carrier inverter feeding an induction motor,” *IEEE Trans. Ind. Appl.*, vol. 28 no. 4, pp. 858–863, Jul/Aug. 1992.
- (36) 小笠原悟司, 藤田英明, 赤木泰文, 「電圧形 PWM インバータが発生する高周波漏れ電流のモデリングと理論解析」, 電学論 D, vol. 115, no. 1, pp. 77–83 (1995).
- (37) E. Zhong, and T. A. Lipo, “Improvements in EMC performance of inverter-fed motor drives,” *IEEE Trans. Ind. Appl.*, vol. 31, no. 6, pp. 1247–1256, Nov/Dec 1995.
- (38) 清水敏久, 木村軍司, 広瀬順, 「トランジスタモジュールの浮遊静電容量に起因する

- 高周波漏洩電流の解析とその抑制法」, 電学論 D, vol. 116, no. 7, pp. 758–766 (1996).
- (39) S. Chen, T. A. Lipo, and D. Fitzgerald, “Modeling of motor bearing currents in PWM inverter drives,” *IEEE Trans. Ind. Appl.*, vol. 32, no. 6, pp. 1365–1370, Nov/Dec. 1996.
- (40) 小笠原悟司, 一宮弘司, 赤木泰文, 「電圧形 PWM インバータが発生する EMI のスペクトル解析 –分布定数モデルの適用–」, 電学論 D, vol. 119, no. 8/9, pp. 1090–1098 (1999).
- (41) 武藤信義, 小形光勝, 原島文雄, 「モータ駆動系に分布するコモンモード電流経路に適した回路モデル」, 電学論 D, vol. 123, no. 2, pp. 131–139 (2003).
- (42) 小笠原悟司, 綾野秀樹, 赤木泰文, 「PWM インバータを用いた交流電動機駆動システムが発生する EMI の測定とその低減法」, 電学論 D, vol. 116, no. 12, pp. 1211–1219 (1996).
- (43) D. A. Rendusara, and P. N. Enjeti, “An improved inverter output filter configuration reduces common and differential modes dv/dt at the motor terminals in PWM drive systems,” *IEEE Trans. Power Electron.*, vol. 13, no. 6, pp. 1135–1143, Nov. 1998.
- (44) M. M. Swamy, K. Yamada, and T. Kume, “Common mode current attenuation techniques for use with PWM drives,” *IEEE Trans. Power Electron.*, vol. 16, no. 2, pp. 248–255, Mar. 2001.
- (45) 長谷川博司, 堂元貴史, 赤木泰文, 「コモンモード電圧を発生しない三相正弦波電圧出力 PWM インバータシステム –パッシブ EMI フィルタの設計と特性–」, 電学論 D, vol. 122, no. 8, pp. 845–852 (2002).
- (46) H. Akagi, and T. Doumoto, “An approach to eliminating high-frequency shaft voltage and ground leakage current from an inverter-driven motor,” *IEEE Trans. Ind. Appl.*, vol. 40, no. 4, pp. 1162–1169, Jul/Aug. 2004.
- (47) 堂元貴史, 赤木泰文, 「モータ中性線を利用したパッシブ EMI フィルタ –放熱フィンからの漏れ電流の抑制効果–」, 電学論 D, vol. 124, no. 11, pp. 1141–1148, (2004).
- (48) X. Chen, D. Xu, F. Lu, and J. Zhang, “A novel inverter-output passive filter for reducing both motor differential- and common-mode dv/dt at the motor terminals in PWM drive systems,” *IEEE Trans. Ind. Electron.*, vol. 54, no. 1, pp. 419–426, Feb. 2007.
- (49) H. Akagi, and T. Shimizu, “Attenuation of conducted EMI emissions from an inverter-driven motor,” *IEEE Trans. Power Electron.*, vol. 23, no. 1, pp. 282–290, Jan. 2008.
- (50) A. Muetze, “Scaling issues for common-mode chokes to mitigate ground currents in inverter-based drive systems,” *IEEE Trans. Ind. Appl.*, vol. 45, no. 1, pp. 286–294, Jan/Feb. 2009.
- (51) Y. Maillet, R. Lai, S. Wang, F. Wang, R. Burgos, and D. Boroyevich, “High-density EMI filter design for DC-fed motor drives,” *IEEE Trans. Power Electron.*, vol. 25, no. 5, pp.

1163–1172, May 2010.

- (52) A. Roch, and F. Lefrink, “Nanocrystalline core material for high-performance common mode inductors,” *IEEE Trans. Electromagn. Compat.*, vol. 54, no. 4, pp. 785–791, Aug. 2012.
- (53) V. Dzhankhotov, and J. Pyrhonen, “Passive LC filter design considerations for motor applications,” *IEEE Trans. Ind. Electron.*, vol. 60, no. 10, pp. 4253–4259, Oct. 2013.
- (54) F. Luo, D. Dong, D. Boroyevich, P. Mattavelli, and S. Wang, “Improving high-frequency performance of an input common mode EMI filter using an impedance-mismatching filter,” *IEEE Trans. Power Electron.*, vol. 29, no. 10, pp. 5111–5115, Oct. 2014.
- (55) 加藤利次, 李成濬, 竹矢健一, 「EMC のための電力変換器の伝導エミッション周波数帯域モデリング法」, 電学論 C, vol. 120, no. 11, pp. 1555–1560 (2000).
- (56) 玉手道雄, 佐々木達見子, 鳥羽章夫, 「インバータにおける雑音端子電圧のシミュレーションによる定量推定法」, 電学論 D, vol. 128, no. 3, pp. 193–200 (2008).
- (57) N. Idir, Y. Weens, M. Moreau, and J. J. Franchaud, “High-frequency behavior models of AC motors,” *IEEE Trans. Magn.*, vol. 45, no. 1, pp. 133–138, Jan. 2009.
- (58) M. Moreau, N. Idir, and P. Le Moigne, “Modeling of conducted EMI in adjustable speed drives,” *IEEE Trans. Electromagn. Compat.*, vol. 51, no. 3, pp. 665–672, Aug. 2009.
- (59) M. Foissac, J. L. Schanen, and C. Vollaie, ““Black box” EMC model for power electronics converter,” in *Proc. IEEE Enrgy Conv. Cong. and Expo.*, pp. 3609–3615, Sept. 2009.
- (60) T. Yizhanyi, 福田隼, 小笠原悟司, 竹本真紹, 「インバータドライブシステムのコンモンモード等価回路への非線形性抵抗の導入とその効果」, 平成 23 年電気学会産業応用部門大会, vol. 1, no. 154, pp. 681–684 (2011).
- (61) 林美和子, 玉手道雄, 松本寛之・外山健太郎「電力変換装置に形成される複数の放射源を考慮した放射 EMI ノイズシミュレーション」, 平成 23 年電気学会産業応用部門大会, vol. 1, no. 159, pp. 699–702 (2011).
- (62) Y. Koyama, M. Tanaka, and H. Akagi, “Modeling and analysis for simulation of common-mode noises produced by an inverter-driven air conditioner,” *IEEE Trans. Ind. Appl.*, vol. 47, no. 5, pp. 2166–2174, Sep/Oct. 2011.
- (63) 玉手道雄, 佐々木達見子, 鳥羽章夫, 松本康, 和田圭二, 清水敏久, 「半導体電力変換装置に接続した EMI フィルタの減衰特性評価法」, 電学論 D, vol. 132, no. 7, pp. 727–735 (2012).
- (64) H. Bishnoi, A. C. Baisden, P. Mattavelli, and D. Boroyebich, “Analysis of EMI terminal modeling of switched power converters,” *IEEE Trans. Power Electron.*, vol. 27, no. 9, pp. 3924–3933, Sept. 2012.

- (65) 前川佐理, 津田純一, 葛巻淳彦, 松本脩平, 餅川宏, 久保田寿夫, 「高精度パワーデバイスモデルによる SiC インバータの EMI 解析」, 電学論 D, vol. 134, no. 4, pp. 461–467 (2014).
- (66) E. R. Pinilla, F. Morel, C. Vollaïre, and J. L. Schanen, “Modeling of a buck converter with a SiC JFET to predict EMC conducted emissions,” *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2246–2260, May 2014.
- (67) H. Bishnoi, P. Mattavelli, R. Burgos, and D. Boroyevich, “EMI behavioral models of DC-fed three-phase motor drive systems,” *IEEE Trans. Power Electron.*, vol. 29, no. 9, pp. 4633–4645, Sept. 2014.
- (68) 玉手道雄, 佐々木達見子, 林美和子, 佐竹修平, 鈴木明夫, 「半導体電力変換装置の周波数領域伝導ノイズ解析」, 平成 27 年電気学会全国大会, vol. 4, no. 102, pp. 170–171 (2015).
- (69) 小俣晋平, 清水敏久, 「家庭用太陽光発電用パワーコンディショナの入出力 EMI フィルタ設計手法」, 電学論 D, vol. 135, no. 12, pp. 1207–1216 (2015).
- (70) F. Y. Shih, D. Y. Chen, Y. P. Wu, and Y. T. Chen, “A procedure for designing EMI filters for AC line applications,” *IEEE Trans. Power Electron.*, vol. 11, no. 1, pp. 170–181, Jan. 1996.
- (71) A. Nagel, and R. W. De Doncker, “Systematic design of EMI-filters for power converters,” in *Proc. IEEE IAS Annual Meeting*, pp. 2523–2525, Oct. 2000.
- (72) T. Nussbaumer, M. L. Heldwein, and J. W. Kolar, “Differential mode input filter design for a three-phase buck-type PWM rectifier based on modeling of the EMC test receiver,” *IEEE Trans. Ind. Electron.*, vol. 53, no. 5, pp. 1649–1661, Oct. 2006.
- (73) K. Raggl, T. Nussbaumer, and J. W. Kolar, “Guideline for a simplified differential-mode EMI filter design,” *IEEE Trans. Ind. Electron.*, vol. 57, no. 3, pp. 1031–1040, Mar. 2010.
- (74) M. Hartmann, H. Ertl, and J. W. Kolar, “EMI filter design for a 1 MHz, 10 kW three-phase/level PWM rectifier,” *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1192–1204, Apr. 2011.
- (75) B. Toure, J. L. Schanen, L. Gerbaud, T. Meynard, J. Roudet, and R. Ruelland, “EMC modeling of drives for aircraft applications: modeling process, EMI filter optimization, and technological choice,” *IEEE Trans. Power Electron.*, vol. 28, no. 3, pp. 1145–1156, Mar. 2013.
- (76) S. Wang, F. C. Lee, D. Y. Chen, and W. G. Odendaal, “Effects of parasitic parameters on EMI filter performance,” *IEEE Trans. Power Electron.*, vol. 19, no. 3, pp. 869–877, May 2004.
- (77) S. Wang, F. C. Lee, W. G. Odendaal, J. D. Van Wyk, “Improvement of EMI filter performance with parasitic coupling cancellation,” *IEEE Trans. Power Electron.*, vol. 20, no. 5, pp.

1221–1228, Sep. 2005.

- (78) S. Wang, F. C. Lee, and J. D. Van Wyk, “Design of inductor winding capacitance cancellation for EMI suppression,” *IEEE Trans. Power Electron.*, vol. 21, no. 6, pp. 1825–1832, Nov. 2006.
- (79) M. L. Heldwein, and J. W. Kolar, “Winding capacitance cancellation for three-phase EMC input filters,” *IEEE Trans. Power Electron.*, vol. 23, no. 4, pp. 2062–2074, Jul. 2008.
- (80) 玉手道雄, 佐々木達見子, 林美和子, 勝又洋樹, 小高章弘: 「パワエレ機器が発生する放射電界強度の理論演算法」, 平成 29 年電気学会全国大会, vol. 4, no. 135, pp. 229–230 (2017).
- (81) Y. Zhang, S. Wang, and Y. Chu, “Investigation of radiated electromagnetic interference for an isolated high-frequency DC-DC power converter with power cables,” *IEEE Trans. Power Electron.*, vol. 34, no. 10, pp. 9632–9643, Oct. 2019.
- (82) 玉手道雄, 佐々木達見子, 鳥羽章夫, 田久保拓, パサンフェルナンド, 岡本健次: 「低ノイズ IGBT モジュールの開発」, 電学論 D, vol. 128, no. 7, pp. 926–932 (2008).
- (83) 吉岡康哉: 「EMC 新規制の動きと影響(150 kHz 以下規制)」平成 29 年電気学会産業応用部門大会, 1-OS2-5, 2017.
- (84) J. W. Kolar, U. Drofenik, J. Biela, M. L. Heldwein, H. Ertl, and T. Friedli, “PWM converter power density barriers,” SD Round 2007 Power Conversion Conference-Nagoya, pp. 9–29.
- (85) M. Kacki, M. S. Rylko, J. G. Hayes, and C. R. Sullivan, “Magnetic material selection for EMI filters,” in *IEEE Energy Convers. Cong. Expo.*, 2017, pp. 2350–2356.
- (86) A. Massarini, and M. K. Kazimierczuk, “Self-capacitance of inductors,” *IEEE Trans. Power Electron.*, vol. 12, no. 4, pp. 671–676, Jul. 1997.
- (87) S. W. Pasko, M. K. Kazimierczuk, and B. Grzesik, “Self-capacitance of coupled toroidal inductors for EMI filters,” *IEEE Trans. Electromagn. Compat.*, vol. 57, no. 2, pp. 216–223, Apr. 2015.
- (88) L. Dalessandro, F. S. Cavalcante, and J. W. Kolar, “Self-capacitance of high-voltage transformers,” *IEEE Trans. Power Electron.*, vol. 22, no. 5, pp. 2081–2092, Sep. 2007.
- (89) M. Kovacic, Z. Hanic, S. Stipic, S. Krishnamurthy, and D. Zarko, “Analytical wideband model of a common-mode choke,” *IEEE Trans. Power Electron.*, vol. 27, no. 7, pp. 3173–3185, Jul. 2012.
- (90) C. Cuellar, N. Idir, and A. Benabou, “High-frequency behavioral ring core inductor model,” *IEEE Trans. Power Electron.*, vol. 31, no. 5, pp. 3763–3772, May. 2016.
- (91) A. Ayachit, and M. K. Kazimierczuk, “Self-capacitance of single-layer inductors with

- separation between conductor turns,” *IEEE Trans. Electromagn. Compat.*, vol. 59, no. 5, pp. 1642–1645, Oct. 2017.
- (92) M. Bartoli, A. Reatti, and M. K. Kazimierzuk, “Modeling iron-powder inductors at high frequencies,” in *Conf. Rec. IEEE IAS Annu. Meeting, 1994*, vol. 2, pp. 1225–1232.
 - (93) M. L. Heldwein, L. Dalessandro, and J. W. Kolar, “The three-phase common-mode inductor: modeling and design issues,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 8, pp. 3264–3274, Aug. 2011.
 - (94) L. Dalessandro, W. G. Odendaal, and J. W. Kolar, “HF characterization and nonlinear modeling of a gapped toroidal magnetic structure,” *IEEE Trans. Power Electron.*, vol. 21, no. 5, pp. 1167–1175, Sep. 2006.
 - (95) T. Kato, K. Inoue, and D. Kagawa, “Lumped equivalent model synthesis for a passive element with frequency-dependent and/or temperature-dependent characteristics for EMC simulation,” in *Int. Power Electron. Motor Control Conf.*, 2009, pp. 963–969.
 - (96) I. Stevanovic, S. Skibin, M. Masti, and M. Laitinen, “Behavioral modeling of chokes for EMI simulations in power electronics,” *IEEE Trans. Power Electron.*, vol. 28, no. 2, pp. 695–705, Feb. 2013.
 - (97) C. R. Sullivan, and A. Muetze, “Simulation model of common-mode chokes for high-power applications,” *IEEE Trans. Ind. Appl.*, vol. 46, no. 2, pp. 884–891, Mar/Apr. 2010.
 - (98) C. Cuellar, N. Idir, and A. Benabou, “High-frequency behavioral ring core inductor model,” *IEEE Trans. Power Electron.*, vol. 31, no. 5, pp. 3763–3772, May. 2016.
 - (99) P. G. Blanken, and J. J. L. M. Van Vlerken, “Modeling of electromagnetic systems,” *IEEE Trans. Magn.*, vol. 27, no. 6, pp. 4509–4515, Nov. 1991.
 - (100) J. Allmeling, W. Hammer, and John Schonberger, “Transient simulation of magnetic circuits using the permeance-capacitance analogy,” in *Control and Modeling for Power Electronics (COMPEL)*, IEEE 13th Workshop, 2012.
 - (101) M. Bartoli, A. Reatti, and M. K. Kazimierzuk, “Modeling iron-powder inductors at high frequencies,” in *Conf. Rec. IEEE IAS Annu. Meeting, 1994*, vol. 2, pp. 1225–1232.
 - (102) M. J. Nave, “Power Line Filter Design for Switched Mode Power Supplies,” 2nd Edition. Mark Nave Consultants, 2010.
 - (103) F. G. Blockman, P. H. Dowling, and W. G. Steneck, “Dimensional effects resulting from a high dielectric constant found in a ferromagnetic ferrite,” *Physical Review*, vol. 77, no. 1, pp. 85–93, Jan. 1950.
 - (104) L. E. Lawwhite, and M. F. Schlecht, “Active filters for 1-MHz power circuits with strict

- input/output ripple requirements,” *IEEE Trans. Power Electron.*, vol. PE-2, no. 4, pp. 282–290, Oct. 1987.
- (105) S. Ogasawara, H. Ayano, and H. Akagi, “An active circuit for cancellation of common-mode voltage generated by a PWM inverter,” *IEEE Trans. Power Electron.*, vol. 13, no. 5, pp. 835–841, Sep. 1998.
 - (106) M. C. D. Piazza, G. Tine, and G. Vitale, “An improved active common-mode voltage compensation device for induction motor drives,” *IEEE Trans. Ind. Electron.*, vol. 55, no. 4, pp. 1823–1834, Apr. 2008.
 - (107) I. Takahashi, A. Ogata, H. Kanazawa, and A. Hiruma, “Active EMI filter for switching noise of high frequency inverters,” in *Proc. PCC’97 Conf.*, Nagaoka, Japan, pp.331–334, 1997.
 - (108) S. Wang, Y. Y. Maillet, F. Wang, D. Boroyevich, and R. Burgos, “Investigation of hybrid EMI filters for common-mode EMI suppression in a motor drive system,” *IEEE Trans. Power Electron.*, vol. 25, no. 4, pp. 1034–1045, Apr. 2010.
 - (109) S. Ohara, S. Ogasawara, M. Takemoto, K. Orikawa, and Y. Yamamoto, “A novel active common-noise canceler combining feedforward and feedback control,” in *Proc. IEEE Energy Convers. Cong. Expo.*, 2017, pp. 2469–2475.
 - (110) P. C. Murphy, T. C. Neugebauer, C. Brasca, and D. J. Perreault, “An active ripple filtering technique for improving common-mode inductor performance,” *IEEE Power Electron. Letters*, vol. 2, no. 2, pp. 45–50, Jun. 2004.
 - (111) K. Mainali, and R. Oruganti, “Design of a current-sense voltage-feedback common mode EMI filter for an off-line power converter,” in *Proc. Power Electron. Spec. Conf.* 2008, pp. 1632–1638.
 - (112) W. Chen, X. Yang, and Z. Wang, “An active EMI filtering technique for improving passive filter low-frequency performance,” *IEEE Trans. Electromagn. Compat.*, vol. 48, no. 1, pp. 172–177, Feb. 2006.
 - (113) M. Li, M. Shen, L. Xing, and W. Said, “Current feedback based hybrid common-mode EMI filter for grid-tied inverter application,” in *Proc. IEEE Energy Conver. Cong. Expo.*, 2012, pp. 1394–1398.
 - (114) D. Hamza, and P. K. Jain, “Conducted EMI noise mitigation in DC-DC converters using active filtering method,” in *Proc. Power Electron. Spec. Conf.*, 2008, pp. 188–194.
 - (115) M. C. D. Piazza, A. Ragusa, and G. Vitale, “An optimized feedback common mode active filter for vehicular induction motor drives,” *IEEE Trans. Power Electron.*, vol. 26, no. 11, pp. 3153–3162, Nov. 2011.
 - (116) M. L. Heldwein, H. Ertl, J. Biela, and J. W. Kolar, “Implementation of a transformerless common-mode active filter for offline converter systems,” *IEEE Trans. Ind. Electron.*, vol.

57, no. 5, pp. 1772–1786, May. 2010.

研究業績

学術論文

(査読有)

1. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「MnZn フェライトの寸法依存性とフィルタインダクタのインピーダンスとの関係についての実験的検討」, 電気学会論文誌 D, vol., no., pp. -, 2020 (掲載決定).
2. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa, and M. Tamate, “Common-Mode Voltage Attenuation of an Active Common-Mode Filter in a Motor Drive System Fed by a PWM Inverter,” *IEEE Transactions on Industry Applications*, vol. 55, no. 3, pp. 2721–2730, May/June 2019.
3. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「高周波三相コモンモードインダクタの巻線間に生じる浮遊容量の簡易推定法」, 電気学会論文誌 D, vol. 139, no. 3, pp. 339–347, 2019.
4. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「電力ケーブルの放射ノイズを抑制可能なアクティブコモンモードフィルタの提案」, 電気学会論文誌 D, vol. 137, no. 8, pp. 639–646, 2017. 【平成 30 年産業応用部門論文賞】

国際学会

(査読有)

1. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa and M. Tamate, “Experimental evaluation of the relationship between filter inductor impedances and dimensional resonances of MnZn ferrites,” *IEEE 4th International Future Energy Electronics Conference (IFEEEC 2019)*, Singapore, pp. -, Nov. 25–28, 2019.
2. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa and M. Tamate, “High-frequency noise suppression in a buck-converter system based on SiC devices,” *IEEE Energy Conversion Congress and Expo (ECCE 2019)*, Baltimore, Maryland, USA, pp. 2859–2866, Sept. 29–Oct. 27, 2019.
3. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa and M. Tamate, “A modeling technique for designing high-frequency three-phase common-mode inductors,” *IEEE Energy*

Conversion Congress and Expo (ECCE 2018), Portland, Oregon, USA, pp. 6600–6606, Sept. 23–27, 2018.

4. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa and M. Tamate, “A study on reduction techniques of a wideband common-mode voltage produced by a PWM inverter,” *The 2018 International Power Electronics Conference (IPEC2018–ECCE Asia)*, Niigata, Japan, pp. 3315–3322, May 2018.
5. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa and M. Tamate, “Common-mode voltage attenuation of an active common-mode filter in a motor drive system fed by a PWM inverter cables,” *The 20th International Conference on Electrical Machines and Systems (ICEMS 2017)*, #659, Sydney, NSW, Australia, August 2017. 【Best Paper Award (Third Price)】
6. S. Takahashi, S. Ogasawara, M. Takemoto, K. Orikawa and M. Tamate, “An active common-mode filter for reducing radiated noise from power cables,” *2017 IEEE 3rd International Future Energy Electronics Conference (IFEEEC2017–ECCE Asia)*, pp. 1753–1758, June 2017.

国内学会

(査読なし)

1. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司 : 「磁性材料の複素透磁率を考慮した単相コモンモードインダクタの回路シミュレーションモデル」, 令和元年半導体電力変換研究会, SPC-19-142, pp. 1–6, 2019.
2. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「フィルタインダクタのインピーダンスと磁性コアの寸法共鳴との関係についての実験的検討」, 令和元年電気学会産業応用部門大会 vol. 1, no. 1–43, pp. 199–204, 2019.
3. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「パワーエレクトロニクス機器におけるノイズ電流ループについての基礎検討」, 平成 31 年電気学会全国大会論文集 vol. 4, no. 4–152, pp. 249–250, 2019.
4. 小笠原悟司, 高橋翔太郎, 小原峻介, 竹本真紹, 折川幸司 : 「パワーエレクトロニクス機器における電磁ノイズのアクティブフィルタリング技術 –コモンモード等価回路に基づく解析・設計–」, 平成 30 年電気学会電子・情報・システム部門大会 no. MC7-5, pp. 1086–1092, 2018.

5. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「巻線間浮遊容量の簡易推定法を用いた高周波三相コモンモードインダクタの SPICE モデル」, 平成 30 年電気学会基礎・材料・共通部門大会 4-C-a2-3, pp. 135, 2018. 【優秀論文発表賞 (本部表彰)】
6. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「巻線間浮遊容量の簡易推定法を用いた高周波三相コモンモードインダクタのモデリング」, 平成 30 年電気学会産業応用部門大会 vol. 1, no. 1-70, pp. 261-266, 2018.
7. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「高周波三相コモンモードインダクタの SPICE シミュレーションモデル」, 平成 30 年半導体電力変換研究会, SPC-18-123, pp. 13-18, 2018.
8. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「高周波三相コモンモードインダクタに生じる巻線間浮遊容量の簡易推定法」, 平成 30 年電気学会全国大会論文集 vol. 4, no. 4-111, pp. 179-180, 2018.
9. 小笠原悟司, 高橋翔太郎, 小原峻介, 折川幸司, 竹本真紹 : 「EMI 低減技術の革新によるモータドライブの新展開 -電磁ノイズのアクティブフィルタリング技術-」, 平成 29 年電気学会産業応用部門大会講演論文集 vol.3, no. 3-S4-6, pp. 45-50, 2017.
10. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「アクティブコモンモードフィルタのコモンモード電圧減衰特性 -パッシブ EMI フィルタとの併用-」, 平成 29 年電気学会産業応用部門大会講演論文集 vol. 1, no. 1-8, pp. 121-124, 2017.
11. 高橋翔太郎, 小原峻介, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「アクティブコモンモードフィルタによるインバータコモンモード電圧の減衰特性」, 平成 29 年電気学会全国大会論文集 vol. 4, no. 4-136, pp. 231-232, 2017.
12. 高橋翔太郎, 小原峻介, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「アクティブコモンモードフィルタの三相 PWM インバータへの適用 -コモンモード電圧減衰特性-」, 電気学会電磁環境研究会資料, EMC-17-2, 2017. 【優秀論文発表賞 (基礎・材料・共通部門表彰)】
13. 高橋翔太郎, 小笠原悟司, 竹本真紹, 折川幸司, 玉手道雄 : 「電力ケーブルの放射ノイズを抑制可能なアクティブコモンフィルタ -コモンモード電圧低減効果の周波数特性-」, 平成 28 年電気学会産業応用部門大会講演論文集 vol. 1, no. 1-56, pp. 191-192, 2016.
14. 高橋翔太郎, 小笠原悟司, 竹本真紹, 松本康 : 「電力線の放射ノイズを抑制可能なアクティブコモンフィルタ」, 信学技報, vol. 116, no. 26, EMCJ2016-13, pp.23-28, 2016.

15. 高橋翔太郎, 小笠原悟司, 竹本真紹, 松本康 : 「ケーブルからの放射ノイズを抑制可能なアクティブコモンフィルタの実験的検証」, 平成 28 年電気学会全国大会論文集 vol. 4, no. 4-114, pp. 195–196, 2016.
16. 高橋翔太郎, 小笠原悟司, 竹本真紹 : 「急速充電器ケーブルの放射ノイズ抑制を目的としたアクティブコモンフィルタの提案」, 平成 27 年電気学会産業応用部門大会講演論文集 vol. 1, no. 1-3, pp. 451–452, 2015.

特許

1. 特開 2017-051085: アクティブノイズ抑制装置, 玉手道雄, 小笠原悟司, 高橋翔太郎, 竹本真紹

受賞歴

1. 2019 年 9 月 電気学会優秀論文発表賞 (本部表彰)
2. 2018 年 9 月 電気学会優秀論文発表賞 (基礎・材料・共通部門表彰)
3. 2018 年 8 月 電気学会産業応用部門論文賞
4. 2017 年 8 月 Best Paper Award (Third Price), The 20th International Conference on Electrical Machines and Systems (ICEMS 2017 Sydney)

謝辞

最後に、本論文をまとめるにあたり、お世話になった皆様に感謝の意を述べ、本論文の締めくくりとさせていただきます。

本論文は、筆者が北海道大学大学院情報科学研究科において遂行した研究成果を取りまとめたものである。

この間、北海道大学大学院情報科学研究院 システム情報科学専攻 システム融合学講座 小笠原悟司 教授には、6年間に渡り、研究を遂行するにあたっての適切な助言のみならず、論理的な問題解決方法、論文執筆、プレゼンなど、研究者としての基礎となる様々な面でのご指導ご鞭撻を賜りました。また、多くの国際会議などでの对外発表の場を与えてくださいましたことを、心より厚く御礼申し上げます。

また、北海道大学大学院情報科学研究院 システム情報科学専攻 システム融合学講座 竹本真紹 准教授には、ゼミを通じて、鋭いご指摘を何度も頂き、研究の中で不明瞭な点に何度も気づくことができました。また、私が研究者としての道を志すにあたり、その心構えを説いてくださいました。心より厚く御礼申し上げます。

北海道大学大学院情報科学研究院 折川 幸司 助教には、毎週行った高周波ゼミでの議論や、部品発注など、研究を遂行する上での様々な面でお世話になりました。ありがとうございます。

北海道大学大学院情報科学研究院 北 裕幸 教授には、多忙な中、本論文の副査を務めていただき、論文をまとめるにあたって有益なご助言をいくつも賜りました。心より感謝申し上げます。

富士電機株式会社 玉手道雄様には、共同研究を通じて大変お世話になりました。企業の研究者という視点から、なかなか大学の中にいるだけでは気づかない点について、多くの有益なご助言をいただきました。また、ご多忙な中、私の実験のために、電波暗室を使用させていただき、本論文をまとめるうえでの重要なデータを測定することができました。加えて、フェライトコアの加工など、無茶なお願いも快く引き受けていただきました。心より厚く御礼申し上げます。

筆者が在籍いたしました北海道大学情報科学研究科電気エネルギー変換研究室の秘書である村上永恵様には、毎日の研究室生活において、多大なご支援をいただきました。心より感謝申し上げます。

電気エネルギー変換研究室構成員の学生の皆様にも深く感謝の意を述べさせていた

できます。私の自分勝手な性格のために、大変大きなご迷惑をおかけしたことも数え切れませんが、日々の議論や、実験の補助など様々な面で助けていただきました。特に、石川光亮君、小原峻介君には、実験機器の提供など、本論文をまとめるうえで大変お世話になりました。また、綱田錬君は、私と同じくアカデミックの道を志すということもあり、日々、刺激しあい、切磋琢磨することができました。心より感謝申し上げます。

最後に、大変長きに渡った学生生活を様々な面で支え続けてくださった両親をはじめとする家族に心より感謝申し上げたいと思います。

本当にありがとうございました。