HOKKAIDO UNIVERSITY

Title	モータ駆動用インバータの電磁ノイズ抑制に関する研究
Author(s)	小原, 峻介
Degree Grantor	北海道大学
Degree Name	博士(工学)
Dissertation Number	甲第14594号
Issue Date	2021-03-25
DOI	https://doi.org/10.14943/doctoral.k14594
Doc URL	https://hdl.handle.net/2115/81472
Type	doctoral thesis
File Information	Shunsuke_Ohara.pdf

Hokkaido University Collection of Scholarly and Academic Papers : HUSCAP

北海道大学大学院情報科学研究科

[博士論文]

モータ駆動用インバータの
電磁ノイズ抑制に関する研究

Study on Suppression Technique of Electromagnetic Noise Generated by Inverters for Motor Drive Systems

令和 3 年 3 月

主指導教員　　小笠原　悟司　教授

提出者

専攻　　システム情報科学専攻

学生番号　　79185026

学生氏名　　小原　峻介

論文要旨

直流から任意周波数の交流に変換する電力変換器であるスイッチングインバータは，パワー半導体デバイスのスイッチング動作により変換を行うため，損失が非常に小さく高効率な変換を実現できる。省電力・高効率の観点から，インバータは広く普及しており，現代において必要不可欠な装置である。自動車や航空機といった移動体の電動化が進んでおり，インバータ機器の小型軽量化や信頼性の向上が強く求められている。

しかし，スイッチングインバータは，大電流をスイッチングする際に急峻な電圧・電流の変動が起こり，電磁ノイズを発生する。電磁ノイズにより周辺機器に電磁妨害(EMI: electromagnetic interference)を引き起こす恐れがある。そのため，これらの EMI を引き起こす電磁ノイズに対して，国際電気標準会議(IEC: International Electrotechnical Commission)によって国際規格が定められている。特に近年では，これまで一般的なインバータ機器に対して電磁ノイズの規制値が定められていなかった 150 kHz 以下の電磁ノイズについて，規制を新たに設けることが検討されている。この規制が定められた場合，今まで規制外だったスイッチング周波数(10 kHz～100 kHz 程度)の電磁ノイズも規制の対象となる。スイッチング周波数の電磁ノイズは非常に高レベルなため，抑制が困難である。また，インバータに用いられるパワー半導体デバイスの性能向上により，数 MHz 以上の高い周波数のインバータ電磁ノイズ対策が必要となりつつある。以上より，今後は 150 kHz 以下から数 MHz 以上の広い周波数帯域で，インバータ電磁ノイズの抑制が必要になると考えられる。現在，主に用いられるパッシブフィルタでは，このような広い周波数帯域にわたって電磁ノイズ抑制する場合，大型化と重量の増加が避けられない。

本論文の目的は，スイッチングインバータの代表的な適用先である交流モータ可変速駆動システムにおいて，広い周波数帯域で電磁ノイズ減衰効果が高く，小型軽量な電磁ノイズ対策手法を提案することである。アクティブコモンノイズキャンセラ(ACC)，高電圧インバータ対応ハイブリッド ACC，大電流インバータ用パッシブコモンノイズキャンセラ(PCC)の 3 手法について検討を行う。

インバータが発生する電磁ノイズの原因となるコモンモード(CM)電圧を検出し，その逆位相の電圧を加算することで CM 電圧を打ち消す，アクティブコモンノイズキャンセラ(ACC)が提案されており，原理的にはパッシブフィルタと同サイズでより高減衰量，広帯域の CM 電圧減衰性能を持つ。しかし，ACC の回路内部で発生するひずみ電圧が原因となり，CM 電圧の正確なキャンセルが行えず，CM 電圧減衰量は−20 dB 程度であった。本論文では ACC の CM 電圧減衰性能向上を検討する。空間ベクトルパルス幅変調(SVPWM)インバータに対応しつつ，ひずみ電圧発生原因であるエミッタフォロワの

回路数を半減し，CM 電圧減衰性能が向上した SVPWM 対応改良型 ACC を提案する。さらに，残留 CM 電圧をフィードバックし補償することで，CM 電圧減衰性能を向上させたフィードバック併用 ACC を提案する。

ACC に用いられるバイポーラトランジスタのコレクタ-エミッタ間電圧最大定格によって，ACC を適用できるインバータの電源電圧は 300 V 程度に制限される。自動車駆動用などの高出力インバータは一般に高い電源電圧であるため，従来の ACC は適用困難であった。そこで，CM 電圧検出回路に非零相チョークを用いて，バイポーラトランジスタを廃し高耐圧化を実現するハイブリッド ACC を提案する。

従来のパッシブフィルタや ACC は，インダクタやトランスに貫通構造を採用することが困難で，複数の巻線ターン数を必要とした。そのため，大きな巻線導体断面積を必要とする大電流インバータへの適用では，重量と体積の増加が避けられなかった。そこで，モータ配線側を貫通(1 ターン)，励磁巻線を 3 ターンとした CM トランスを，3 個用いる大電流インバータ用貫通型パッシブコモンノイズキャンセラ(PCC)を提案する。

ACC の CM 電圧減衰性能向上，高耐圧インバータへの ACC の適用，大電流インバータ用の貫通型 PCC の提案を行い，幅広い電圧・電流容量のモータ駆動用インバータにおける，電磁ノイズ抑制装置の性能向上，小型軽量化手法を明らかにする。

目次

目次　4
図目次　7
表目次　10
第 1 章 背景 12
1.1 研究背景 12
1.2 電磁ノイズ抑制法 14
1.3 研究目的 15
1.4 本論文の構成 16
第 2 章 モータ駆動用インバータにおける電磁ノイズ発生 18
2.1 可変速駆動システム 18
2.2 ディファレンシャルモードノイズとコモンモードノイズ 20
2.3 インバータが発生する電磁ノイズ 21
2.3.1 ディファレンシャルモードノイズ 21
2.3.2 コモンモードノイズ 22
2.3.3 インバータのスイッチング波形 22
2.4 伝導ノイズ 25
2.5 放射ノイズ 26
2.6 電磁ノイズ抑制法 27
2.6.1 スナバ回路 27
2.6.2 回路パターンの最適化 28
2.6.3 チョークコイル 29
2.6.4 EMI フィルタ 31
2.7 電磁ノイズシミュレーション 35
2.8 第 2 章のまとめ 35
第 3 章 アクティブコモンノイズキャンセラ(ACC) 36
3.1 アクティブフィルタ 36
3.2 アクティブコモンノイズキャンセラ(ACC)の動作原理 39
3.3 SVPWM 対応 ACC(ACC0) 42
3.3.1 SVPWM インバータ 42
3.3.2 動作原理 43
3.3.3 設計 44
3.4 SVPWM 対応改良型 ACC(ACC1) 46
3.4.1 動作原理 46

3.4.2 設計 47
3.4.3 製作 49
3.5 フィードバック併用型 ACC(ACC2) 50
3.5.1 動作原理 51
3.5.2 設計 53
3.5.3 製作 56
3.6 実験結果 57
3.6.1 実験システム 57
3.6.2 コモンモード電圧，コモンモード電流減衰性能実験 59
3.6.3 実験結果のまとめ 64
3.7 ヒートシンクが接地された場合の影響とその対策 65
3.7.1 実験結果 71
3.7.2 ヒートシンクが接地された場合の影響とその対策のまとめ 73
3.8 第 3 章のまとめ 75
第 4 章 高電圧インバータ対応ハイブリッド ACC 76
4.1 パッシブコモンノイズキャンセラ(PCC) 76
4.1.1 PCC の構成 76
4.1.2 非零相チョークの動作 77
4.1.3 PCC の動作原理 79
4.1.4 PCC による CM 電圧抑制 81
4.2 ハイブリッド ACC 82
4.2.1 ハイブリッド ACC の構成 82
4.2.2 ハイブリッド ACC の動作原理 83
4.2.3 シミュレーション結果 85
4.3 第 4 章のまとめ 88
第 5 章 大電流インバータ用貫通型 CM キャンセラ 89
5.1 モータ側 CM フィルタ 89
5.2 貫通型 PCC 92
5.2.1 鎖交磁束とコア断面積 93
5.2.2 励磁インダクタンスと励磁電流 93
5.2.3 コア断面積 94
5.3 貫通型 PCC の試作と実験結果 94
5.3.1 貫通型 PCC の設計と試作 94
5.3.2 CM 電圧低減効果 97
5.3.3 鉄損の簡易測定 99
5.4 第 5 章のまとめ 103

第 6 章 まとめ 104
6.1 本論文の結論 104
6.2 今後の展望 105
参考文献 106
謝辞 116

図目次

図 1-1　これから必要とされる電磁ノイズ対策 13
図 2-1　交流モータ可変速駆動システム 19
図 2-2　インバータ出力電圧，電流波形例 19
図 2-3　ノイズの伝播経路　(a)DM ノイズ　(b)CM ノイズ 20
図 2-4　ディファレンシャルモードにおける高周波電流発生 22
図 2-5　コモンモードノイズの発生(シミュレーション) 24
図 2-6　スイッチング波形のスペクトル 25
図 2-7　可変速駆動システムの伝導ノイズの測定図 26
図 2-8　コモンモード電圧の測定 26
図 2-9　スナバ回路　(a)C スナバ　(b)RC スナバ 28
図 2-10　スイッチング波形例(実測) 28
図 2-11　コモンモードチョークコイル(CMC) 29
図 2-12　CMC，DMC の可変速駆動システムへの適用 30
図 2-13　CMC とモータの回路図 30
図 2-14　CMC の巻線間寄生容量 31
図 2-15　CMC のインピーダンス 31
図 2-16　EMI フィルタの構成例 32
図 2-17　ノイズ電流のバイパス　(a)ディファレンシャルモード　(b)コモンモード 32
図 2-18　EMI フィルタと CMC による電磁ノイズ対策例 34
図 3-1　アクティブフィルタ検出部　(a)電圧検出型　(b)電流検出型 37
図 3-2　アクティブフィルタ補償部　(a)電圧補償型　(b)電流補償型 38
図 3-3　電流補償型アクティブフィルタを挿入した場合のコモンモード電流経路 38
図 3-4　インバータに接続された交流モータの回路図 39
図 3-5　図 3-4 のコモンモード等価回路図 39
図 3-6　ACC の動作原理図 40
図 3-7　ACC 回路図 41
図 3-8　SVPWM インバータの出力コモンモード電圧に含まれる三角波 42
図 3-9　SVPWM 対応 ACC(ACC0)の動作原理 44
図 3-10　SVPWM 対応 ACC(ACC0)回路図 44
図 3-11　SVPWM 対応改良型 ACC(ACC1)動作原理図 46
図 3-12　SVPWM 対応改良型 ACC(ACC1)回路図 48

図 3-13　SVPWM 対応改良型 ACC(ACC1)外観　左:表　右:裏 49
図 3-14　ACC1 ひずみ電圧シミュレーション回路 50
図 3-15　エミッタフォロワ，検出コンデンサで発生するひずみ電圧 51
図 3-16　フィードバック併用型 ACC(ACC2)動作原理図 53
図 3-17　フィードバック併用型 ACC(ACC2)回路図 54
図 3-18　A_2 周辺のみの動作原理図 54
図 3-19　図 3-18 を構成する回路図 55
図 3-20　フィードバック併用型 ACC 外観　左:表　右:裏 56
図 3-21　実験システム 58
図 3-22　コモンモード電圧，電流波形　フィルタ接続なし 59
図 3-23　コモンモード電圧，電流波形　CMC 接続 60
図 3-24　コモンモード電圧，電流波形　ACC1 接続 60
図 3-25　コモンモード電圧，電流波形　ACC2 接続 61
図 3-26　コモンモード電圧周波数解析結果　フィルタ無しと CMC の比較 62
図 3-27　コモンモード電圧周波数解析結果　フィルタ無しと ACC1 の比較 62
図 3-28　コモンモード電圧周波数解析結果　フィルタ無しと ACC2 の比較 63
図 3-29　ACC とモータの回路図 64
図 3-30　ACC とコモンモードトランスの回路図 64
図 3-31　ACC を適用したモータドライブシステムにおける浮遊容量 66
図 3-32　ACC を適用したモータドライブシステムのコモンモード等価回路 67
図 3-33　コモンモード等価回路の変形 67
図 3-34　Z_A のインピーダンスの大きさ(シミュレーション) 69
図 3-35　ACC の減衰量 (シミュレーション)　(a)S_d 導通時　(b)S_d 非導通時 70
図 3-36　フィルタを接続しない場合の CM 電圧波形 72
図 3-37　C_y 接続時の CM 電圧波形 72
図 3-38　ACC 接続時の CM 電圧波形 72
図 3-39　ACC と C_y 接続時の CM 電圧波形 72
図 3-40　CM 電圧波形の周波数解析結果 74
図 4-1　PCC 回路図 77
図 4-2　非零相チョークに発生する誘起電圧 78
図 4-3　非零相チョークにおける 3 つのコアの磁気等価回路 79
図 4-4　PCC の(a)DM 等価回路，(b)CM 等価回路 80
図 4-5　ハイブリッド ACC　回路図 82
図 4-6　ハイブリッド ACC　CM 等価回路 85
図 4-7　CM 電圧波形のシミュレーション結果 87
図 4-8　CM 電圧減衰量のシミュレーション結果 87

図 5-1　正弦波化フィルタ+CM フィルタ 91
図 5-2　パッシブコモンノイズキャンセラ(PCC) 91
図 5-3　貫通型 PCC 92
図 5-4　貫通型 PCC　試作機 96
図 5-5　貫通型 PCC　試作機　貫通穴 96
図 5-6　実験システム 98
図 5-7　実験結果　CM 電圧波形 98
図 5-8　CM 電圧周波数解析結果 99
図 5-9　CM トランス励磁電流，検出巻線誘起電圧 100
図 5-10　B-H カーブ　直流リンク電圧 565 V 時 101
図 5-11　B-H カーブ　直流リンク電圧 400 V 時 102

表目次

表 1-1　主なインバータ機器の電磁ノイズ規制 12
表 3-1　コモンモードトランス用リングコア諸元 45
表 3-2　コモンモードトランス設計値 45
表 3-3　2SC4615/2SA1772 諸元 45
表 3-4　シミュレーションにおける素子の値 68
表 4-1　シミュレーションにおける回路パラメータ 86

第1章 背景

1.1 研究背景

直流から任意周波数の交流に変換する電力変換器であるスイッチングインバータ(以下インバータと呼ぶ)は，現在広く普及している。パワー半導体デバイスのスイッチング動作により変換を行うため，損失が非常に小さく高効率な変換を実現できる。インバータは家電，産業機器，自動車，航空宇宙機器，電力インフラ機器といった様々な機器に用いられており，現代において必要不可欠な装置である。

しかし，インバータのスイッチング動作に起因する電磁ノイズの問題が存在する。電磁ノイズが他の回路に伝わり，誤動作が引き起こされる電磁妨害(EMI：electromagnetic interference)が発生する恐れがある[1]-[2]。電磁ノイズ発生量をエミッション，電磁ノイズに対する耐量をイミュニティと呼び, エミッションを抑制しイミュニティを高めることで EMI の発生を防ぐことができる。インバータは大きなエミッション発生源であるため，適切な電磁ノイズ抑制対策を施さなければならない。

電気機器内での EMI の防止だけでなく，近くに存在する電気機器間の EMI 発生も防がなければならない。そのために，電気機器からのエミッション，イミュニティの試験方法と限度値の国際規格が，国際電気標準会議(IEC: International Electrotechnical Commission)によって定められている。各国は国際規格を基準にした国内規格(日本の場合は JIS)を定めており，製品として電気機器を販売するためには，その国の規格を満たす必要がある。電磁ノイズには電源網などの電線を介する伝導ノイズ，電磁波が空間を介して伝わる放射ノイズがある。主なインバータ機器の電磁ノイズ規制を表 1-1 に示す。9 kHz から 150 kHz の周波数帯域には規制が存在しない。これは，150 kHz 以下の伝導ノイズの影響を受ける機器は無いと考えられているからである。しかしながら，スマートメータで用いられる電力線通信が，150 kHz 以下の伝導ノイズから悪影響を受けるという指摘がなされ，現在 IEC において規制を設けるか議論中である[3]。もしこの規制が定められれば，今まで規制外だったスイッチング周波数(10 kHz～100 kHz 程度)の伝導ノイズも規制の対象となる。スイッチング周波数の伝導ノイズは非常に高レベルなため，現在主流で使われている受動フィルタでは，減衰させることが困難である。

表 1-1　主なインバータ機器の電磁ノイズ規制

周波数帯域	9 kHz ～ 150 kHz	150 kHz ～ 30 MHz	30 MHz ～
規制対象	なし(議論中)	伝導エミッション	放射エミッション

また，近年インバータに用いられるパワー半導体デバイスは急速に性能が向上しており，スイッチング速度が高速化し，スイッチング損失と導通損失も減少している[2]。さらに SiC(シリコンカーバイド)や GaN(ガリウムナイトライド)などのワイドバンドギャップ半導体を使用した次世代パワー半導体デバイスも普及しつつある。パワー半導体デバイスのスイッチング速度が高速化し，スイッチング損失が減少すると，インバータのスイッチング周波数の高周波化が可能になる。スイッチング周波数の高周波化により，インダクタやトランスなどの受動素子の小型化が可能になり，スイッチングリプルの低減や制御の応答性の向上が達成できるため，小型かつ制御性の高い電力変換装置が実現できる[4]-[8]。

しかし，次世代パワー半導体デバイスの高速なスイッチング動作は，MHz 以上の高い周波数の電磁ノイズを増大させ，スイッチング周波数の高周波化は全周波数帯域において電磁ノイズを増加させる[9]-[17]。このような電磁ノイズの増大と広帯域化に対応し，EMI の発生を防止するためには，より電磁ノイズ減衰量が大きく高周波まで有効なノイズ対策が必要となる。

以上のように，今後は電磁ノイズ規制の変更により 150 kHz 以下の低い周波数，スイッチング速度の高速化，スイッチング周波数の高周波化により MHz 以上といった高い周波数で，インバータの電磁ノイズ対策が必要となる。図 1-1 にこれから必要となる電磁ノイズ対策を示す。

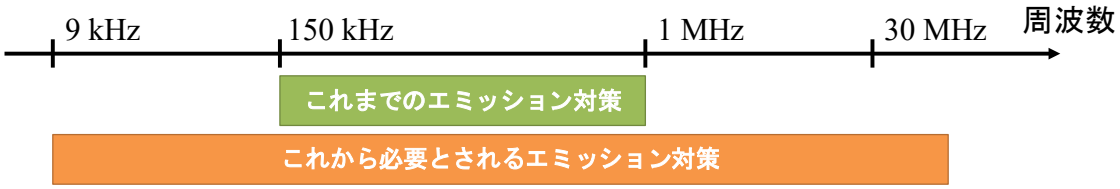


図 1-1　これから必要とされる電磁ノイズ対策

1.2 電磁ノイズ抑制法

インバータ機器の電磁ノイズ抑制法は，様々な手法が提案されている。パワー半導体デバイス直近にスナバ回路を設け，基板パターンと部品配置の最適化や，変調方式の工夫，多重インバータの制御法の応用でインバータの電磁ノイズを小さくする手法がある[18]-[24]。この手法は，追加コストが小さく電磁ノイズを低減できるが，電磁ノイズ低減量には限界がある。そのため実際の製品では，外付けのノイズ対策部品の追加が行われている[18]。ノイズ対策部品としては，インダクタンスとコンデンサを使用した，受動素子である EMI フィルタ[25]-[35]が代表的である。インダクタはノイズ電流の流れる経路のインピーダンスを上昇させ，電磁ノイズを抑制する。コンデンサはノイズ電流をバイパスし，電源ケーブルや通信ケーブルへの流出を防ぐことで，電磁ノイズを抑制する。

EMI フィルタによって，150 kHz 以下といった低い周波数の電磁ノイズを抑制するためには，より大きなインダクタを用いフィルタのカットオフ周波数を下げる必要がある。これは，EMI フィルタの大型化と高コスト化を招く。

更に，インダクタの巻線間浮遊容量や，磁性材料の周波数特性により，単一のインダクタで低い周波数から高い周波数まで電磁ノイズは抑制できない。そのため MHz 以上といった高い周波数の電磁ノイズ抑制には，複数の磁性材料を組み合わせた EMI フィルタが必要になる。これもやはり，EMI フィルタの大型化と高コスト化を招く。このように，受動フィルタのみで 1.1 章において述べた，これから必要とされる電磁ノイズ対策を行うためには，大型化と高コスト化が避けられない。

受動素子の小型化や低コスト化を目的とした，能動素子も使用したアクティブフィルタが提案されている[36]-[49]。補償電圧を加えて，ケーブルにノイズ電圧が現れないようにする電圧補償型と，補償電流を流し，ノイズ電流がケーブルに流出しないようにする電流補償型がある。電圧補償型アクティブフィルタの一方式として，ノイズ電圧，ノイズ電流の原因であるインバータのコモンモード電圧に，逆極性の電圧を加算しキャンセルする事で，インバータの電磁ノイズを抑制する，アクティブコモンノイズキャンセラ(ACC)が提案されている[50]-[56]。ノイズ電流をバイパスする EMI フィルタや，電流補償型アクティブフィルタと異なり，ACC はノイズ源そのものをキャンセルすることが特徴である。インバータを使用した代表的なシステムである交流モータ可変速駆動システムでは，EMI フィルタを電源ケーブルに挿入した場合，ノイズ電流がバイパスされて電源ケーブルには流出しなくなるが，モータケーブルに流れるノイズ電流は増大してしまう。ACC ではこのような問題は発生せず，電源ケーブル，モータケーブル両方に現れるノイズ電圧を抑制できる。

1.3 研究目的

本論文の目的は, スイッチングインバータの代表的な適用先である交流モータ可変速駆動システムにおいて, 広い周波数帯域で電磁ノイズ減衰効果が高く, 小型軽量な電磁ノイズ対策手法を提案することである。(1)アクティブコモンノイズキャンセラ(ACC), (2)高電圧インバータ対応ハイブリッド ACC, (3)大電流インバータ用貫通型パッシブコモンノイズキャンセラ(PCC)の 3 手法について検討を行う。以下に 3 手法についての詳細を示す。

(1)アクティブコモンノイズキャンセラ(ACC)　　インバータが発生する電磁ノイズの原因となるコモンモード(CM)電圧を検出し, その逆位相の電圧を加算することで CM 電圧を打ち消す, アクティブコモンノイズキャンセラ(ACC)が提案されており, 原理的にはパッシブフィルタと同サイズでより高減衰量, 広帯域の CM 電圧減衰性能を持つ。しかし, ACC の回路内部で発生するひずみ電圧が原因となり, CM 電圧の正確なキャンセルが行えず, CM 電圧減衰量は−20 dB 程度であった。本論文では ACC の CM 電圧減衰性能向上を検討する。ひずみ電圧の発生原因であるエミッタフォロワの回路数を, 従来研究における 2 回路から 1 回路に半減し, CM 電圧減衰性能を向上させた改良型 ACC を提案する。さらに, 改良型 ACC において依然として発生するひずみ電圧の低減を目的とする, フィードバック併用 ACC を提案する。フィードバック併用 ACC では, フィードバックする電圧を小振幅の残留 CM 電圧のみに絞ることで, 低コストながら高速動作可能なオペアンプをフィードバック回路に採用でき, 広帯域の CM 電圧減衰性能向上が達成できる。

(2)高電圧インバータ対応ハイブリッド ACC　　ACC に用いられるバイポーラトランジスタのコレクタ-エミッタ間電圧最大定格によって, ACC を適用できるインバータ電源電圧は 300 V 程度に制限される。自動車駆動用などの高出力インバータは一般に高い電源電圧であるため, 従来の ACC は適用困難であった。そこで, CM 電圧検出回路に非零相チョークを用いて, バイポーラトランジスタを廃し高耐圧化を実現するハイブリッド ACC を検討する。ハイブリッド ACC では, 非零相チョークの漏れインダクタンスによる残留 CM 電圧の発生を, フィードバック回路により補償し CM 電圧抑制性能の向上が可能である。

(3)大電流インバータ用貫通型 PCC　　従来のパッシブフィルタや ACC は, インダクタやトランスに貫通構造を採用することが困難で, 複数の巻線ターン数を必要とした。そのため, 大きな巻線導体断面積を必要とする大電流インバータへの適用は, 重量と体積の増加が避けられなかった。そこで, モータ配線側を貫通(1 ターン), 励磁巻線を 3 ターンとした CM トランスを, 3 個用いる貫通型 PCC を検討する。大電流が流れるモータ配線側が貫通であるため, 大電流インバータに適用しても巻線重量の増加が小さく体積も小さい。励磁巻線が 3 ターンであることと透磁率の高いコア材料を採用するため,

十分に大きな励磁インダクタンスが得られ，励磁電流が小さいことも特徴である。

ACC の CM 電圧減衰性能向上，高耐圧インバータへの ACC の適用，大電流インバータ用貫通型 PCC の提案を行い，幅広い電圧・電流容量のモータ駆動用インバータにおける，電磁ノイズ抑制装置の性能向上，小型軽量化手法を明らかにする

1.4 本論文の構成

本論文の構成を次に示す。

1 章：背景

2 章：モータ駆動用インバータにおける電磁ノイズ発生

モータ駆動用インバータにおける電磁ノイズ発生メカニズムについて説明する。電磁ノイズの主要因は，インバータが発生する CM 電圧であることを示し，CM 電圧抑制手法について複数取り上げる。次世代パワー半導体デバイスによって，スイッチング速度の高速化，スイッチング周波数の高周波数化が可能になるが，電磁ノイズの増大と広帯域化を招くことを述べる。

3 章：アクティブコモンノイズキャンセラ(ACC)の性能向上

受動素子に加え能動素子も併用することで，電磁ノイズ減衰効果の向上やフィルタサイズの低減を狙ったアクティブノイズフィルタについて説明する。次に，CM 電圧抑制手法の一つである ACC について構成，動作原理を述べる。空間ベクトル変調(SVPWM)インバータに ACC を適用する際に問題となる，CM トランスの磁束飽和に対策した，SVPWM 対応 ACC(ACC0)の従来研究について紹介する。

従来の SVPWM 対応 ACC(ACC0)が，エミッタフォロワを 2 回路必要とするのに対し，エミッタフォロワ 1 回路で SVPWM に対応しひずみ電圧の悪影響を半減した ACC(ACC1)を提案する。さらに，ACC1 でも依然として発生するエミッタフォロワ 1 回路のひずみ電圧を，フィードバック回路によって補償し，CM 電圧減衰性能を向上させたフィードバック制御併用 ACC(ACC2)を提案する。ACC0，ACC1，ACC2 の動作原理を説明し，実機実験結果により，ACC の CM 電圧減衰性能を比較評価する。最後に，パワー半導体デバイス-接地線間の浮遊容量が，モータ側の対地浮遊容量に対して無視できるほど小さくない場合の，ACC の CM 電圧減衰性能低下について検討を行う。直流リンク-ヒートシンク間に Y コンデンサを追加する対策法を提案し，シミュレーションと実機実験により評価する。

4 章：高電圧インバータ対応ハイブリッド ACC

非零相チョークを CM 電圧検出回路に使用する，パッシブコモンノイズキャンセラ(PCC)の従来研究について述べる。従来の PCC は，CM 電圧検出回路にバイポーラトランジスタを用いないため，300 V 以上の高電圧インバータに対応できる。しかし，非零相チョークと CM トランスの漏れインダクタンスに起因して残留 CM 電圧が発生し CM

電圧減衰性能が低下することを示す。PCC にフィードバック回路を組み合わせ，漏れインダクタンスに起因する残留 CM 電圧発生を補償する，ハイブリッド ACC を提案し，CM 電圧減衰性能が向上することを示しシミュレーションにより評価する。

5 章：大電流インバータに適用可能な貫通型パッシブコモンノイズキャンセラ

従来研究において，ACC や PCC は複数巻数の CM トランスを用いていた。大電流インバータでは導体断面積が大きいため，重量増加と製造性の問題から複数巻数のトランスやインダクタの利用が困難であり，ACC や PCC の適用は難しかった。巻数比 3:1 のトランスを 3 つ用い，トランスに透磁率の高いコア材料を用いることで，大電流が流れるモータ巻線側を貫通(1 ターン)構造とした貫通型 PCC を提案する。貫通型 PCC の動作原理を説明し，シミュレーションと実機実験結果により，貫通型 PCC の CM 電圧減衰性能を評価する。

6 章：まとめ

幅広い電圧・電流容量のモータ駆動用インバータにおける，電磁ノイズ抑制装置の性能向上，小型軽量化についてまとめ，今後の展望について述べる。

第2章 モータ駆動用インバータにおける電磁ノイズ発生

本論文において対象とする，インバータ利用機器について説明し，インバータが発生する電磁ノイズの種類と発生原理について述べる。現在広く使われている，受動素子のみを用いた電磁ノイズ抑制法についてまとめる。

2.1 可変速駆動システム

本研究で対象とするインバータ使用機器である，可変速駆動システムを図 2-1 に示す。三相交流電源に駆動システムが接続されており，モータに可変振幅可変周波数の電流を流すことで, 可変速駆動を実現する。駆動システムでは, 図中に示される整流器と，直流リンクコンデンサ C_{dc} で交流電圧を直流電圧に変換する。パワー半導体デバイス(図中では MOSFET)で構成されるインバータで再び交流に変換する。図 2-2 にインバータの出力線間電圧波形と，電流波形の一例を示す(一相分)。電圧波形はパルス密度変調(PWM)波形であり, モータの巻線インダクタンスによって平滑化された正弦波の電流が流れ，モータが駆動される。このように，インバータは大振幅(インバータ直流リンク電圧と等しい)で高速(数百 ns)に変化する電圧を出力するため，大きな電磁ノイズ源となる[1]-[2]。

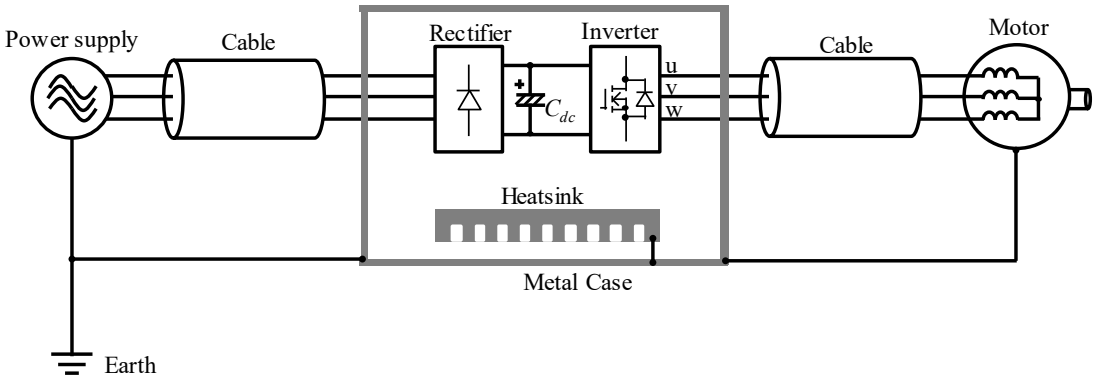


図 2-1　交流モータ可変速駆動システム

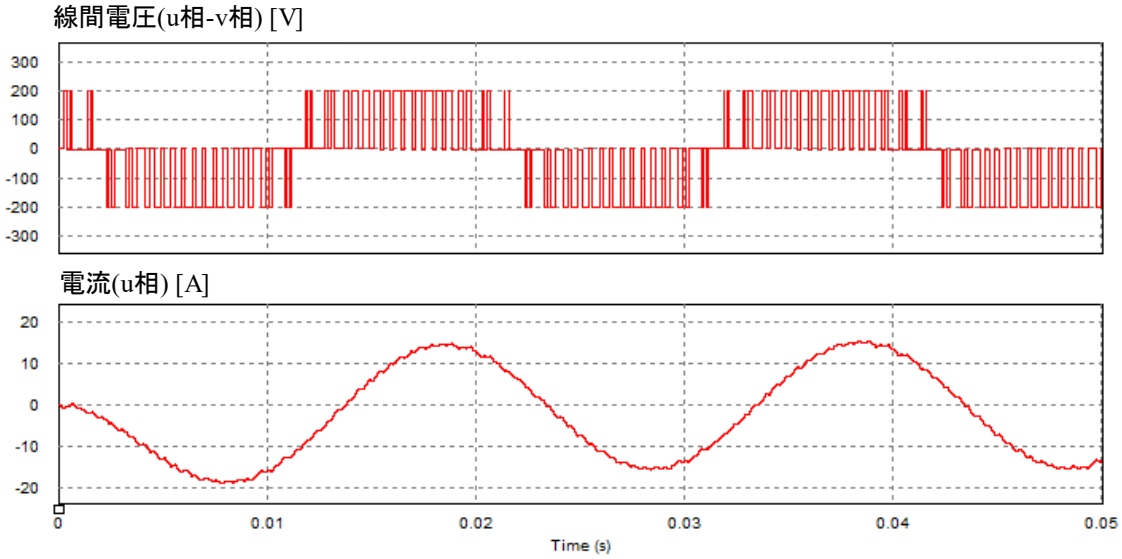
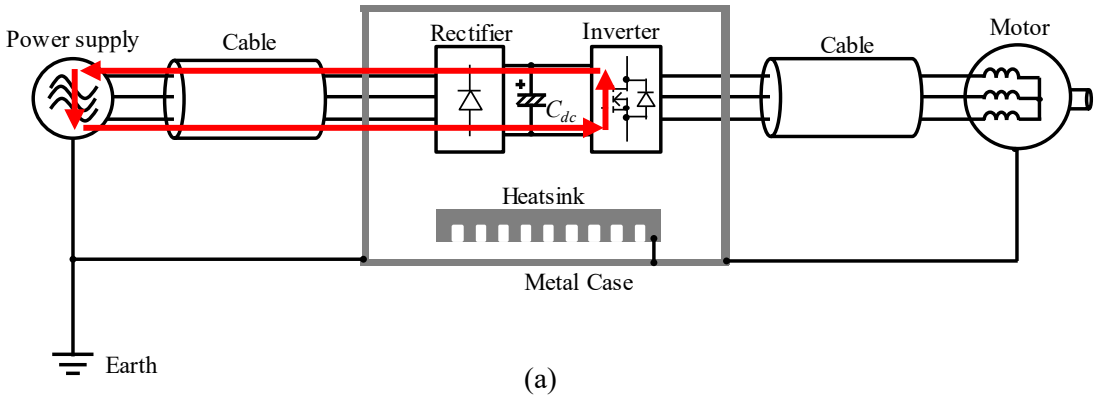


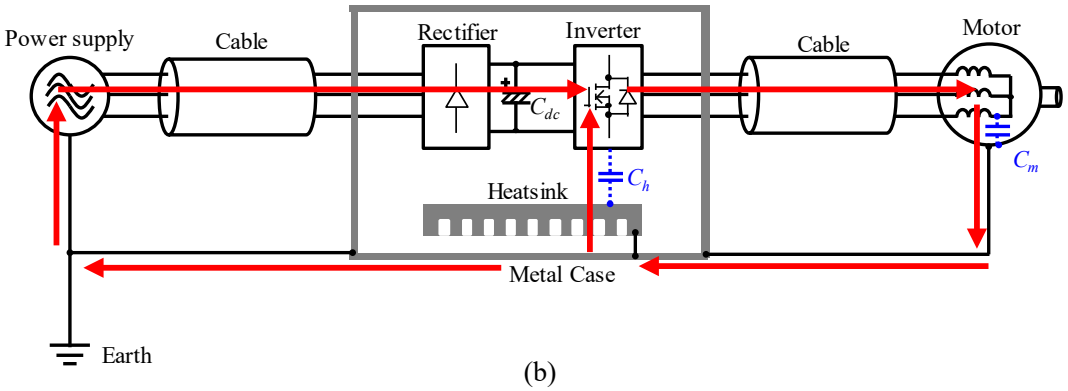
図 2-2　インバータ出力電圧，電流波形例

2.2 ディファレンシャルモードノイズとコモンモードノイズ

インバータの発生するノイズには，伝播経路の違いにより，ディファレンシャルモード(DM)ノイズとコモンモード(CM)ノイズに分けられる。図 2-3(a)に DM ノイズの伝播経路，図 2-3(b)に CM ノイズの伝播経路を示す。図 2-3(a)に示すように，電源側，またはモータ側ケーブルを通り，同一ケーブルで戻ってくるのが DM ノイズの伝播経路である。ケーブルの各相の導線は撚られており，数 mm の距離しか離れていないため，この伝播経路のループ面積は小さい。



(a)



(b)

図 2-3　ノイズの伝播経路　(a)DM ノイズ　(b)CM ノイズ

図 2-3(b)には，パワー半導体デバイス，ヒートシンク間浮遊容量 C_h と，モータ巻線，モータケース間浮遊容量 C_m が示されている。図 2-3(b)に示すように，電源側，モータ側ケーブルを分散して流れ，C_h や C_m によって接地線に流れ込むのが CM ノイズの伝播経路である。DM ノイズと異なり，伝播経路のループ面積が大きい。モータケースを接地しなければ，モータ側には CM ノイズは伝播しない。しかしながら，感電の危険性を防ぐためには，モータを接地せざるを得ない。一方でヒートシンクは，人が触れられないように保護できれば，接地しないという選択肢もある。しかしながら，大型インバータではヒートシンクも大型，大重量になるため，金属筐体から絶縁してヒートシンクを固定するのは困難になる。ヒートシンクの接地の有無による，ACC の電磁ノイズ減衰特性の変化については，3.7 章において述べる。

2.3 インバータが発生する電磁ノイズ

2.3.1 ディファレンシャルモードノイズ

インバータの電磁ノイズのうち，DM ノイズの発生について述べる。モータに三相正弦波電流が流れているとき，三相まとめたパワー半導体デバイスには直流側からスイッチング周波数で階段状に変化する電流が流れる。また，寄生インダクタンスや浮遊容量に起因して，パルス状の高周波電流も流れる。図 2-4 に DM における高周波電流発生の原理の図を示す。パワー半導体デバイスの浮遊容量や，モータケーブルの導線間容量 C_s が存在する。図中の w 相インバータ出力電圧 v_w は，急峻に変化する PWM 波形であり，この電圧が C_s に印加される。このため図中の DM ノイズ電流 i_d には，スイッチング動作のたびにパルス状の波形が現れる。これらのスイッチング周波数で階段状に変化する電流とパルス状の高周波電流は，インバータの直流部(直流リンク)に接続された大容量のコンデンサによって，大部分は平滑化される。平滑化されず電源側に流出した電流が，DM ノイズの発生原因となる。

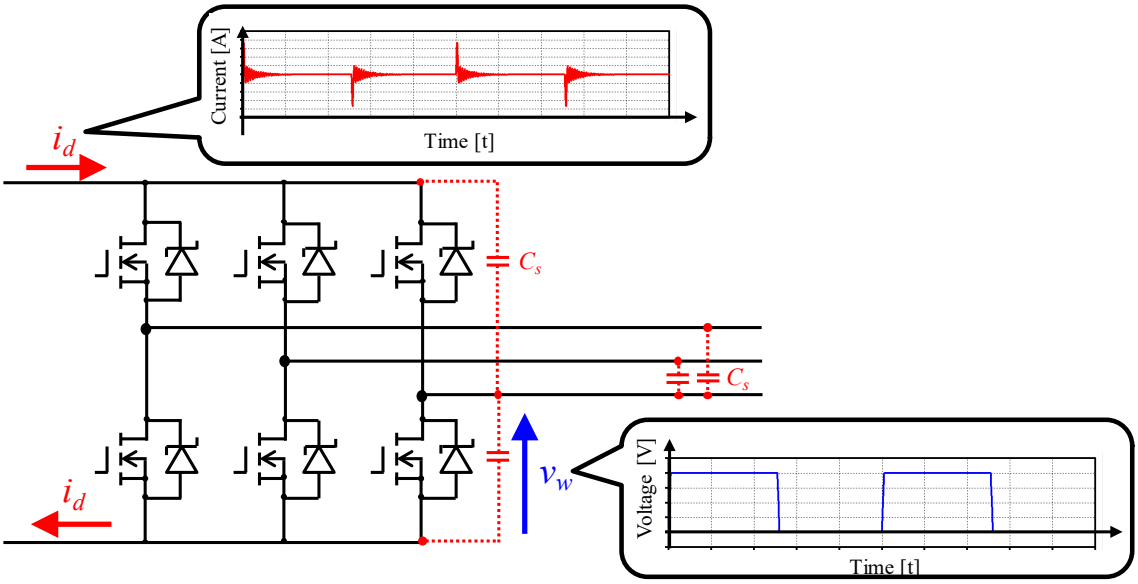


図 2-4　ディファレンシャルモードにおける高周波電流発生

2.3.2 コモンモードノイズ

インバータの電磁ノイズのうち，CM ノイズの発生について述べる。図 2-5 に CM ノイズの発生の原理の図を示す。図 2-5(a)において，v_u，v_v，v_w はそれぞれ u 相，v 相，w 相と接地線間の電圧である。図中 v_{cm} で示される，モータ中性点，接地線間電圧は，各相のモータ巻線インダクタンスが等しいことから

$$v_{cm} = \frac{v_u + v_v + v_w}{3} \tag{2-1}$$

となる。この v_{cm} はモータケース間浮遊容量 C_m に印加されるため，パルス状の CM 電流 i_{cm} が流れる。この電流が CM ノイズの原因となる。この i_{cm} が電源網に流出すると伝導ノイズとなる。また，2.2 章で述べたように電流が大きなループで流れるため，電磁放射が発生し放射ノイズの発生源となる。v_{cm} は CM ノイズの原因となるため，CM 電圧と呼ばれる。

図 2-5(b)は，v_u，v_v，v_w，v_{cm}，i_{cm} の，インバータ直流リンク電圧 200 V，スイッチング周波数 100 kHz における動作波形例である。v_u，v_v，v_w は PWM 波形となっており，v_{cm} は式 2-1 で示されるように，v_u，v_v，v_w の平均値となっている。v_{cm} は，インバータ直流リンク電圧と等しい振幅で，スイッチング周波数で階段状に変化する波形である。この v_{cm} が変化するたびにパルス状の i_{cm} が流れる。

2.3.3 インバータのスイッチング波形

2.3.1 章，2.3.2 章で述べたように，DM ノイズ，CM ノイズの発生要因は，インバータ

の PWM スイッチング波形である。浮遊容量にスイッチング波形が印加されノイズ電流が流れるため，ノイズ電流のスペクトルはスイッチング波形のスペクトルに依存する。

スイッチング時間とスイッチング周波数を変えた，スイッチング波形のスペクトルを図 2-6 に示す。スイッチング時間 500 ns，周波数 10 kHz の波形と，スイッチング時間 50 ns，周波数 100 kHz の波形のスペクトルを比較している。スイッチング周波数を Si デバイスで一般的な 10 kHz から，10 倍の 100 kHz にすると，−20 dB/oct でスペクトルが減衰を始める周波数が，10 kHz から 100 kHz へと高くなっている。さらに，スイッチング時間を 10 分の 1 の 50 ns にすると，スペクトルの減衰が−20 dB/oct から−40 dB/oct に変化する周波数も，約 1 MHz から約 10 MHz へと高くなる。このため，100 kHz 以上の周波数全域でスペクトルの振幅が増加し，1 MHz 以上の周波数では特に増加する。SiC デバイスは Si デバイスに比べ，より高速にスイッチングし，スイッチング損失の低減によりスイッチング周波数を高周波化できる。しかし，Si デバイスのスイッチング速度，周波数を 500 ns，10 kHz，SiC デバイスのスイッチング速度，周波数を 50 ns，100 kHz と想定すると，図 2-6 より 10 MHz といった高い周波数でもスペクトルが減衰せず SiC デバイスの方が 40 dB 高い値となる。

このように，SiC デバイスが普及しスイッチング周波数が高周波数になると，スイッチング波形の高域成分は大幅に増大し，ノイズ電流の高域成分も同様に増大する[9]-[17]。

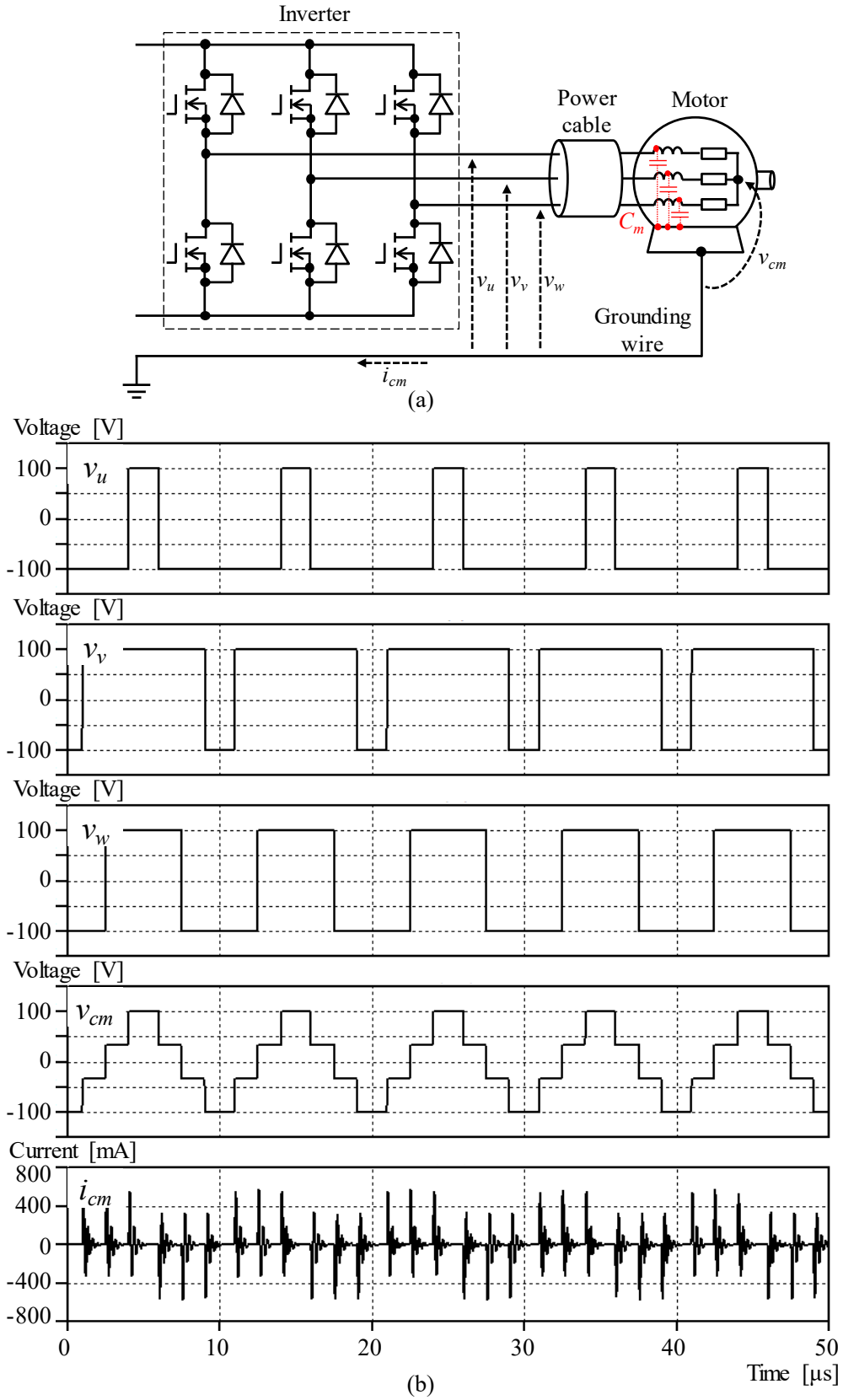


図 2-5　コモンモードノイズの発生(シミュレーション)

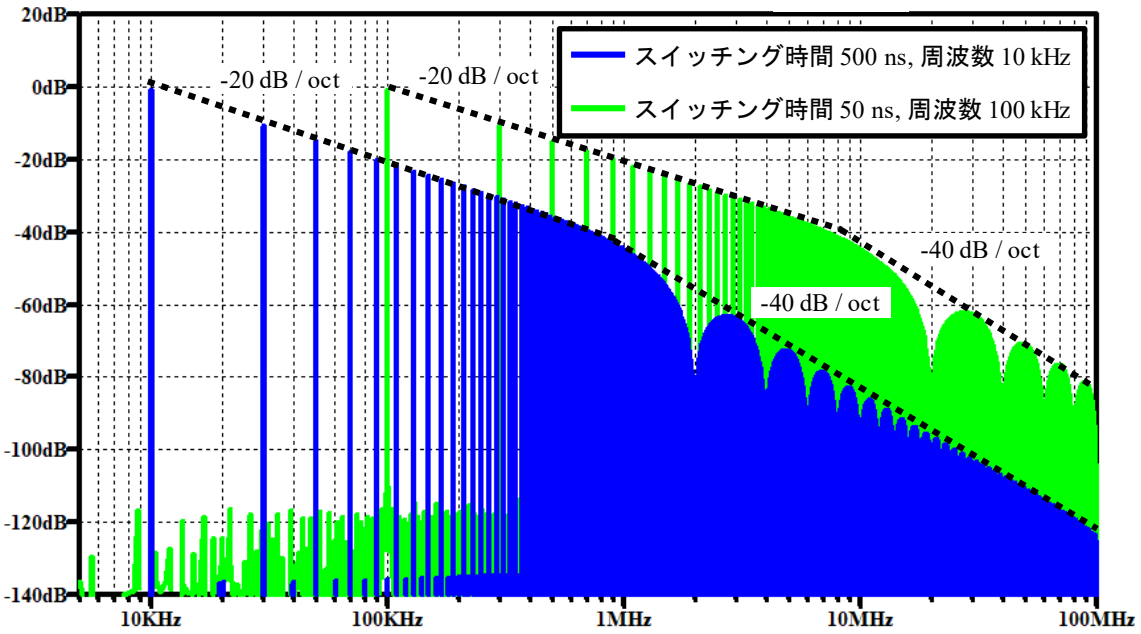


図 2-6　スイッチング波形のスペクトル

2.4 伝導ノイズ

伝導ノイズを定量的に評価する方法として，国際規格である CISPR において LISN(Line Impedance Stabilization Network)による雑音端子電圧を用いた測定法が定められている。図 2-7 に可変速駆動システムの伝導ノイズの測定図を示す。

LISN は図のように電源と測定対象機器の間に接続される。LISN の役割は電源側から侵入するノイズを遮断し，測定対象機器からみた電源のインピーダンスを規定値に安定させることである[2]。モータ接地線を流れる CM 電流 i_{cm} が測定機器の終端抵抗を流れ雑音端子電圧 v_n が発生する。雑音端子電圧をスペクトラムアナライザで測定することで伝導ノイズを評価する。電磁ノイズの規制値も定められており，機器の種類，設置される場所などにより異なる値となっている。

雑音端子電圧による伝導ノイズの評価は，規定された電波暗室で，規定された配置で行わければならない[2]。そのため，電磁ノイズ評価用の測定サイトを借りての評価が行われている。

また，伝導ノイズの評価として，電磁ノイズの原因となる CM 電圧の測定がある[2]。本論文では，モータ側ケーブルに，各相に同容量のコンデンサを接続し，CM 電圧の測定を行っている。CM 電圧の測定図を図 2-8 に示す。C_{det} によりモータ側 CM 電圧 v_{cm} を測定している。

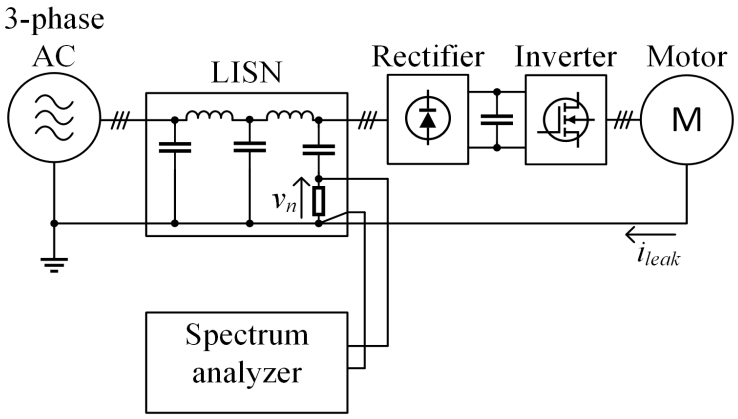


図 2-7　可変速駆動システムの伝導ノイズの測定図

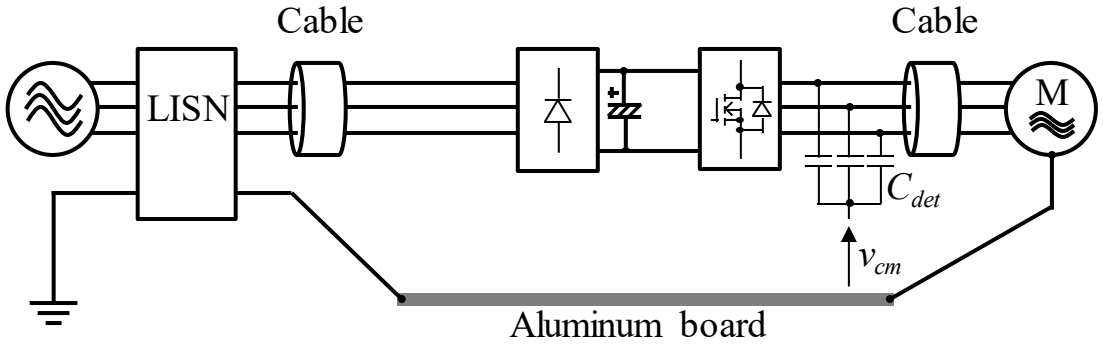


図 2-8　コモンモード電圧の測定

2.5 放射ノイズ

放射ノイズを定量的に評価する方法も，国際規格である CISPR において，電波暗室またはオープンサイトにおける試験方法が規定されている[2]。CISPR の規定では，金属大地面から 0.8 m の非導通性の机の上の回転台に供試機器を設置し，機器から 3 m(大きさにより 10 m)の距離にアンテナを設置する。アンテナ高は 1m から 4m の間で移動し，各周波数において最大値をその周波数の放射ノイズレベルとする。電磁ノイズの規制値も定められており，機器の種類，設置される場所などにより異なる値となっている。

2.6 電磁ノイズ抑制法

代表的なインバータの電磁ノイズ抑制法について述べる。受動素子を用いた対策法について説明し，能動素子を用いたアクティブフィルタについては第 3 章にて述べる。

2.6.1 スナバ回路

スナバ回路とは，インバータのパワー半導体デバイスの直近に，コンデンサや抵抗を並列接続し，ノイズ電流を吸収する回路である。図 2-9 に代表的なスナバ回路を示す。図 2-9 は，インバータの一相分のスイッチング回路と，直流リンクコンデンサ部分を示している。図において，C_{dc} は直流リンクコンデンサ，E_{SL} は直流リンクコンデンサの等価直列インダクタンス，ESR は等価直列抵抗，$C_{snubber}$，$R_{sunbber}$ はスナバ用コンデンサ，抵抗である。L_s はスナバ回路とパワー半導体デバイスの間に存在する配線インダクタンスである。

直流リンクコンデンサは，スイッチング電流と直流リンク電圧を十分に平滑するため大容量が求められる。大容量コンデンサ(電解コンデンサ，フィルムコンデンサなど)は構造的に等価直列インダクタンス，等価直列抵抗が大きく[2][18]，さらにパワー半導体デバイス直近に配置することが難しいため，スイッチング動作のたびに流れる DM ノイズ電流の高周波成分は吸収できない。そこで，高周波特性の良いコンデンサを，スイッチ素子直近に接続するスナバ回路が用いられる。セラミックコンデンサなどの等価直列インダクタンスが小さいコンデンサが，スナバコンデンサとして用いられる。図 2-9(a) はコンデンサのみを用いた C スナバ回路であるが，(b)は抵抗も用いた RC スナバである。配線インダクタンス L_s が無視できない場合，C スナバには大きな共振電流が流れる。この共振電流はサージ電圧を引き起こし，コンデンサを加熱させる。共振電流を抑えるために抵抗をスナバコンデンサに直列に挿入したのが RC スナバ回路である。スナバ回路と直流リンクコンデンサにより，DM ノイズ電流の大部分は吸収され，電源に流出する電流は僅かである。

2.6.2 回路パターンの最適化

回路パターンの最適化による電磁ノイズ抑制も提案されている。スナバコンデンサ，バイパスコンデンサの配置の最適化や，大きなノイズ電流が流れる配線を他の配線から離すことなどが行われている[18]。

スイッチング回路周辺には配線インダクタンスが存在しており，配線やパワー半導体デバイスの寄生容量と共に，スイッチング波形に共振を発生させる原因となる。図 2-10 にインバータ出力電圧の波形例を示す。直流リンク電圧 200 V での動作波形であり，約 100 ns で電圧が 0 V から 200 V に変化している。スイッチング中に，周期約 50 ns の共振が発生している。この共振は大きな電磁ノイズを発生させるため，基板パターンを最適化し，配線インダクタンスを低減する研究が行われている。

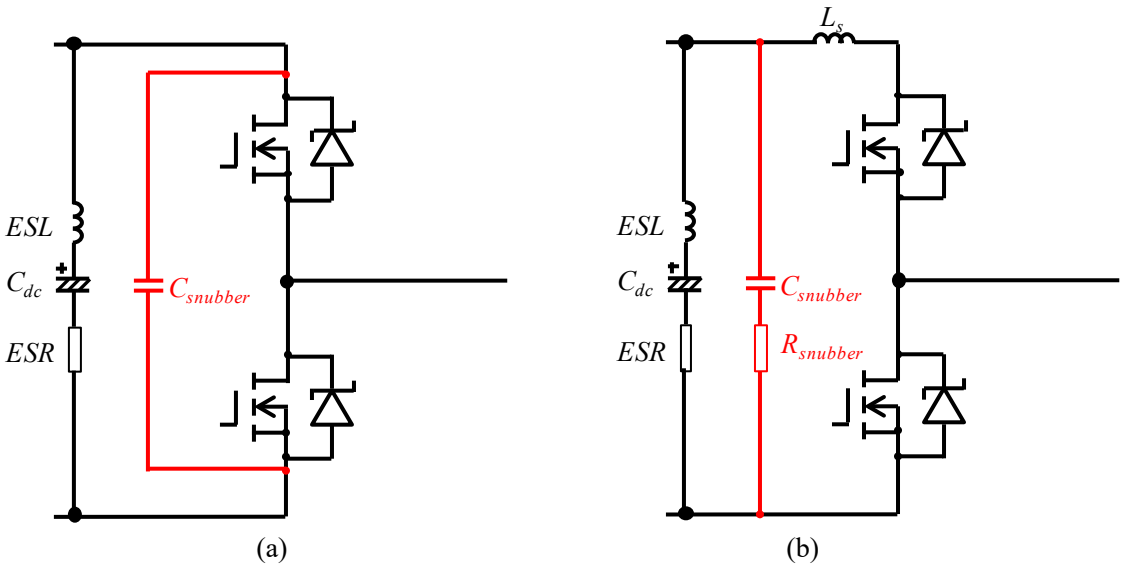


図 2-9　スナバ回路　(a)C スナバ　(b)RC スナバ

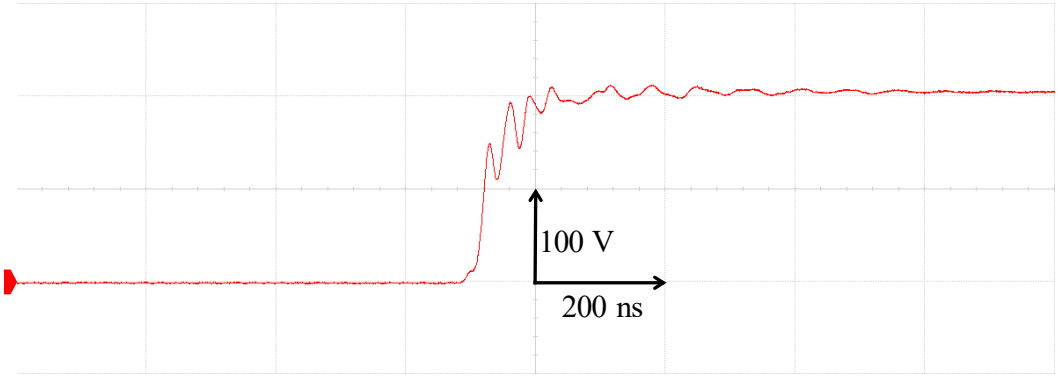


図 2-10　スイッチング波形例(実測)

2.6.3 チョークコイル

ノイズ電流を抑制するためのインダクタをチョークコイルと呼ぶ。DM ノイズ電流を抑制する，DM チョークコイル(DMC)と，CM ノイズ電流を抑制する，CM チョークコイル(CMC)[57]-[68]がある。

DMC は，大電流が流れる電源ケーブルやモータケーブルに挿入されるため，ギャップを設け，大きなコア断面積を持つなどの，磁気飽和が起こりにくい構造となっている。

CMC は DM 電流に対してはインダクタンスが理想的にはゼロであり，CM 電流に対してはインダクタンスを持つチョークコイルである。図 2-11 に CMC の DM 電流と CM 電流に対する振る舞いを示す。DM 電流に対してインダクタンスを持たないため，モータ駆動電流や電源電流は CMC のコア内部に磁束を作らない。CM 電流のみが磁束を作るため，コア断面積が小さくても磁束飽和をおこしにくい。実際の CMC は，DM 電流が作る磁束は完全には打ち消されないため，わずかな漏れインダクタンスを持つ。

DMC，CMC を可変速駆動システムに挿入した例を図 2-12 に示す。モータ側ケーブル及び電源ケーブルに挿入され，モータ側 CM 電圧と，系統側 CM 電圧を低減することができる。

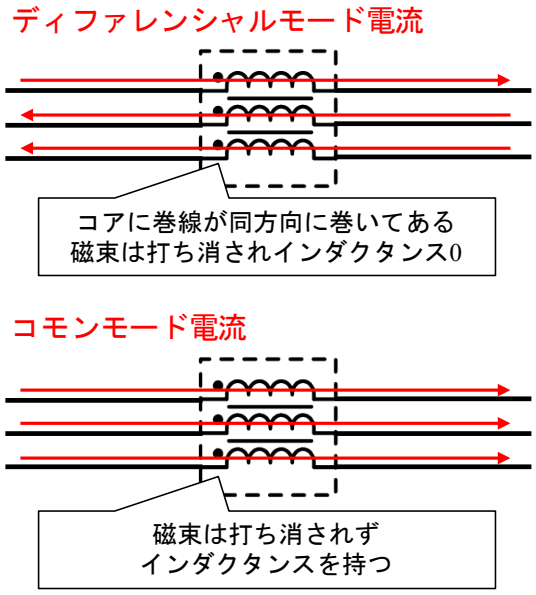


図 2-11　コモンモードチョークコイル(CMC)

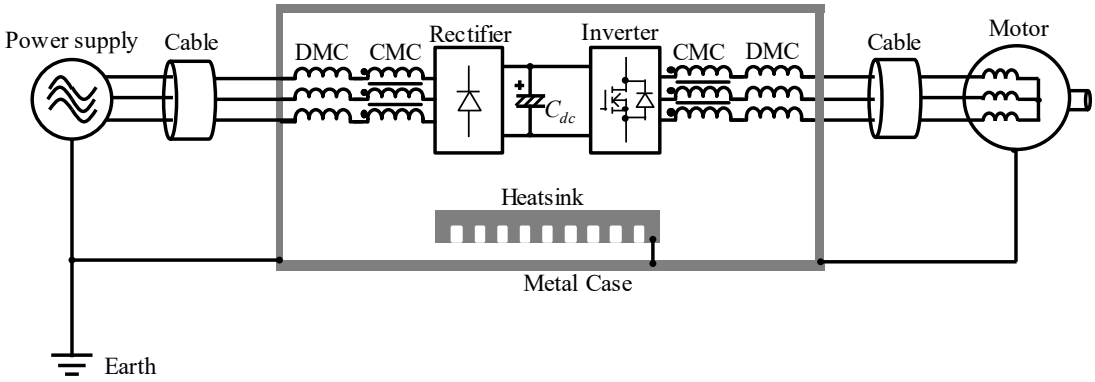


図 2-12　CMC，DMC の可変速駆動システムへの適用

インバータ, モータ間に CMC を接続した場合の, CMC と AC モータの回路図を図 2-13 に示す。L は CMC のインダクタンス，C はケーブル接地線間の浮遊容量と，巻線接地線間の浮遊容量の和である。モータ側 CM 電圧 v_{cm} は，CMC のインダクタンスと浮遊容量が構成するローパスフィルタによって減衰する。減衰が始まるカットオフ周波数 f は

$$f = \frac{1}{2\pi\sqrt{LC}} \tag{2-2}$$

で表される。150 kHz 以下の CM 電圧を減衰させるためには，カットオフ周波数 f をより低い周波数に引き下げる必要があり，式 2-2 より，L を大きくしなければならない。これは大型化と高コスト化を招く。

また，図 2-14 に示すように CMC には巻線間浮遊容量 C が存在する。理想的なリアクトルは周波数に比例してインピーダンスが大きくなるが，浮遊容量が存在するため，図 2-15 に示すように共振周波数以上のインピーダンスは低下してしまう。MHz 以上の CM 電圧を減衰させるためには，巻線間寄生容量を小さくして，共振周波数をより高くする必要がある。巻線間寄生容量を小さくするには巻線密度を下げる必要があり，これは CMC の大型化を招く。このように, 広い周波数帯域での電磁ノイズ抑制のためには, CMC のサイズ，重量，コストの増加が避けられない。

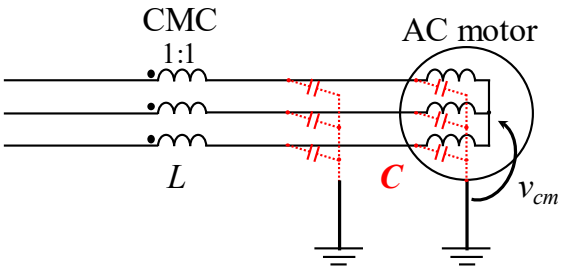


図 2-13　CMC とモータの回路図

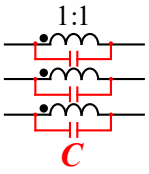


図 2-14　CMC の巻線間寄生容量

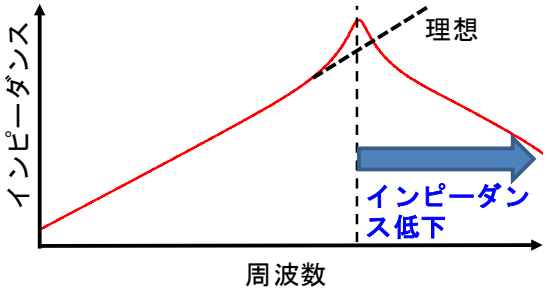


図 2-15　CMC のインピーダンス

2.6.4 EMI フィルタ

チョークコイルにコンデンサを組み合わせ，フィルタを構成したのが EMI フィルタである[25]-[35]。EMI フィルタの構成例を図 2-16 に示す。EMI フィルタは CMC, DMC と，相間に挿入される X コンデンサ C_x, 各相と接地線間に挿入される Y コンデンサ C_y で構成される。DMC は省略され，CMC の漏れインダクタンスで代替することがある。図 2-17 にノイズ電流のバイパス経路を示す。(a)は DM ノイズ電流の経路であり，EMI フィルタによってノイズ電流が電源側に流出せず, X コンデンサでバイパスされてインバータに戻る。(b)は CM 電流の経路であり，EMI フィルタによってノイズ電流が電源側に流出せず，Y コンデンサでバイパスされてインバータに戻る。

電源とインバータ間に EMI フィルタを挿入すると，電源に流出する CM ノイズ電流は低減できる。一方で，Y コンデンサでループのインピーダンスが低下するため，モータ側を流れるノイズ電流は増大するという問題点がある。モータ側 CM 電流による放射ノイズ増大と，モータ側接地線を CM 電流が流れることにより電位差が発生し，新たな電磁ノイズ源となる恐れがある。そのため，インバータ，モータ間に CMC を挿入し，モータ側ノイズ電流を抑制する対策が行われ場合がある[69]-[74]。EMI フィルタでのノイズ対策例を図 2-18 に示す。

モータ側に現れる CM 電圧，CM 電流を減衰させない場合の問題点として，電磁ノイズの他にベアリング電流によるモータベアリングの信頼性低下があげられる。モータ側の CM 電圧によりベアリング電流が流れ, 電食が発生しベアリング破損を引き起こす恐れがある。これを防ぐため，ベアリング電流抑制法の研究が行われている[75]-[81]。

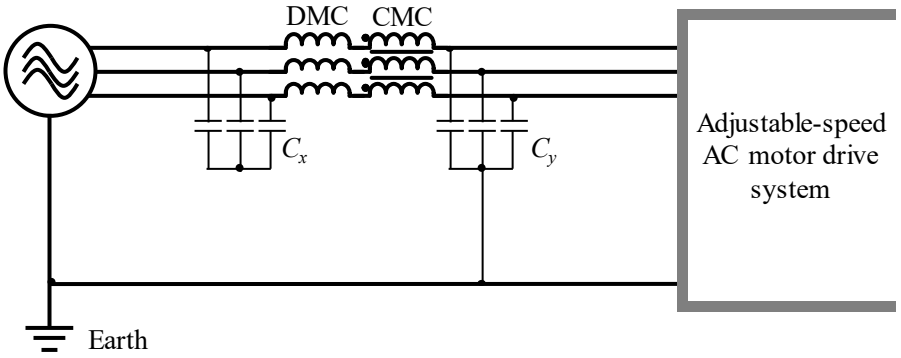


図 2-16　EMI フィルタの構成例

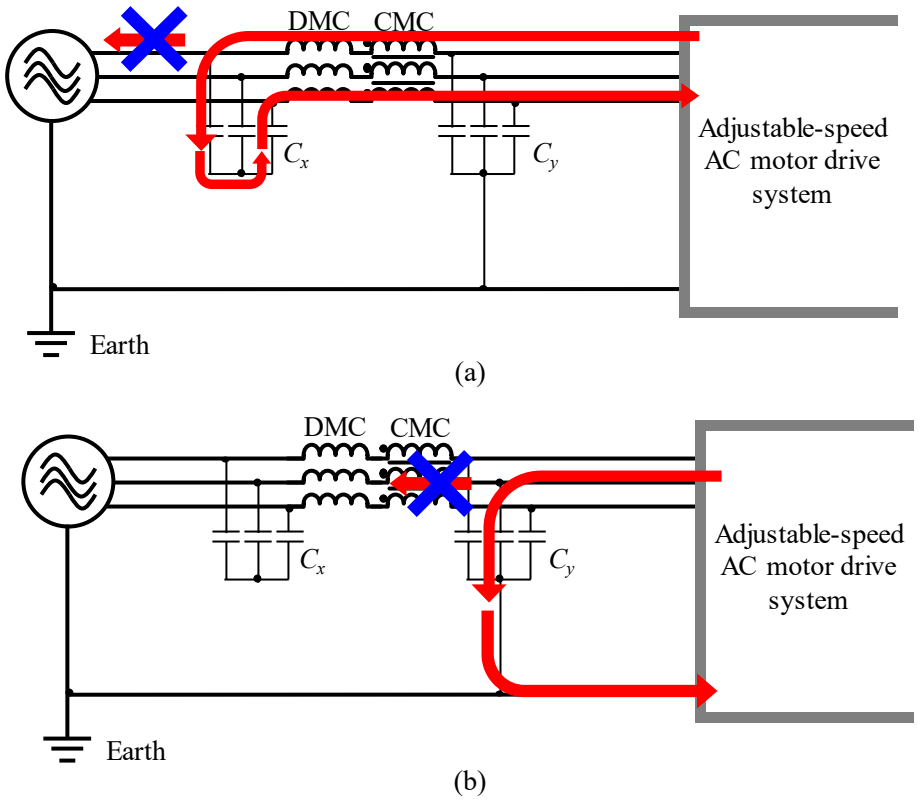


図 2-17　ノイズ電流のバイパス　(a)ディファレンシャルモード　(b)コモンモード

EMI フィルタでは，次式で表されるカットオフ周波数f_{DM}以上の周波数の，DM ノイズが減衰する。

$$f_{DM} = \frac{1}{2\pi\sqrt{L_{DM}C_x}} \tag{2-3}$$

同様に，次式で表されるカットオフ周波数f_{CM}以上の周波数の，コモンモードノイズが減衰する。

$$f_{CM} = \frac{1}{2\pi\sqrt{L_{CM}C_y}} \tag{2-4}$$

式 2-3，式 2-4 においてL_{DM}は DMC のインダクタンス，L_{CM}は CMC のインダクタンスである。X コンデンサには，数 μF のコンデンサが使用可能である。一方で，Y コンデンサは，漏洩電流の制限が存在するため，数十 nF 程度がコンデンサ容量の上限となる[2]。よって，f_{DM}とf_{CM}を同程度の周波数にするためには，L_{CM}はL_{DM}の 100 倍程度の大きさが必要となる。

また， 150 kHz 以下の電磁ノイズに対応するためには，f_{DM}とf_{CM}をより低い周波数に引き下げる必要があり，L_{DM}，L_{CM}を大きくしなければならない。これは CMC，DMC の大型化と高コスト化を招く。さらに 2.6.3 章で述べた巻線間寄生容量の問題と同様に，MHz 以上の，より高い周波数の電磁ノイズ抑制のためには，CMC の巻線密度を下げる必要があり，CMC の大型化を招く。

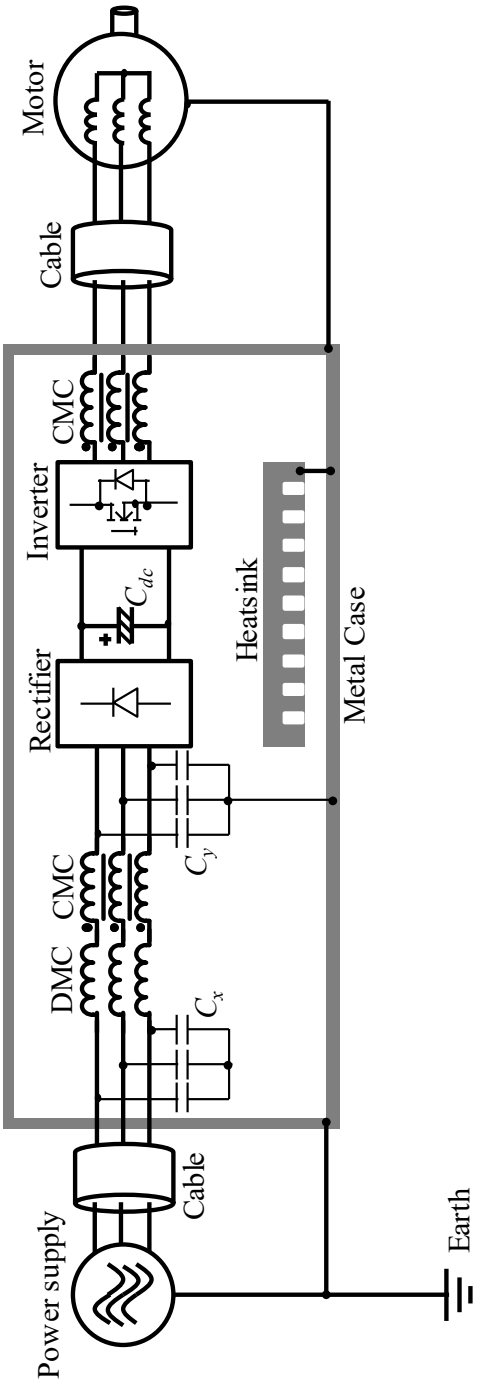


図 2-18　EMI フィルタと CMC による電磁ノイズ対策例

2.7 電磁ノイズシミュレーション

製品設計の初期の段階で電磁ノイズ対策を行うと，低コストで効果的な電磁ノイズ抑制が可能である[18]。そのため，製品完成前の段階で電磁ノイズ発生量を予測し，適切な電磁ノイズ対策を組み込み，電磁ノイズが想定の範囲に収まることを確認できることが望ましい。電力変換装置の電磁ノイズ発生のシミュレーション，電磁ノイズ対策法のモデル化やノイズ抑制量の予測などの研究が行われている[82]-[94]。

2.8 第 2 章のまとめ

本章では，本研究において対象とするインバータ利用機器である，可変速駆動システムについて述べ，電磁ノイズ対策において重要な，DM と CM について説明した。インバータの電磁ノイズ発生の原理を，DM ノイズと CM ノイズに分けて説明し，SiC や GaN といった次世代パワー半導体デバイスを用いてスイッチング速度を高速化し，スイッチング周波数を高周波化すると，電磁ノイズが増大することを示した。伝導ノイズ，放射ノイズの測定方法や規格，電磁ノイズ抑制の代表的な手法について述べ，直流リンクコンデンサ，スナバ回路が DM ノイズを大きく減衰させるため，インバータにおいては CM ノイズの抑制が課題となることを説明した。チョークコイルや EMI フィルタといった受動素子のみを用いた電磁ノイズ抑制法について述べ，150 kHz 以下から MHz 以上の広い周波数帯域の電磁ノイズを抑制するためには，チョークコイルの大型化，大重量化，高コスト化が避けられないことを示した。

第3章 アクティブコモンノイズキャンセラ(ACC)

インバータが発生する電磁ノイズの原因となるコモンモード(CM)電圧を検出し，その逆位相の電圧を加算することで CM 電圧を打ち消す, アクティブコモンノイズキャンセラ(ACC)が提案されている。本章では ACC の CM 電圧減衰性能向上を検討する。

3.1 章では，受動素子に加え能動素子も併用することで，電磁ノイズ減衰効果の向上やフィルタサイズの低減を狙ったアクティブノイズフィルタについて説明する。3.2 章では ACC について構成，動作原理を述べる。3.3 章では空間ベクトル変調(SVPWM)インバータに ACC を適用する際に問題となる，CM トランスの磁束飽和に対策した，SVPWM 対応 ACC(ACC0)の従来研究について紹介する。

3.4 章では，従来の SVPWM 対応 ACC(ACC0)が，エミッタフォロワを 2 回路必要とするのに対し，エミッタフォロワ 1 回路で SVPWM に対応しひずみ電圧の悪影響を半減した ACC(ACC1)を提案する。3.5 章では，ACC1 でも依然として発生するエミッタフォロワ 1 回路のひずみ電圧を，フィードバック回路によって補償し，CM 電圧減衰性能を向上させたフィードバック制御併用 ACC(ACC2)を提案する。3.6 章において，実機実験結果により ACC の CM 電圧減衰性能を比較評価する。最後に，3.7 章において，パワー半導体デバイス-接地線間の浮遊容量が，モータ側の対地浮遊容量に対して無視できるほど小さくない場合の，ACC の CM 電圧減衰性能低下について検討を行い，直流リンク-ヒートシンク間に Y コンデンサを追加する提案法を，シミュレーションと実機実験により評価する。

3.1 アクティブフィルタ

受動素子の小型化や低コスト化を目的とする, 能動素子も使用したアクティブフィルタが提案されている[36]-[49]。第 2 章において述べたように，インバータにおいては CM ノイズの抑制が課題となる。そのため，CM ノイズ抑制を目的としたアクティブフィルタについてまとめる。

アクティブフィルタは，CM ノイズの検出方法において，CM 電圧を検出する電圧検出型と，CM 電流を検出する電流検出型に分類される。図 3-1 にアクティブフィルタの CM ノイズ検出部の回路図を示す。(a)電圧検出型は，3 つのコンデンサで CM 電圧 v_{cm} を検出する。(b)電流検出型は，4 巻線カレントトランスによって CM 電流 i_{cm} を検出する。

さらに，CM ノイズの補償方法において，電圧で補償する電圧補償型と，電流で補償する電流補償型に分類される。図 3-2 にアクティブフィルタの CM ノイズ補償部の回路図を示す。(a)電圧補償型は，4 巻線 CM トランスによって，補償電圧 v_c を注入し補償する。(b)電流補償型は，3 つのコンデンサで補償電流 i_c を注入し補償する。CM ノイズ

検出方法 2 種と，補償方法 2 種の組み合わせでアクティブフィルタは 4 方式に分類され，各方式のアクティブフィルタが提案されている。

電流補償型は，電圧補償型が用いる CM トランスに比べ，小型なコンデンサを用いるという特徴がある。しかしながら，CM 電流が流出しないようにバイパスさせる動作であるため，CM 電流の大きさは減衰しないという問題点がある。図 3-3 に電源ケーブル側に電流補償型アクティブフィルタを挿入した場合の，CM 電流の流れる経路を示す。電流補償型アクティブフィルタによって，電源ケーブルに流出する CM 電流は抑制されるが，モータケーブル側に流れる CM 電流は抑制できない。

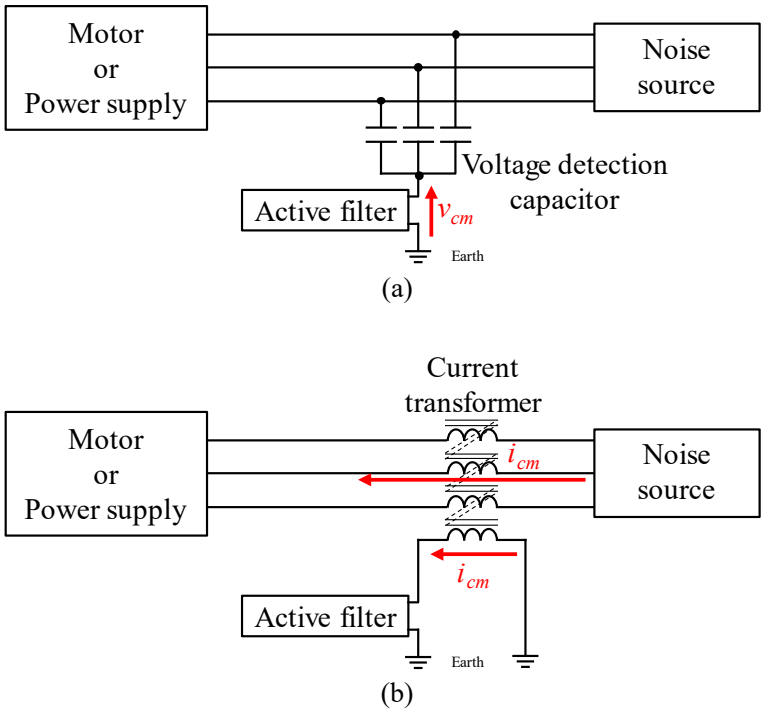


図 3-1　アクティブフィルタ検出部　(a)電圧検出型　(b)電流検出型

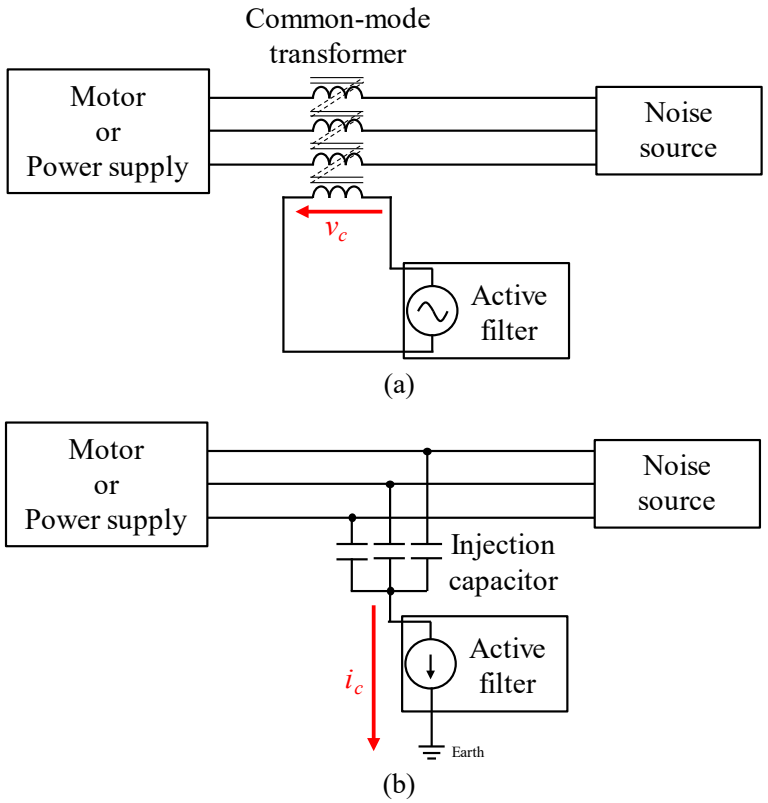


図 3-2　アクティブフィルタ補償部　(a)電圧補償型　(b)電流補償型

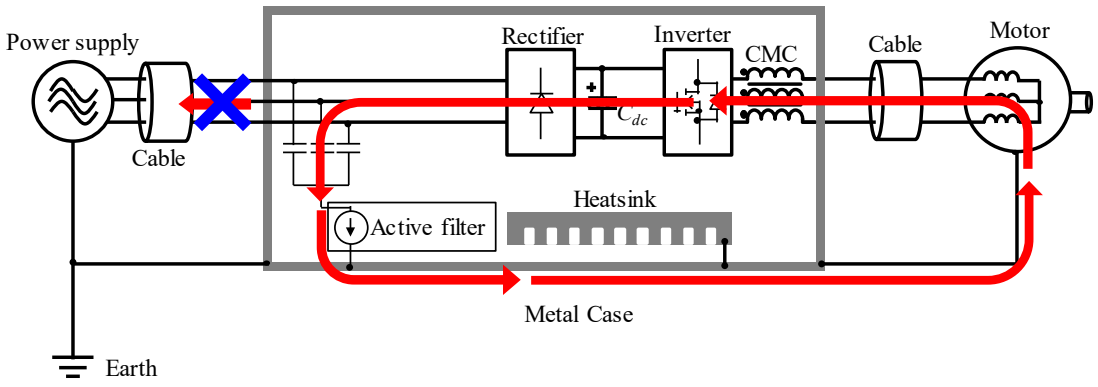


図 3-3　電流補償型アクティブフィルタを挿入した場合のコモンモード電流経路

3.2 アクティブコモンノイズキャンセラ(ACC)の動作原理

電圧検出，電圧補償型アクティブフィルタの一方式が，アクティブコモンノイズキャンセラ(ACC)[50]である。ノイズ電流をバイパスするEMIフィルタや，電流補償型アクティブフィルタと異なり，ACCはノイズ源そのものをキャンセルすることが特徴である。

交流モータの可変速駆動システムの回路図を図 3-4 に示す。次に図 3-4 の CM 等価回路図を図 3-5 に示す。CM ノイズの伝播経路に着目し，CM 電圧と CM 電流で回路を表したのが CM 等価回路である[1]-[2]。v_{inv} は図 2-5 における v_{cm} と同じくステップ状に変化する波形で，インバータが発生する CM 電圧である。L_1 と L_2 は電源ケーブルとモータケーブルの配線インダクタンス，Z_l と Z_m は系統側 CM インピーダンスとモータ CM インピーダンスである。電磁ノイズ対策を行わない可変速駆動システムでは，v_{cm} が v_{inv} によって発生し，大きな CM 電流 i_{cm} が流れる。

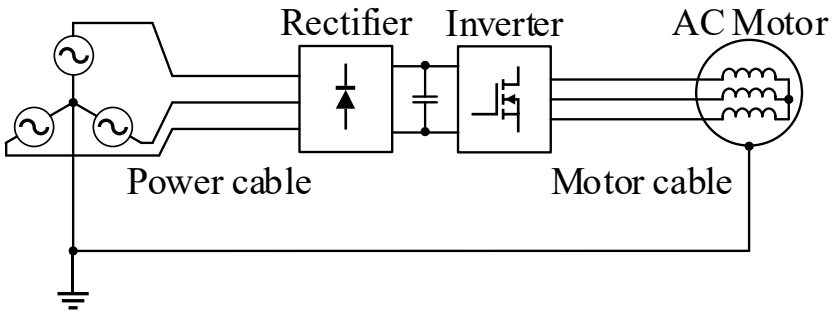


図 3-4　インバータに接続された交流モータの回路図

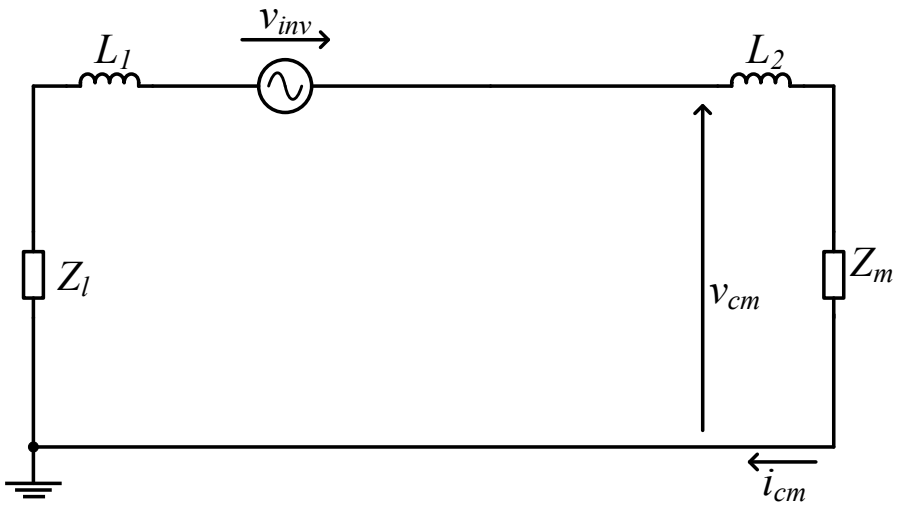


図 3-5　図 3-4 のコモンモード等価回路図

ACC の動作原理図を図 3-6 に示す。ACC はゲイン 1 の電圧制御電圧源 A_1 と巻線比 1:1 の CM トランス L_m で構成されている。巻線比が 1:1 であるため CM トランスにおいて等しい電圧 v_t がトランス両側に発生している。A_1 には CM 電圧 v_{inv} が入力されている。図より，$v_c = v_{inv}$，$v_t = v_c$である。したがって補償後のインバータ CM 電圧 $v_{inv} - v_t$ は $v_{inv} - v_t = v_{inv} - v_{inv} = 0$ となる。インバータが発生する CM 電圧がキャンセルされ，モータ側 CM 電圧 v_{cm} が 0 となるため，CM 電流 i_{cm} は原理的には流れない。このように，ACC はノイズ源である，インバータ CM 電圧そのものをキャンセルするため，電源ケーブル，モータケーブルの双方において CM 電流を低減し，インバータ電磁ノイズを抑制することができる。

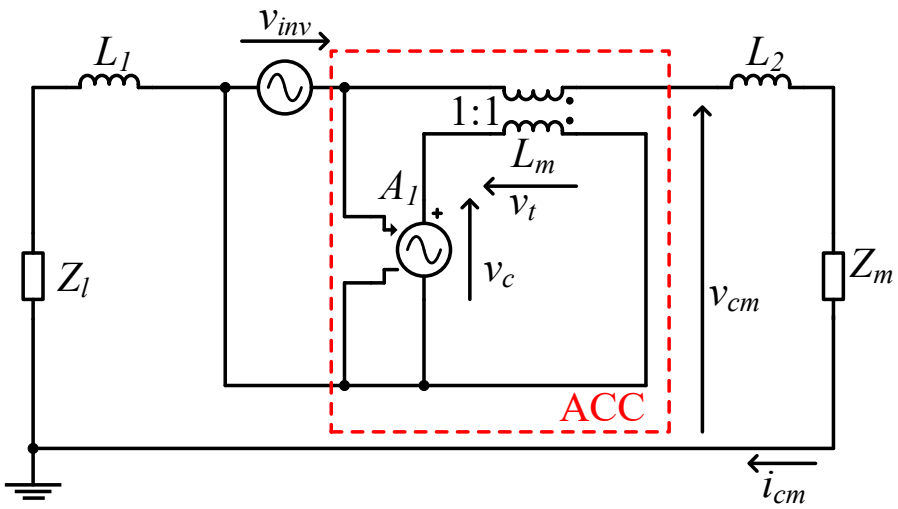


図 3-6　ACC の動作原理図

ACC の回路図を図 3-7 に示す。C_1 で CM 電圧を検出している。検出された CM 電圧は Tr1 と Tr2 で構成されるエミッタフォロワに入力される。このエミッタフォロワは図 3-6 における電圧制御電圧源 A_1 の働きをする。C_2 は数十 μF のコンデンサであり，インバータ電源の中点電位を作り出している。4 巻線 CM トランス L_m はエミッタフォロワ出力と中点電位に接続される。

文献[50]で ACC をインバータに適用した時の CM 電圧・漏れ電流・伝導性 EMI の低減量の実験結果について述べられており，一定の効果があることが示されている。しかし ACC は SVPWM インバータに適用する際には CM トランスのコアが大型化してしまうという問題があった。SVPWM インバータ対応 ACC について次項で説明する。

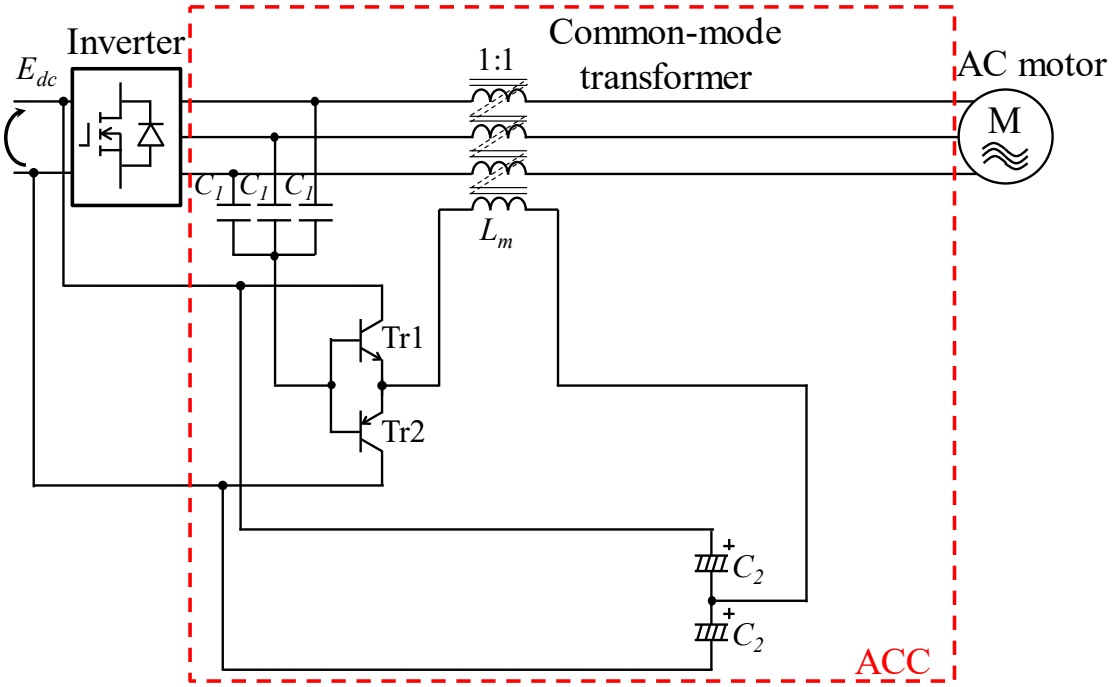


図 3-7　ACC 回路図

3.3 SVPWM 対応 ACC(ACC0)

3.3.1 SVPWM インバータ

SVPWM インバータは,インバータの出力周波数の三倍の周波数の三角波を,出力 CM 電圧に含めることで電圧利用率を上げたインバータである。図 3-8 にこの CM 電圧波形を示す。SVPWM インバータの CM 電圧には図 3-8 の出力周波数の三倍数次の低次高調波と，階段状のスイッチング周波数の整数倍成分の高周波が含まれる[54]。例えば，インバータ出力周波数が 50 Hz でスイッチング周波数が 100 kHz とすると，SVPWM インバータの出力 CM 電圧には 150 Hz の低次高調波と 100 kHz の整数倍成分の高周波が含まれる。

CM トランス内のコアに発生する磁束は，トランスに入力される交流電圧の振幅が等しい場合，周期に比例する。コア内の磁束密度の最大値 B_{max} は，コアの材質で決まる飽和磁束密度 B_s を超えないようにしなければならない。そのため，周期の長い CM 電圧である低次高調波を ACC で補償するためには非常に大きいコア断面積が必要になってしまう。

しかし，SVPWM インバータの出力 CM 電圧の低次高調波は，周波数が低いため電磁ノイズの原因とならない。国際規格でも 9 kHz 以下の伝導ノイズは規制の対象となっていない。そこで，インバータの出力 CM 電圧のうちス，イッチング周波数以上の成分を打ち消す，高周波補償型 SVPWM インバータ対応 ACC(ACC0)[54]が提案されている。次項で ACC0 の動作原理について説明する。

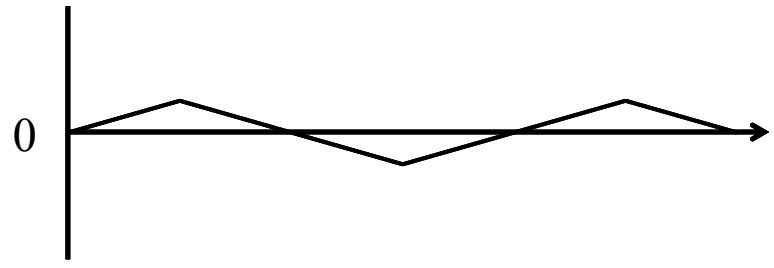


図 3-8　SVPWM インバータの出力コモンモード電圧に含まれる三角波

3.3.2 動作原理

図 3-9 に ACC0 の動作原理図を示す。A_1，A_2 は共にゲイン 1 の電圧制御電圧源である。よって，

$$v_c = v_{inv} \tag{3-1}$$

$$v_{cn} = v_{cap} \tag{3-2}$$

である。SVPWM インバータの場合，インバータ出力 CM 電圧 v_{inv} には低次高調波成分 v_{low} とスイッチング周波数以上の成分 v_{hi} が含まれる。

$$v_{inv} = v_{hi} + v_{low} \tag{3-3}$$

R_f, C_f で構成されるローパスフィルタのカットオフ周波数を CM 電圧の低次高調波周波数とスイッチング周波数の間になるように設定すると，v_{cap} には v_c のうち低次高調波成分のみが現れる。式 3-1，式 3-2 を用いて，

$$v_{cn} = v_{cap} = v_{low} \tag{3-4}$$

となる。CM トランスに印加される補償電圧 v_t は

$$v_t = v_c - v_{cn} = v_{inv} - v_{low} = (v_{hi} + v_{low}) - v_{low} = v_{hi} \tag{3-5}$$

となり，出力 CM 電圧 v_{inv} のうちスイッチング周波数以上の成分 v_{hi} のみとなる。CM トランスで補償が行われ，$v_{inv} - v_t$ は

$$v_{inv} - v_t = (v_{hi} + v_{low}) - v_{hi} = v_{low} \tag{3-6}$$

となる。ACC 補償後の，インバータが発生する CM 電圧は低次高調波成分 v_{low} のみとなる。EMI を引き起こすスイッチング周波数以上の成分 v_{hi} を除去しつつ，除去するとトランスコアが大型化してしまう低次高調波成分 v_{low} は残すという動作を行う。

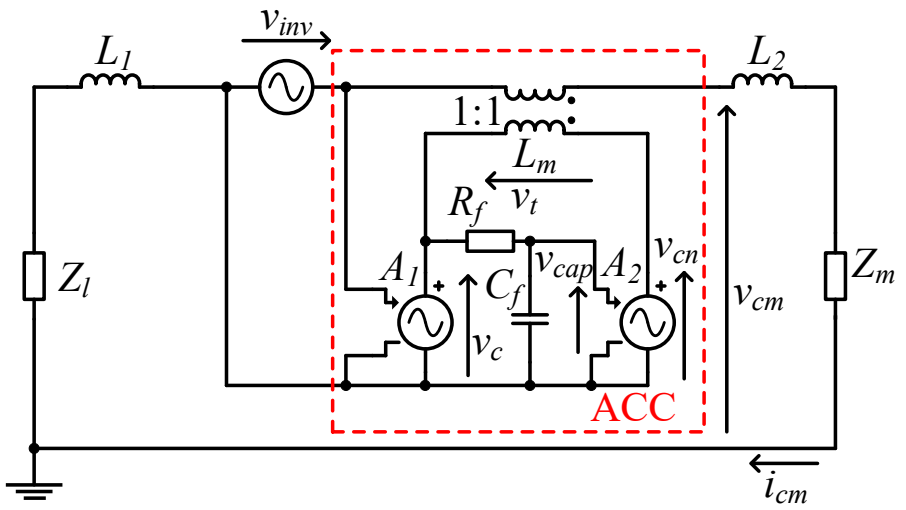


図 3-9　SVPWM 対応 ACC(ACC0)の動作原理

3.3.3 設計

ACC0 の回路図を図 3-10 に示す。C_1 で CM 電圧を検出し，検出された CM 電圧は Tr1 と Tr2 で構成されるエミッタフォロワに入力される。このエミッタフォロワは図 3-9 における電圧制御電圧源 A_1 の働きをする。R_1，C_2 で構成されるローパスフィルタのカットオフ周波数は CM 電圧の低次高調波周波数とスイッチング周波数の間になるように設定されている。Tr3 と Tr4 で構成されるエミッタフォロワは図 3-9 における電圧制御電圧源 A_2 の働きをする。Tr3，Tr4 で構成されるエミッタフォロワの出力電圧は 3.3.2 章で説明した通り CM 電圧の低次高調波成分となる。

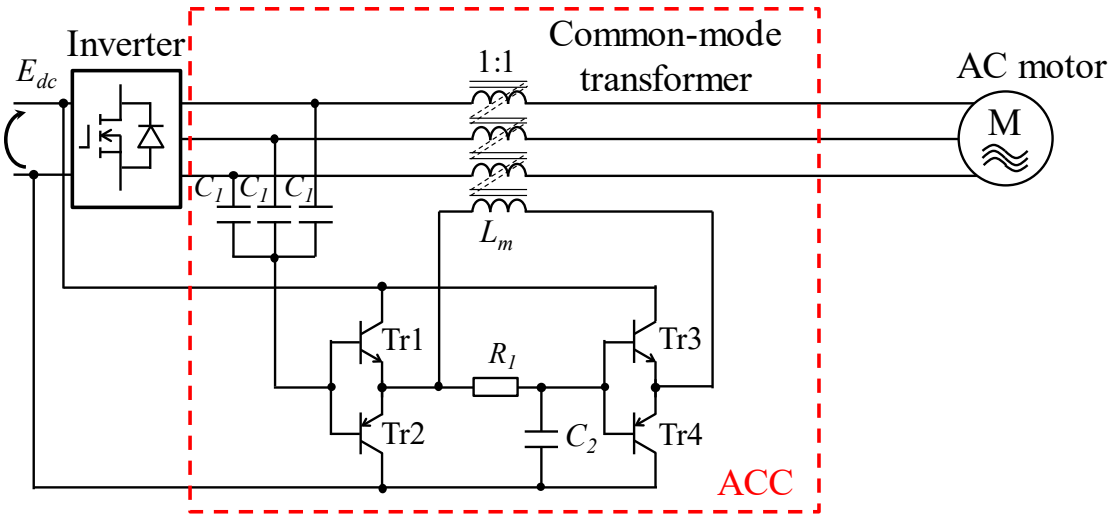


図 3-10　SVPWM 対応 ACC(ACC0)回路図

文献[54]においてインバータ電源電圧 E_{dc} が 200 V，インバータスイッチング周波数 100 kHz，インバータ出力周波数 50 Hz の条件で CM トランスの設計が行われている。使用された CM トランスのリングコアの諸元を表 3-1 に示す。CM トランスの設計値を表 3-2 に示す。エミッタフォロワで使用するコンプリメンタリペアのトランジスタは 2SC4615/2SA1772 が使用されている。トランジスタの諸元を表 3-3 に示す。図 3-10 の C_1 は 180 pF，R_1 は 750 kΩ，C_2 は 220 pF であった。ローパスフィルタのカットオフ周波数 f_c は $f_c = \frac{1}{2\pi R_1 C_2}$ より約 1 kHz となる。

表 3-1　コモンモードトランス用リングコア諸元

Parameter	Value	[Unit]
Manufacturer	JFE Ferrite Corporation	
Product name	R-47/27/15A	
Outside Diameter	47	[mm]
Inside Diameter	27	[mm]
Height	15	[mm]
Core Material	MA055	
Weight	85.4	[g]

表 3-2　コモンモードトランス設計値

Parameter	Value	[Unit]
Number of turns	15	
Magnetizing inductance	2.06	[mH]
Magnetizing current (max.)	171	[mA]
Flux density (max.)	161	[mT]
Winding wire diameter	0.8 (8 parallels)	[mm]
Conductor cross-sectional area	4.02	[mm^2]

表 3-3　2SC4615/2SA1772 諸元

Parameter	Value	[Unit]
Collector-emitter voltage (max.)	400	[V]
Collector current (max.)	1	[A]
Collector dissipation (max.)	1	[W]
DC current gain	40 - 200	
Gain-bandwidth product	70	[MHz]

3.4 SVPWM 対応改良型 ACC(ACC1)

従来の SVPWM 対応 ACC(ACC0)は，エミッタフォロワを 2 回路必要とする。コストの上昇，回路実装面積の増大，電力損失の増大だけでなく，エミッタフォロワ 2 回路で発生するひずみ電圧が大きくまり，CM 電圧減衰性能が悪化する。ひずみ電圧に関する検討は 3.5 章で行う。本研究ではエミッタフォロワ 1 回路で SVPWM に対応しひずみ電圧の悪影響を半減した ACC(ACC1)を提案する。ACC1 は回路を単純化したにもかかわらず，ACC0 と同様に SVPWM インバータに対応可能である。図 3-10 に示す ACC0 の回路図中の右側のエミッタフォロワが不要になった。そのためこのエミッタフォロワで発生するひずみ電圧と損失がなくなり，残留 CM 電圧をさらに減衰可能でしかも低損失となる。このように，ACC0 と比べ ACC1 は高減衰量，低損失，小型，低コストである。

3.4.1 動作原理

ACC1 の動作原理図を図 3-11 に示す。

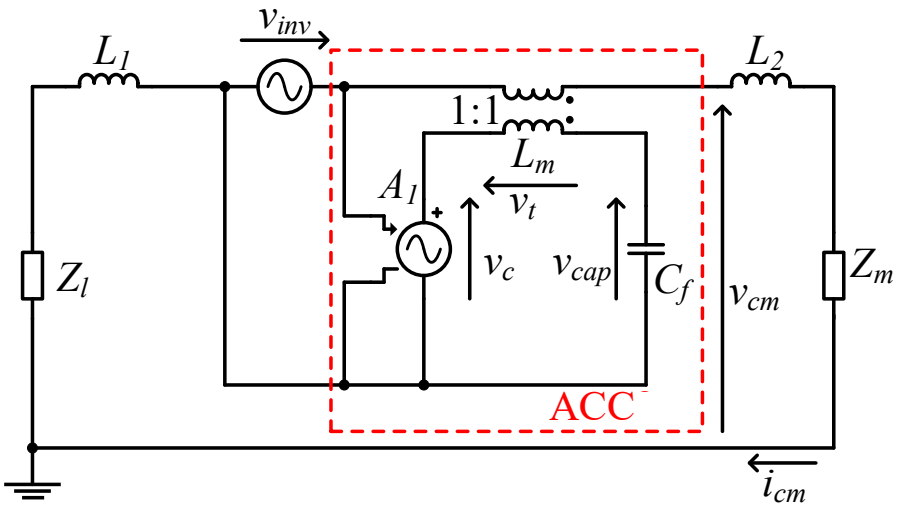


図 3-11　SVPWM 対応改良型 ACC(ACC1)動作原理図

A_1はゲイン 1 の電圧制御電圧源である。よって，

$$v_c = v_{inv} \tag{3-7}$$

である。SVPWM インバータの場合，インバータ出力 CM 電圧 v_{inv}には低次高調波成分 v_{low}とスイッチング周波数以上の成分 v_{hi}が含まれる。

$$v_{inv} = v_{hi} + v_{low} \tag{3-8}$$

L_m，C_fの共振周波数を CM 電圧の低次高調波周波数とスイッチング周波数の間になるように設定すると，v_{cap}には v_cのうち低次高調波成分のみが現れる。式 3-7，式 3-8 を用いて，

$$v_{cap} = v_{low} \tag{3-9}$$

となる。CM トランスに印加される補償電圧 v_tは

$$v_t = v_C - v_{cap} = v_{inv} - v_{low} = (v_{hi} + v_{low}) - v_{low} = v_{hi} \tag{3-10}$$

となり，ACC0 と同様に出力 CM 電圧 v_{inv}のうちスイッチング周波数以上の成分 v_{hi}のみとなる。CM トランスで補償が行われ，補償後の CM 電圧 $v_{inv} - v_t$は

$$v_{inv} - v_t = (v_{hi} + v_{low}) - v_{hi} = v_{low} \tag{3-11}$$

となる。ACC 補償後のインバータが発生する CM 電圧は，低次高調波成分 v_{low}のみとなる。電圧制御電圧源の数が 1 つで済むにもかかわらず，ACC0 と同様の補償動作が行える。

3.4.2 設計

ACC1 の回路図を図 3-12 に示す。C_1で CM 電圧を検出し，検出された CM 電圧は Tr1 と Tr2 で構成されるエミッタフォロワに入力される。このエミッタフォロワは図 3-11 における電圧制御電圧源 A_1の働きをする。L_m，C_2の共振周波数は，CM 電圧の低次高調波周波数とスイッチング周波数の間になるように設定すると，図 3-12 における C_2の中点電位は CM 電圧の低次高調波成分となる。

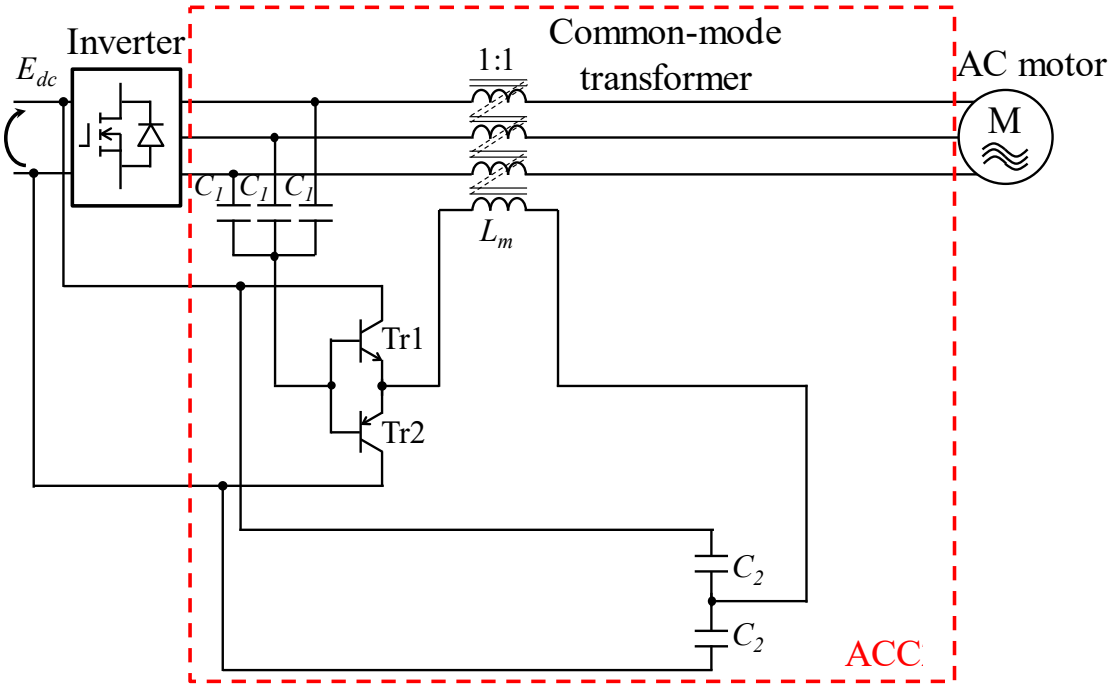


図 3-12　SVPWM 対応改良型 ACC(ACC1)回路図

ACC1 の CM 電圧減衰性能評価の為に試作機を製作した。CM トランスは SVPWM 対応 ACC(ACC0)と同仕様(表 3-1，表 3-2)で製作した。トランジスタも同じく 2SC4615/2SA1772 を使用した。トランジスタのコレクタ-エミッタ耐圧が 400 V であるため，対応するインバータの直流リンク電圧は 300 V 程度が上限となる。CM トランスのモータ巻線側導体断面積が 4.02 mm^2 であり，電流密度を 5 A/mm^2 とすると出力相電流が 20 A 程度まで対応可能である。対応インバータの出力容量は 7 kVA 程度となる。C_1 は 220 pF，C_2 は 1 uF とした。L_1 の励磁インダクタンスが 2.06 mH(設計値)なので共振周波数 f_c は $f_c = \frac{1}{2\pi\sqrt{2\times L_1 C_4}}$ より，2.5 kHz となる。この周波数は SVPWM 対応 ACC の 1 kHz に比べると高い周波数である。SVPWM 対応 ACC の RC ローパスフィルタに比べて，改良型は LC ローパスフィルタであるため，より急峻なフィルタとなっている。そのため共振周波数を高くしてもスイッチング周波数の 100 kHz において十分な減衰が得られる。C_4 の容量を小さくできるため小型のコンデンサが使用でき，さらに共振周波数が高いためより広い範囲のインバータ出力周波数に対応できる。

3.4.3 製作

試作機の外観を図 3-13 に示す。図 3-13 の上側にインバータを接続し，下側にモータを接続する。ACC1 の寸法は幅 8 cm 長さ 10 cm 高さ 10 cm (突起部含まず)である。ACC0 と比べ小型化を実現した。これは，CM トランスの接続方法の改良，表面実装部品の多用，トランジスタ数の減少によって達成できた。電磁ノイズ減衰性能実験の結果は 3.6 章に示す。ACC1 は ACC0 よりエミッタフォロワのひずみ電圧は少ないが，残った 1 つのエミッタフォロワのひずみ電圧は補償後 CM 電圧に残留している。そこで，残留 CM 電圧を検出しフィードバック制御を併用したフィードバック併用型 ACC(ACC2)を提案した。ACC2 について次章で解説する。

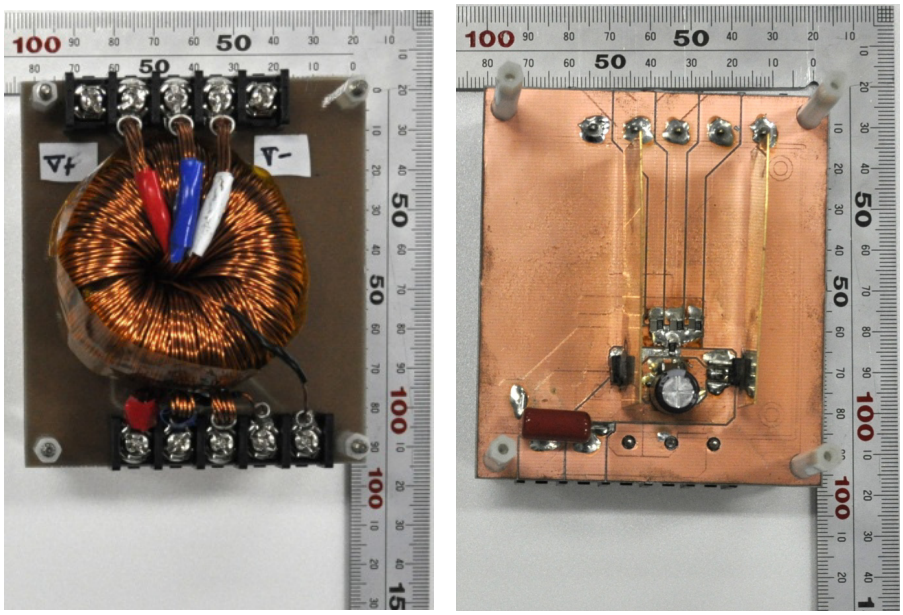


図 3-13　SVPWM 対応改良型 ACC(ACC1)外観　左:表　右:裏

3.5 フィードバック併用型 ACC(ACC2)

3.3，3.4 章における ACC の動作原理説明において，電圧制御電圧源は，入力インピーダンス無限大, 出力インピーダンス 0, ひずみ電圧が発生しない理想素子としてきた。しかし，電圧制御電圧源を実際に構成するエミッタフォロワは，入力インピーダンスが有限であり, 検出コンデンサに電流が流れることによるひずみ電圧が発生する。さらに，励磁電流のゼロクロス点でエミッタフォロワのクロスオーバひずみ電圧が発生する。

ACC1 で発生するひずみ電圧のシミュレーションを行った。シミュレーションには SPICE を使用した。図 3-14 にシミュレーション回路を示す。シミュレーションは CM 等価回路で行った。バイポーラトランジスタには，ACC1 でエミッタフォロワに用いた 2SC4615/2SA1772 の SPICE モデルを使用した。インバータ直流リンク電圧を 200 V，スイッチング周波数 100 kHz，基本波周波数 50 Hz，変調率 0.6 で三相負荷駆動時に発生する CM 電圧波形を，図 3-14 左側のインバータ CM 電圧源に設定した。図 3-14 における検出コンデンサは CM 等価回路においては 3 並列の容量となるため，ACC1 試作機の検出コンデンサの容量 220 pF の 3 倍の 660 pF とした。CM トランスの結合係数は 1 とした。エミッタフォロワ，検出コンデンサで発生するひずみ電圧 $v_{out}-v_{cm}$ のシミュレーション結果を図 3-15 に示す。

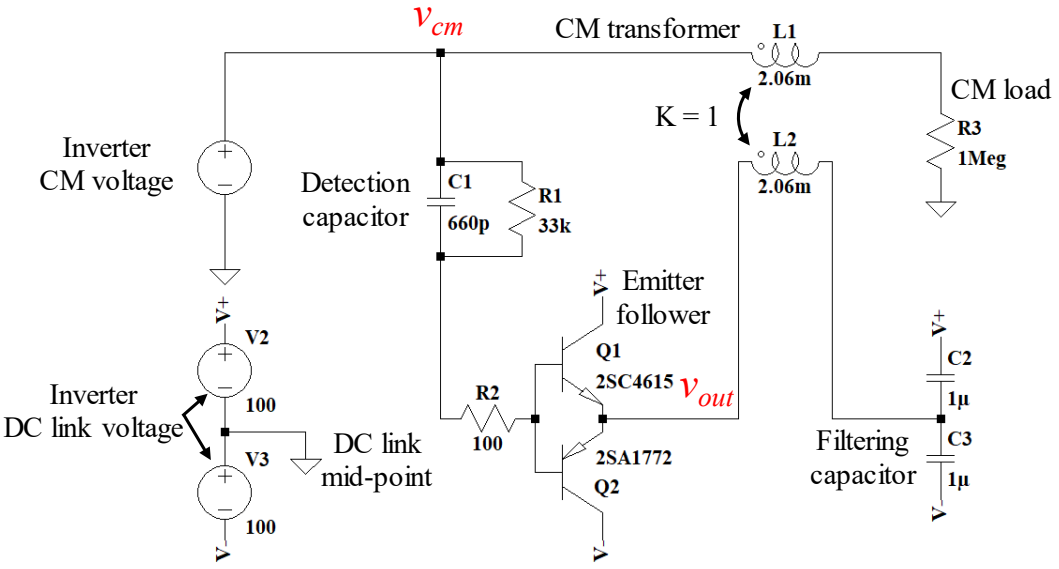


図 3-14　ACC1 ひずみ電圧シミュレーション回路

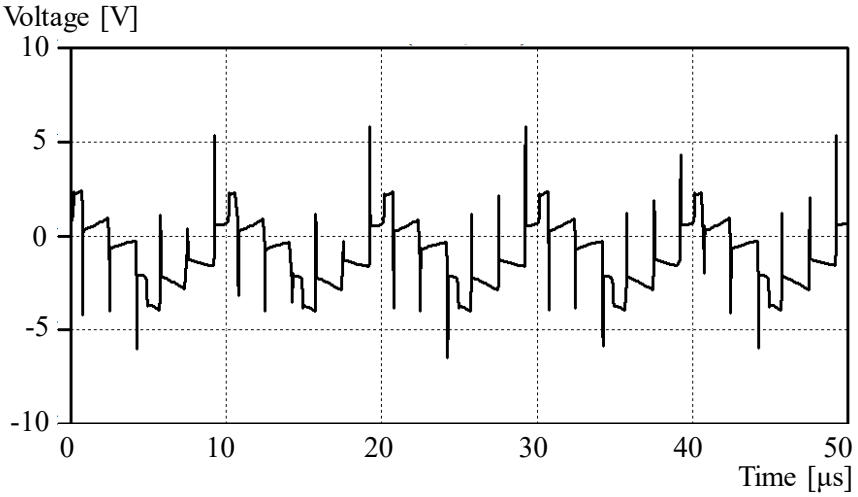


図 3-15　エミッタフォロワ，検出コンデンサで発生するひずみ電圧

図 3-15 において，CM 電圧がステップ上に変化する 1.6 μs の周期で検出コンデンサに電流が流れ，パルス状のひずみ電圧が発生している。また CM トランス励磁電流の流れる方向が変わる 5 μs の整数倍の時刻では，エミッタフォロワにおけるクロスオーバひずみ電圧が発生している。ACC において，CM 電圧検出から補償電圧の注入までの経路で，図 3-15 に示すひずみ電圧が発生し，完全な CM 電圧のキャンセルができず残留 CM 電圧が発生する。

3.5.1 動作原理

SVPWM に対応しつつ残留 CM 電圧をさらに減衰し，大きな CM 電圧減衰量が得られるフィードバック併用型 ACC(ACC2)を提案する。図 3-16 に動作原理図を示す。ACC1 の動作原理図である図 3-11 に，ゲイン G の電圧制御電圧源 A_2 を追加した図となっている。図 3-11 ではフィードフォワード制御のみで CM 電圧を打ち消しているが，図 3-16 ではフィードフォワード制御のみでは補償しきれなかった残留 CM 電圧を A_2 によるフィードバック制御によって補償している。

ACC1 では，図 3-12 の Tr1 と Tr2 で構成されるエミッタフォロワ，検出コンデンサにおいてひずみ電圧が発生する。このひずみ電圧が残留 CM 電圧として v_{cm} に現れ，CM 電圧減衰性能が悪化してしまう。ACC2 は残留 CM 電圧を検出し，フィードバック制御を併用することで，CM 電圧減衰性能を向上させている。A_1 の出力電圧 v_c は

$$v_c = v_{inv} + v_{d1} \tag{3-12}$$

となる。ここで v_{d1} は A_1 の発生するひずみ電圧である。同様に A_2 の出力電圧 v_{ce} は

$$v_{ce} = Gv_e + v_{d2} \tag{3-13}$$

となる。ここで v_{d2} は A_2 の発生するひずみ電圧である。フィードバック制御により $v_t + v_{cap}$ は

$$v_t + v_{cap} = v_{inv} + \frac{v_{d1} + v_{d2}}{1 + G} \tag{3-14}$$

となる。インバータが空間ベクトル変調動作をする時 v_{inv} には低周波成分 v_{low} とスイッチング周波数以上の高周波成分 v_{hi} が含まれる。この時，v_{inv} は

$$v_{inv} = v_{hi} + v_{low} \tag{3-15}$$

となる。L_m と C_f がハイパスフィルタ(HPF)を構成し，カットオフ周波数を v_{low} と v_{hi} の周波数の間になるように設定すると，v_t と v_{cap} は

$$v_t = v_{hi} + \frac{v_{\mathrm{d1}} + v_{d2}}{1 + G} \tag{3-16}$$

$$v_{cap} = v_{low} \tag{3-17}$$

となる。式 3-15 と式 3-16 より，補償後の CM 電圧 $v_{inv} - v_t$ は

$$v_{inv} - v_t = v_{low} - \frac{v_{d1} + v_{d2}}{1 + G} \tag{3-18}$$

となる。3.5.2 章で後述する通り，A_2 の発生するひずみ電圧 v_{d2} は v_{d1} と比較すると十分に小さい。よって式 3-18 より，フィードバック制御によりひずみ電圧は$\frac{1}{1+G}$倍に減少し，v_{cm} に現れる残留 CM 電圧も$\frac{1}{1+G}$倍になる。図 3-16，式 3-13，式 3-15，式 3-16，式 3-17 より A_2 の入力電圧 v_e，出力電圧 v_{ce} は

$$\begin{cases} v_e = v_{inv} - v_t - v_{cap} = -\dfrac{1}{1 + G} v_{d1} - \dfrac{1}{1 + G} v_{d2} \\ v_{ce} = -\dfrac{G}{1 + G} v_{d1} + \dfrac{1}{1 + G} v_{d2} \end{cases} \tag{3-19}$$

となる。式 3-19 は，大振幅のインバータ出力 CM 電圧の大半は，A_1 によってキャンセルされ，残った小振幅のひずみ電圧のみを A_2 は入出力することを示す。このため A_2 には耐圧が小さく，低コスト，高性能な汎用オペアンプを使用することができる。

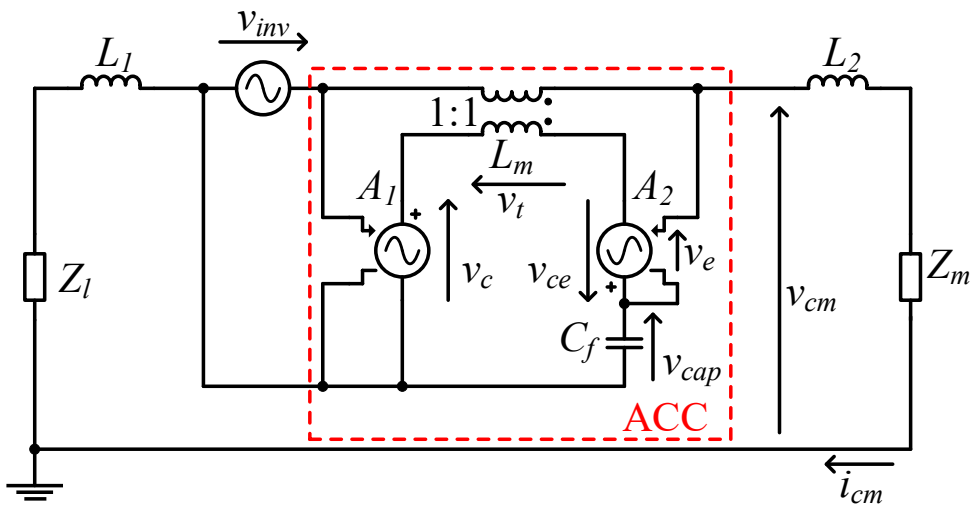


図 3-16　フィードバック併用型 ACC(ACC2)動作原理図

3.5.2 設計

ACC2 の回路図を図 3-17 に示す。C_1 で CM 電圧を検出し，検出された CM 電圧は Tr1 と Tr2 で構成されるエミッタフォロワに入力される。このエミッタフォロワは図 3-16 における電圧制御電圧源 A_1 の働きをする。C_3 で残留 CM 電圧を検出し，オペアンプと Tr3 と Tr4 で構成されるフィードバック回路に入力される。

図 3-16 の A_2 周辺のみの動作原理図を図 3-18 に示す。次に，図 3-18 に対応する回路図を図 3-19 に示す。A_2 はオペアンプとフローティング電源とエミッタフォロワで構成される。オペアンプは反転アンプとして動作している。オペアンプのオープンループゲインは一般に 100 dB 程度と非常に大きく，Tr3 と Tr4 で発生するひずみ電圧 v_{d2} はオペアンプの負帰還によって非常に小さくなる。Tr1, Tr2 で発生するひずみ電圧 v_{d1} に対し，v_{d2} はオペアンプの負帰還量だけ振幅が小さくなる。

図 3-18 において A_2 の入力端子には電流が流れないため，C_f には励磁電流 i_m が流れる。図 3-19 においても，R_2 を数 kΩ 以上にすれば電流 i_1 は i_m より十分に小さいため，キルヒホッフの電流則より $i_2 = i_m$ となり図 3-18 と図 3-19 は同様の動作をする事がわかる。反転増幅回路のゲイン$\frac{R_1}{R_2}$が A_2 のゲイン G に対応する。

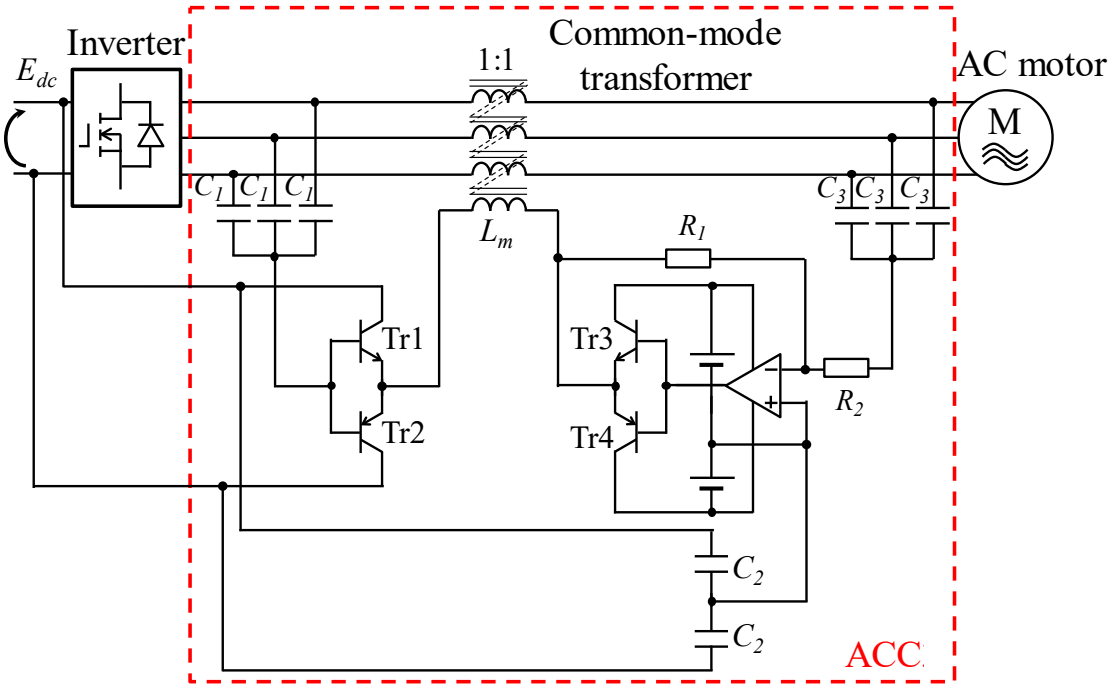


図 3-17　フィードバック併用型 ACC(ACC2)回路図

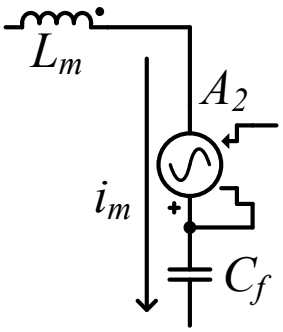


図 3-18　A_2 周辺のみの動作原理図

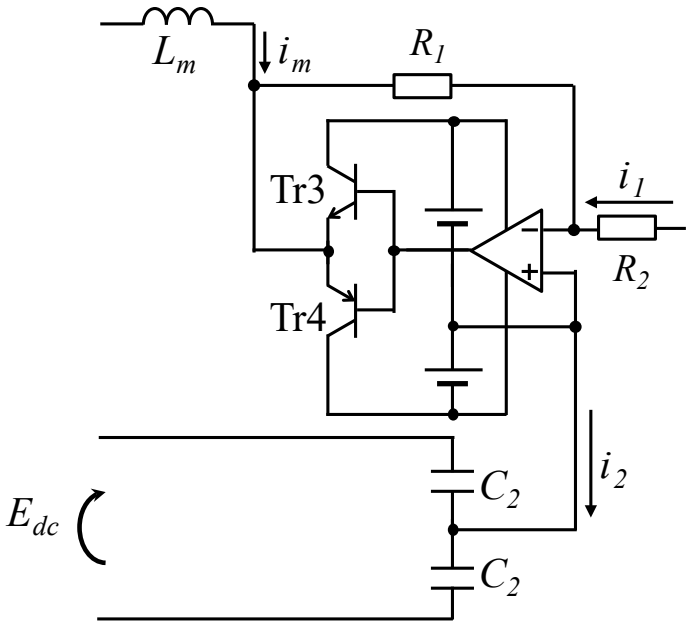


図 3-19　図 3-18 を構成する回路図

L_m，C_4 の共振周波数を CM 電圧の低次高調波周波数とスイッチング周波数の間になるように設定すると，図 3-17 中の C_2 の中点電位は CM 電圧の低次高調波成分となる。

ACC2 の CM 電圧減衰性能評価の為に試作機の製作を行った。R_1 を 470 kΩ，R_2 を 47 kΩ とし，ゲイン G を 10 とした。ACC1 の試作機と同じく，CM トランスは ACC0 と同仕様のものを使用しており，対応インバータの出力容量は 7 kVA 程度である。トランジスタも ACC1 試作機と同様に 2SC4615/2SA1772 を使用した。C_1，C_3 は 220 pF，C_2 は 440 nF とした。L_m の励磁インダクタンスが 2.06 mH(設計値)である。図 3-19 の説明の通り C_2 には励磁電流 i_m が流れるため，共振周波数 f_c は $f_c = \frac{1}{2\pi\sqrt{2L_mC_2}}$ より，3.7 kHz となる。

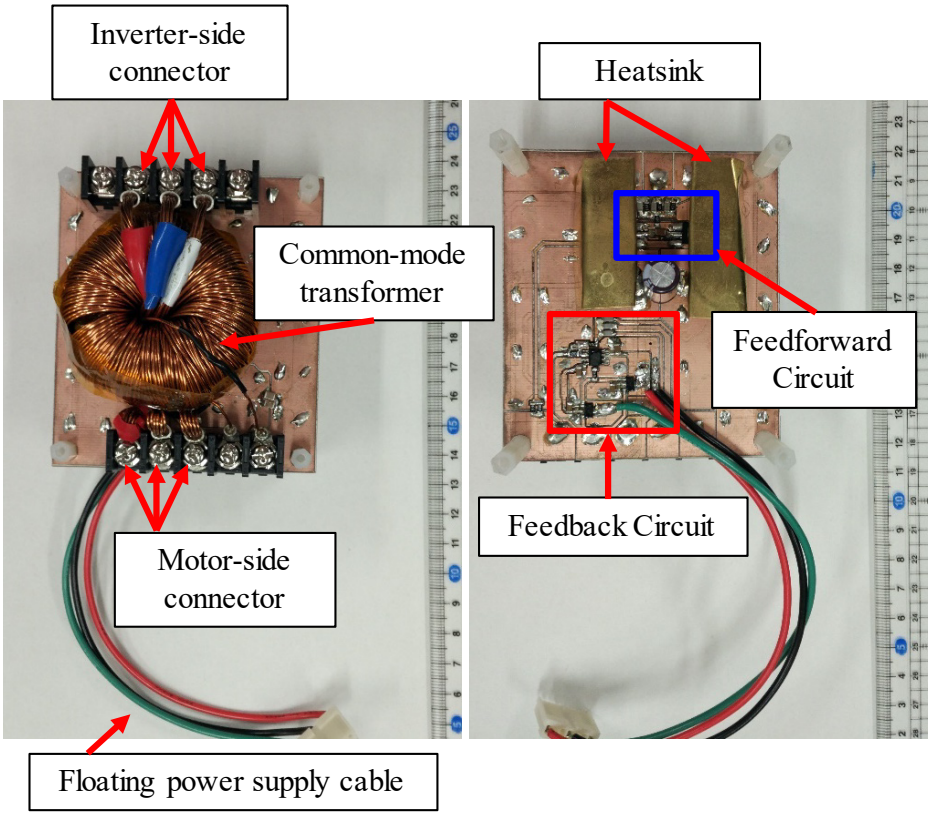


図 3-20　フィードバック併用型 ACC 外観　左:表　右:裏

3.5.3 製作

試作機の外観を図 3-20 に示す。基板サイズは ACC1 試作機と同じである。図 3-20 左にはフローティング電源に接続するコネクタがある。ACC1 と同様，図 3-20 上側にインバータを接続し，下側にモータを接続する。ACC2 の寸法は ACC1 と同様，幅 8 cm 長さ 10 cm 高さ 10 cm (突起部含まず)である。次章では，ACC1，ACC2 の電磁ノイズ減衰性能実験について説明する。

3.6 実験結果

試作した SVPWM 対応改良型 ACC(ACC1)と，フィードバック併用型 ACC(ACC2)の電磁ノイズ減衰性能実験について述べる。また，ACC と同サイズの受動フィルタである CMC を比較対象として用いた。実験で用いた CMC は，ACC1，ACC2 で使用する CM トランスの，補償側巻線を開放し 3 巻線チョークコイルとして動作させたものである。

3.6.1 実験システム

図 3-21 に実験システムを示す。200 V 三相交流電源にトランスを接続しており，接地方式を中性点接地にしている。トランスにボルトスライダを接続しており，インバータ直流リンク電圧が 200 V となるよう調整した。ボルトスライダに LISN を接続し，電源側からのノイズを遮断すると同時に，インバータから見たインピーダンスを安定化している。インバータと交流モータの間に，フィルタを接続しない場合，CMC を接続する場合，ACC1 を接続する場合，ACC2 を接続する場合について，モータ側 CM 電圧 v_{cm} を測定した。v_{cm} は CM 電圧検出コンデンサにより検出している。また，同時に CM 電流 i_{cm} も測定した。インバータスイッチング周波数 100 kHz，出力基本波 50 Hz，変調率 0.7，モータ定格 750 W，モータ機械負荷は無負荷の条件で実験を行った。

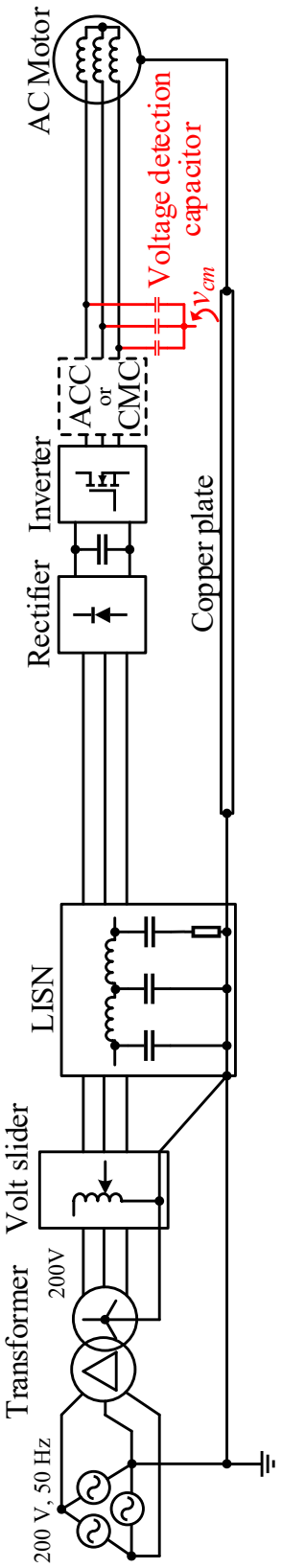

AC Motor
Voltage detection capacitor
v_{cm}
ACC or CMC
Inverter
Rectifier
Copper plate
LISN
Volt slider
Transformer
200V
200 V, 50 Hz

図 3-21　実験システム

3.6.2 コモンモード電圧，コモンモード電流減衰性能実験

図 3-22，図 3-23，図 3-24，図 3-25 にフィルタ接続なし，CMC 接続，ACC1 接続，ACC2 接続時の CM 電圧波形 v_{cm} と，CM 電流波形 i_{cm} の測定結果を示す。図 3-22 において，フィルタ接続なしでは，CM 電圧が階段状になっており，振幅が 200 Vp–p(peak to peak)である。配線インダクタンスと浮遊容量により，800 kHz の共振が CM 電流に現れており，CM 電流の振幅は 400 mAp–p である。CMC 接続時の図 3-23 において，CMC が 200 kHz 以上の高調波成分を一部減衰しているため，CM 電圧が正弦波に近くなっている。しかしながら，スイッチング周波数の 100 kHz 成分を減衰できていないため，振幅は 250 Vp–p となっている。CM 電流の振幅は 250 mAp–p となっており，800 kHz の共振成分は 20 mAp–p まで減衰している。図 3-24 において，ACC1 を接続した時は，CM 電圧の 100 kHz 成分が大きく減衰しており，CM 電圧の振幅は 10 Vp–p まで抑制されている。CM 電流の振幅も 100 mAp–p まで減衰している。ACC2 接続時の図 3-25 においては， CM 電圧の振幅が ACC1 接続時よりさらに小さく，5 Vp–p まで減衰している。スイッチング周波数の 100 kHz 成分は 0.5 Vp–p 以下まで減衰している。CM 電流の振幅は 50 mAp–p まで減衰している。

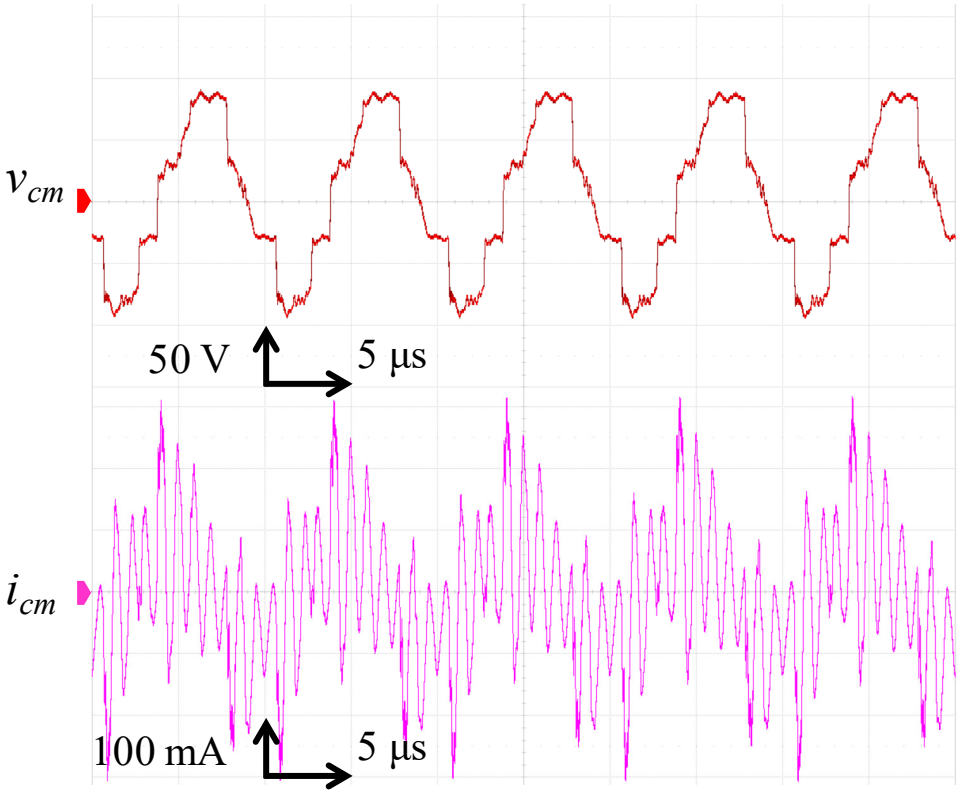


図 3-22　コモンモード電圧，電流波形　フィルタ接続なし

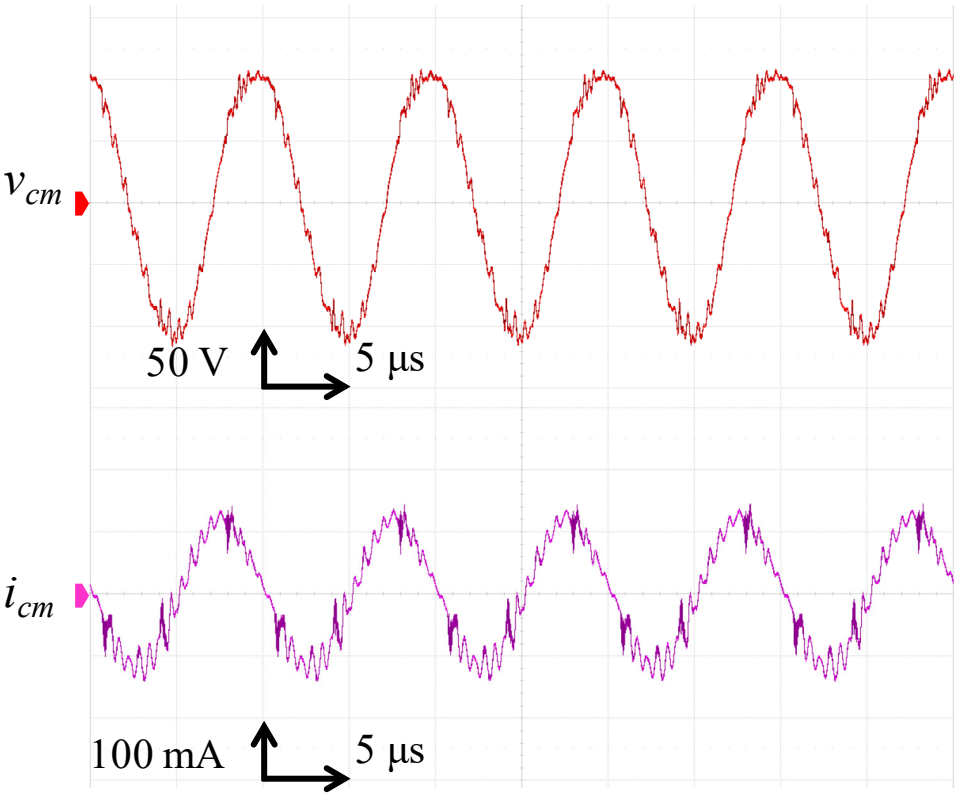


図 3-23　コモンモード電圧，電流波形　CMC 接続

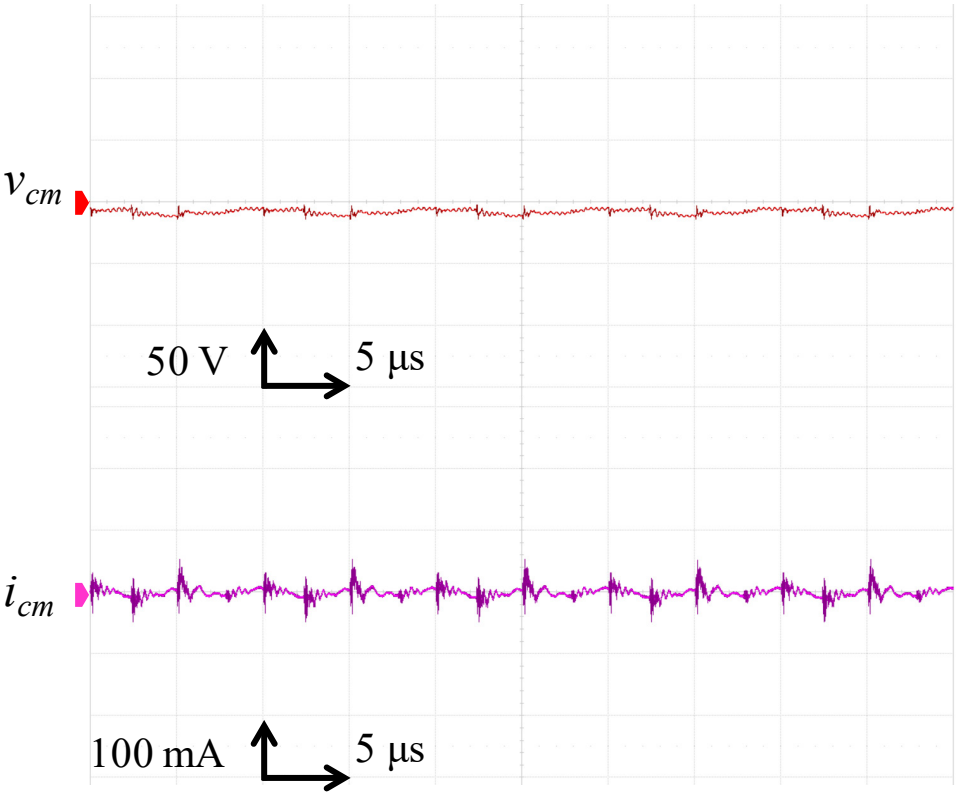


図 3-24　コモンモード電圧，電流波形　ACC1 接続

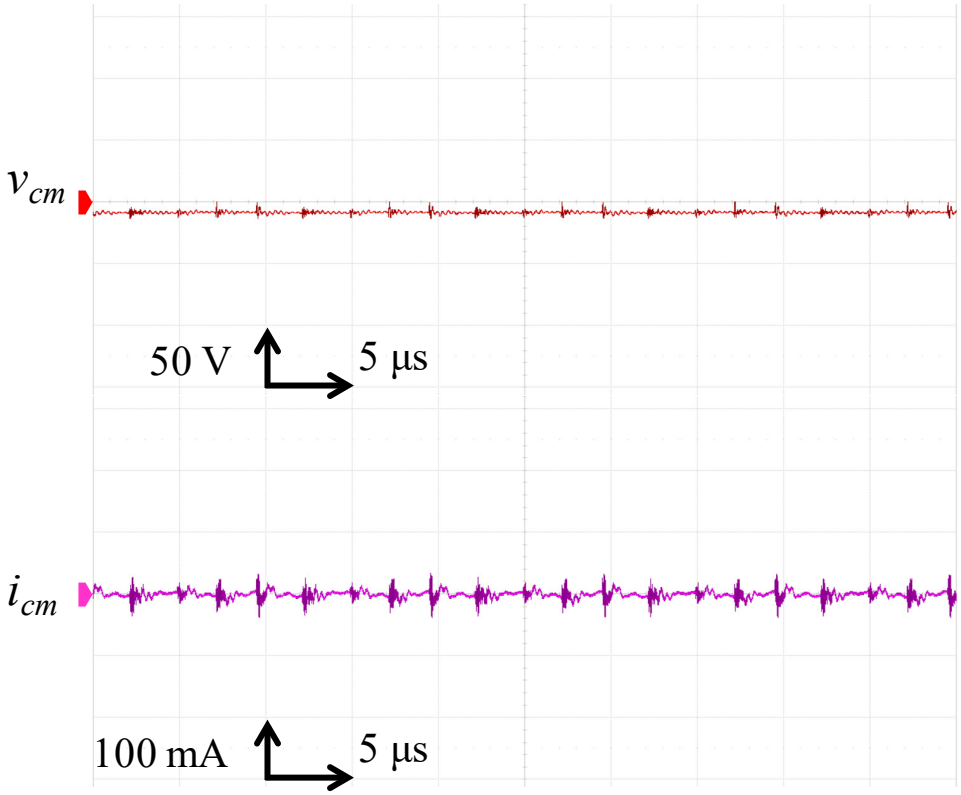


図 3-25　コモンモード電圧，電流波形　ACC2 接続

図 3-26，図 3-27，図 3-28 に CMC 接続，ACC1 接続，ACC2 接続時の CM 電圧波形の周波数解析結果を示す。それぞれの図では，比較対象としてフィルタ接続なしの場合の，CM 電圧波形周波数解析結果を示している。図 3-26 において，CMC は 100 kHz 成分を抑制できていない。これは，2.6.3 章で述べたように，CMC のインダクタンスとモータ側浮遊容量が作る，ローパスフィルタのカットオフ周波数が，100 kHz より高いからだと考えられる。300 kHz から 1 MHz の周波数帯域での CM 電圧減衰量は，約−20 dB 程度である。CMC の巻線間寄生容量により，1 MHz 以上の周波数では減衰量が低下している。2 MHz 以上の周波数では減衰は得られていない。図 3-27 において，ACC1 は 100 kHz で−30 dB の大きな減衰量を得られている。200 kHz から 2 MHz までの周波数帯域での減衰量は約−20 dB であり，2 MHz 以上の周波数では減衰量が低下している。10 MHz では減衰が得られていない。図 3-28 において，100 kHz において ACC2 は減衰が −50 dB となっている。これは ACC1 の減衰量より−20 dB も大きな値であり，フィードバック制御により残留 CM 電圧が非常に小さくなっていることがわかる。200 kHz から 2 MHz の周波数帯域では，ACC2 は ACC1 に比べ 5 から−20 dB 大きな減衰量が得られている。7 MHz まで減衰が得られており，より高い周波数では減衰はない。

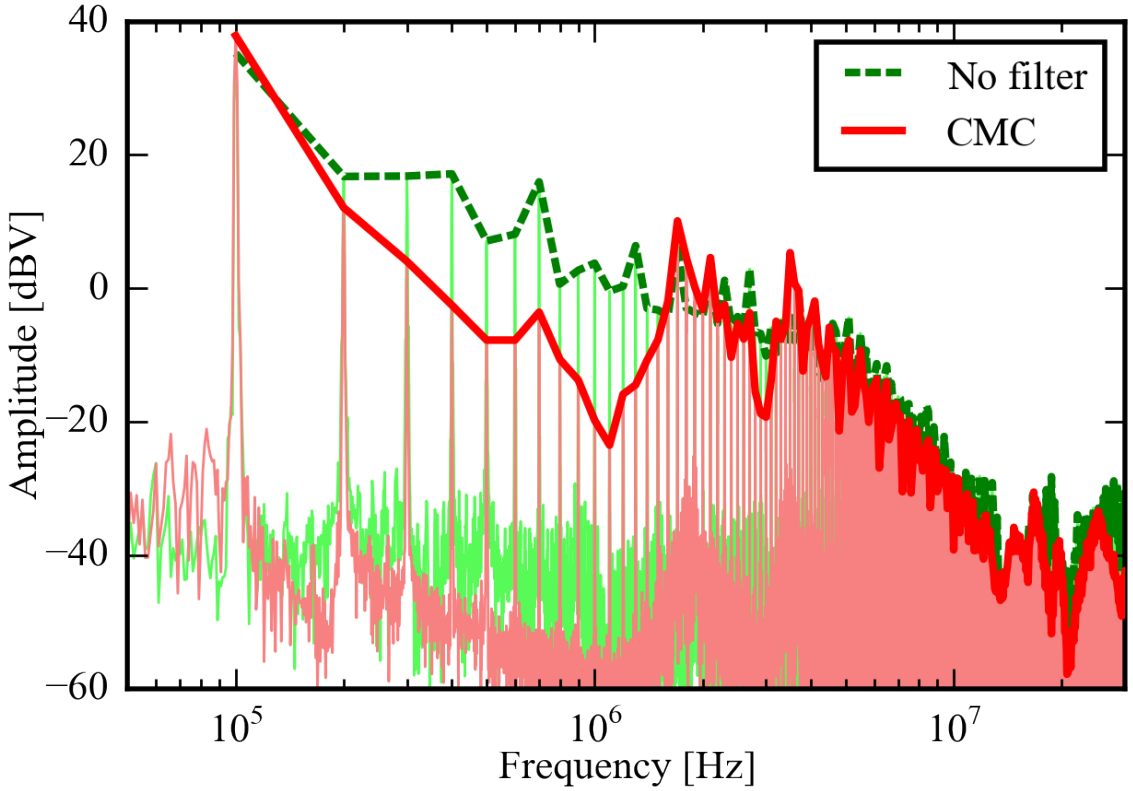


図 3-26　コモンモード電圧周波数解析結果　フィルタ無しと CMC の比較

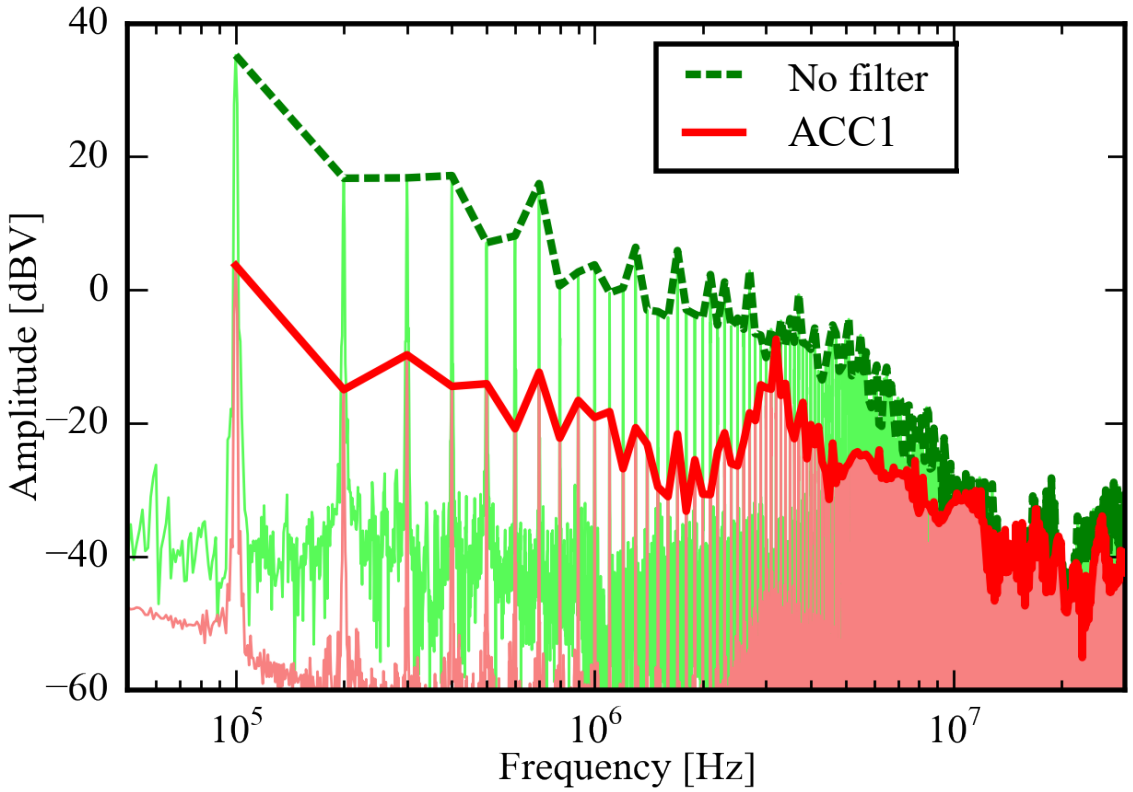


図 3-27　コモンモード電圧周波数解析結果　フィルタ無しと ACC1 の比較

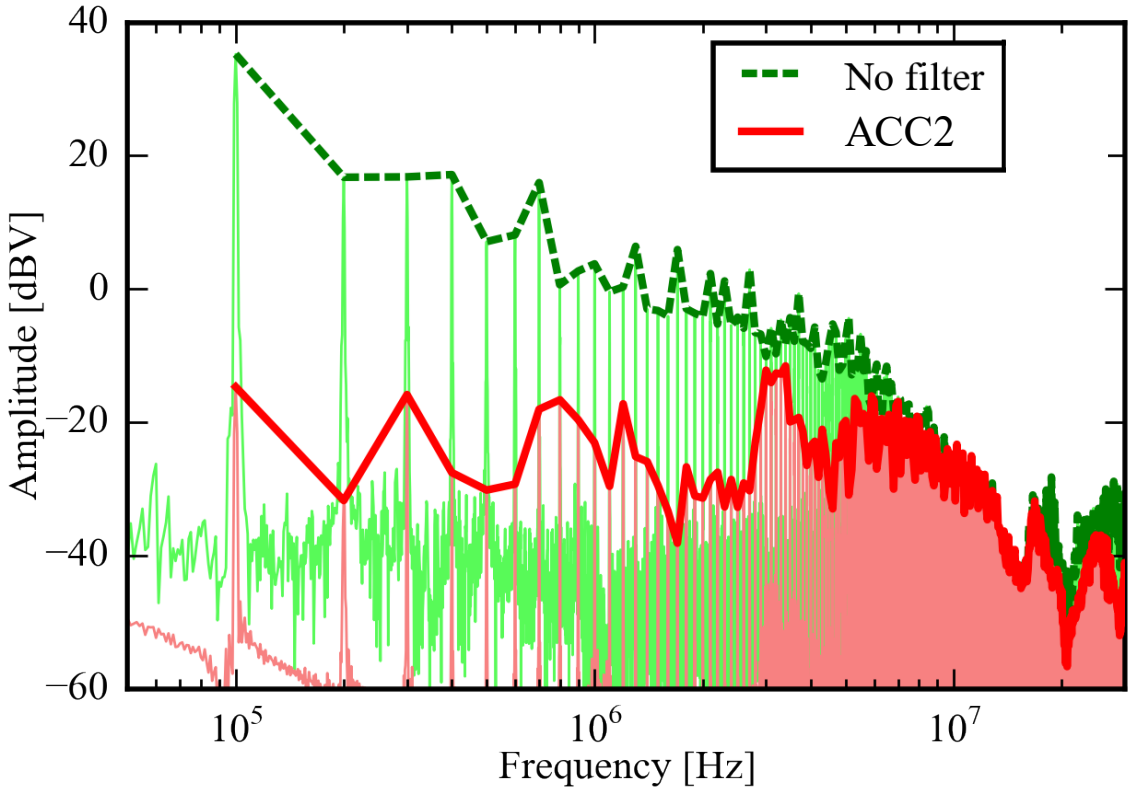


図 3-28　コモンモード電圧周波数解析結果　フィルタ無しと ACC2 の比較

CMC の 100 kHz といった低い周波数での減衰特性を改善するためには，より大きなインダクタンスが必要となる。一方で，MHz 以上の高周波での減衰特性を改善するためには，巻線間寄生容量を小さくして，共振周波数を高くする必要がある。このためには，巻線密度を下げることが要求される。低い周波数から MHz 以上の高周波まで減衰特性を改善するためには，大きな磁性体コアが必要になり，CMC は大型，大重量，高コストとなってしまう。

CMC がモータ側浮遊容量の影響と，巻線間寄生容量の影響を受けるのに対し，ACC は原理的にそれらの影響を受けない。図 3-29 に ACC とモータの回路図を示す。図中では ACC を電圧源で表している。C はケーブル接地線間浮遊容量とモータ接地線間浮遊容量の和である。2.6.3 章で述べた CMC の場合と異なり，ACC は CM トランスを低インピーダンスの電圧源で駆動するため，浮遊容量の値に関わらず補償電圧を注入し，CM 電圧を抑制する。そのため，ドライブシステムを選ばず 150kHz 以下の低い周波数から大きな減衰量が得られる。図 3-30 に ACC と CM トランスの回路図を示す。C はトランスの巻線間寄生容量である。ACC は CM トランスを低インピーダンスの電圧源で駆動するため，寄生容量の影響を受けず，高い周波数でも減衰が得られる。トランスのインピーダンスが高域で小さくなっても，電圧源で駆動すれば十分な励磁電流を供給できるためである。密な巻線でも性能悪化が小さく，ACC のトランスは小型化が可能である。

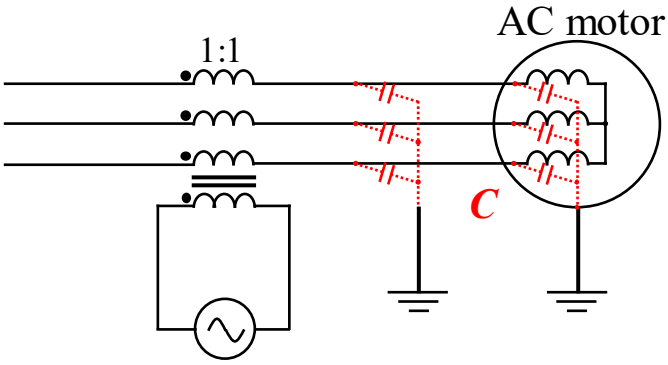


図 3-29　ACC とモータの回路図

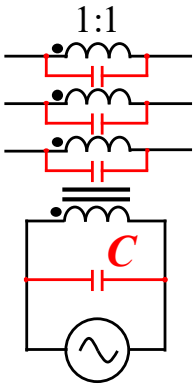


図 3-30　ACC とコモンモードトランスの回路図

3.6.3 実験結果のまとめ

開発した SVPWM 対応改良型 ACC(ACC1)と，フィードバック併用型 ACC(ACC2)の電磁ノイズ減衰性能実験について述べた。ACC1 と ACC2 が使用する CM トランスと，同サイズの CMC を比較対象として用いた。実験結果より，CMC が 100 kHz 程度の低い周波数と，MHz 以上の高い周波数で減衰が得られなかったのに対し，ACC1 は 100 kHz から 2 MHz の周波数帯域で−20 から−30 dB の大きな減衰量が得られた。ACC2 は 100 kHz において−50 dB の非常に大きな減衰量を持ち，200 kHz から 2 MHz の周波数帯域では，ACC2 は ACC1 に比べ 5 から−20 dB 大きな減衰量が得られた。150 kHz 以下から MHz 以上の広い周波数帯域の電磁ノイズ抑制のためには，CMC は大型化，大重量化，高コスト化が避けられないのに対し，ACC は小型軽量のまま対応できることを示した。

3.7 ヒートシンクが接地された場合の影響とその対策

インバータのパワー半導体デバイスに対地浮遊容量が存在する場合，ACC が理想的な逆位相の電圧を発生しても，CM 電圧の完全なキャンセルはできない。特に，パワー半導体デバイスのヒートシンクが接地されたインバータでは，この浮遊容量の影響が大きい。そこで，直流リンク-ヒートシンク間に Y コンデンサを追加し，ACC の CM 電圧減衰性能を改善する対策法を提案する。図 3-31 に，ACC を適用したモータドライブシステムの浮遊容量も含めた回路図を示す。図中の ACC は，CM 電圧の逆位相電圧を発生する電圧源と，CM トランスで記述されている。点線で書かれたコンデンサは浮遊容量を示している。浮遊容量への対策である Y コンデンサ C_y が，直流リンク-ヒートシンク間に接続されている。ヒートシンクは金属筐体に接続され，接地されている。図 3-32 に図 3-31 のモータドライブシステムの CM 等価回路を示す。ダイオード障壁容量 C_d，パワー半導体デバイスの出力容量 C_{inv}，CM トランスの巻線間容量 C_{acc}，モータ巻線-モータケース間容量 C_m，ダイオード入力側-ヒートシンク間容量 C_{pl}，直流リンク-ヒートシンク間容量 C_{pdc}，パワー半導体デバイス出力側-ヒートシンク間容量 C_{ph}，ACC 出力側-接地線間容量 C_{pm} が浮遊容量として存在する。R_l，R_m はそれぞれ系統側，モータ側抵抗，L_l，L_m はそれぞれ系統側，モータ側インダクタンスである。S_d はダイオードの導通状態を表すスイッチである。v_{inv} はインバータが発生する CM 電圧である。v_{acc} は ACC の補償電圧であり，v_{inv} と等しくなるよう制御される。v_{inv}，v_{acc} と並列接続される C_{inv}，C_{acc} の影響は，v_{inv}，v_{acc} の内部インピーダンスが十分に小さいため，無視することができる。図 3-32 において C_{ph} が存在しなければ，v_{inv} と v_{acc} は完全に打ち消し合い，モータ側 CM 電圧 v_{cm} はゼロとなる。ヒートシンクが接地されず，金属筐体と十分な距離が存在する場合，C_{ph} は接地線に接続されないため悪影響は小さくなる。

浮遊容量による影響を説明するため，図 3-32 の CM 等価回路を図 3-33 に示すように変形する。まず，図 3-32 から図 3-33(a)への変形では， v_{inv}，v_{acc} の電圧源の中間点 P を基準電位とし，C_{inv}, C_{acc} を除去している。図 3-33(a)から図 3-33(b)への変形では，v_{inv}, v_{acc} が等しいことから 2 つの電圧源を 1 つにまとめている。図 3-33(b)から，図中に示されたインピーダンス Z_A と C_{ph} により，v_{inv} が分圧され v_{cm} となることがわかる。v_{inv} から v_{cm} への減衰量 A_{tt} は

$$A_{tt} = \frac{|Z_A|}{\left|Z_A + \frac{1}{\mathrm{j}\omega C_{ph}}\right|} \tag{3-20}$$

となる。C_{ph} による影響を低減し，v_{cm} を小さくするためには，Z_A のインピーダンスを C_{ph} のインピーダンスより十分に小さくする必要がある。

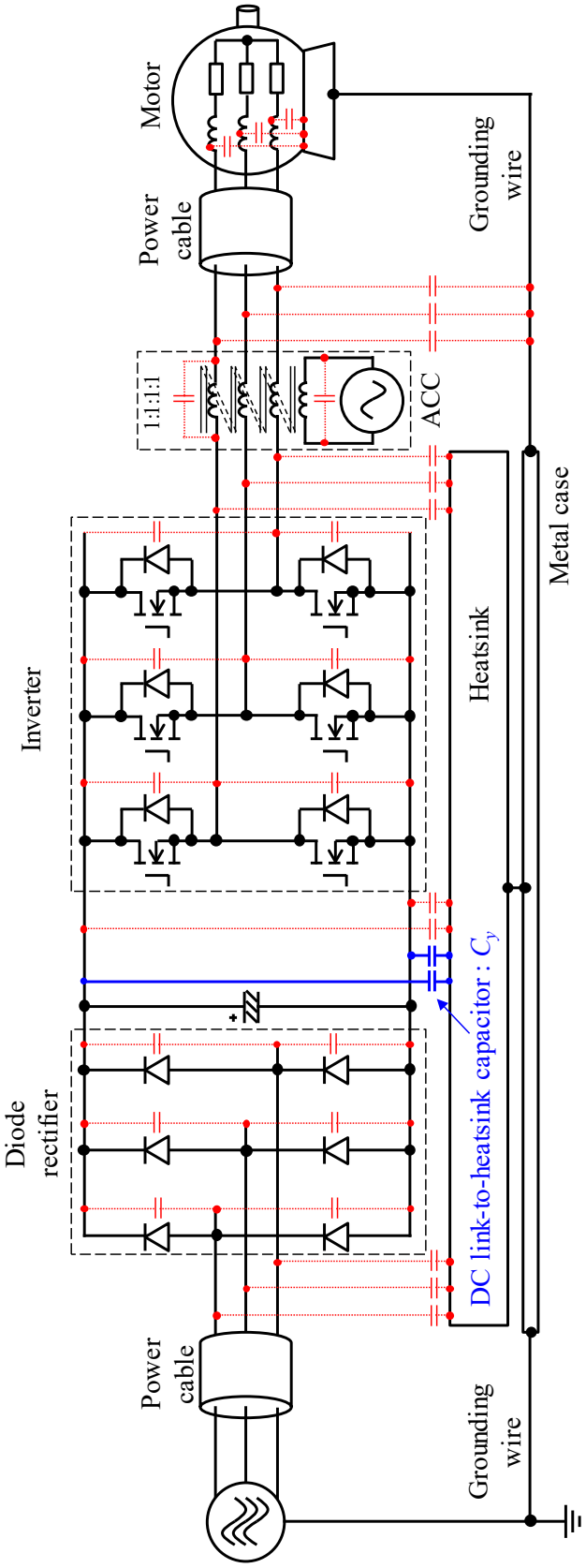


図 3-31　ACC を適用したモータドライブシステムにおける浮遊容量

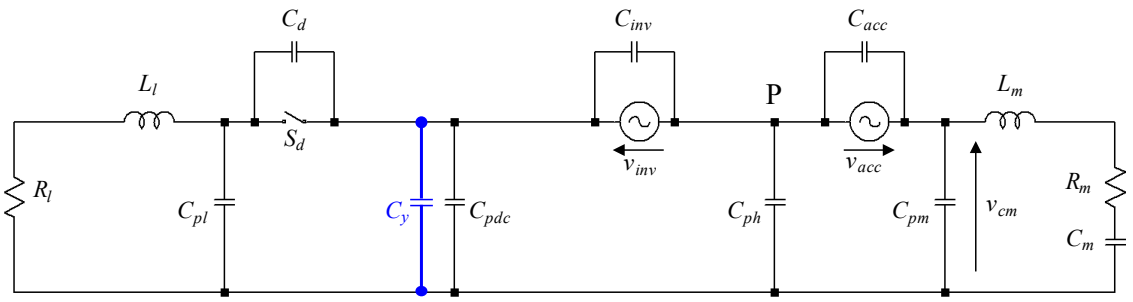
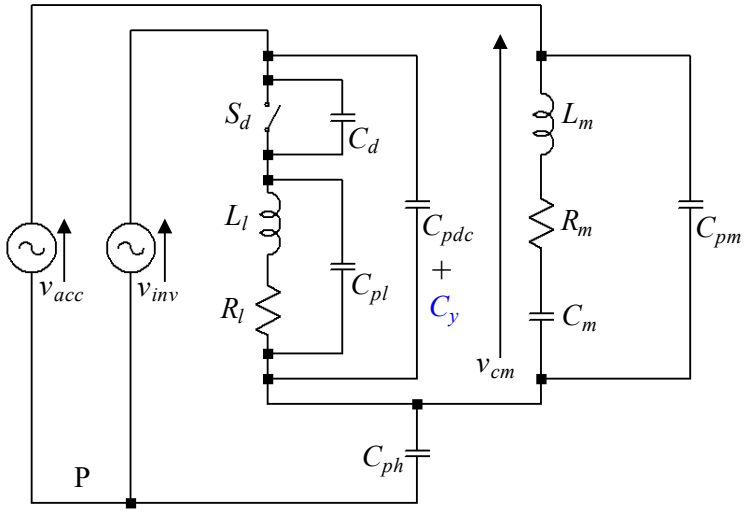
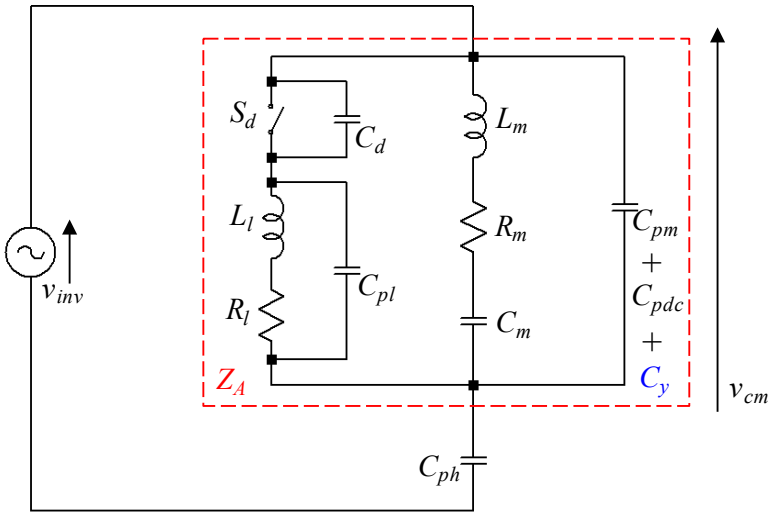


図 3-32　ACC を適用したモータドライブシステムのコモンモード等価回路



(a)



(b)

図 3-33　コモンモード等価回路の変形

図 3-34 に Z_A のインピーダンスの大きさのシミュレーション結果を示す。C_y を接続しない場合と，C_y の容量を 1 nF，3.3 nF，10 nF にした場合の 4 通りの結果である。シミュレーション時に用いた素子の値を表 1 に示す。これらの値は，3.7.1 章で述べる実験システムにおいて測定した値を基にしている†。S_d 導通時の結果である図 3-34(a)において，Z_A は 1 MHz 以下の周波数で R_l のインピーダンス(16.7 Ω)となっている。C_y を接続しない場合は，1MHz 以上の周波数でインピーダンスが上昇する。10 MHz 以上の周波数では，$C_{pl} + C_{pm} + C_{pdc} + C_y$ のインピーダンスとなる。C_y の容量を大きくするほど 1 MHz 以上の周波数においてインピーダンスが低下する。

S_d 非導通時の結果である図 3-34(b)において，Z_A は 1 MHz 以下の周波数で $C_d + C_m + C_{pm} + C_{pdc} + C_y$ のインピーダンスとなる。10 MHz 以上の周波数では，$C_{pl} + C_{pm} + C_{pdc} + C_y$ のインピーダンスとなる。C_y の容量を大きくするほど，全周波数にわたるインピーダンスが低下する。

表 3-4　シミュレーションにおける素子の値

Variable	Value	[Unit]
C_d	1	[nF]
C_m	500	[pF]
C_{pl}	100	[pF]
$C_{pm} + C_{pdc}$	100	[pF]
C_{ph}	100	[pF]
R_l	16.7	[Ω]
R_m	10	[Ω]
L_l	2	[μH]
L_m	4	[μH]

† 実験用インバータは，パワー半導体デバイスに N チャネル MOSFET の IXFN55N50F を用いた。N チャネル MOSFET の場合，対ヒートシンク間浮遊容量で支配的なのは，ドレイン-放熱タブ間容量である。IXFN55N50F のドレイン-放熱タブ間をインピーダンスアナライザで測定したところ 38 pF であった。よって，パワー半導体デバイス出力側-ヒートシンク間容量 C_{ph} を 38 pF の約三倍の 100 pF とした。

接合容量 C_d は実験で用いた三相ブリッジダイオードの 1 素子と，等しい逆耐電圧，最大電流を持つダイオード STTH6012W のデータシートの記載より定めた。STTH6012W は逆電圧 10 V 時の接合容量が 200 pF，100 V 時が 100 pF であり，三相ブリッジダイオード 6 素子分の 6 倍の容量として C_d を 1 nF と設定した。

インピーダンスアナライザにより測定したモータ側インピーダンスカーブに合うように，R_m，C_m，L_m を設定した。電源側抵抗 R_l は LISN により接地インピーダンスが 100 kHz 以上では 50 Ω(一相あたり)となるので，三分の一の 16.7 Ω とした。

本シミュレーションの目的は，C_y により減衰量が向上すること，ダイオード導通状態によって減衰量が変化することを確認することであり，減衰量の厳密な評価を目的とはしない。そのため，回路パラメータの厳密な検討，接合容量の電圧依存性の考慮は行っていない。

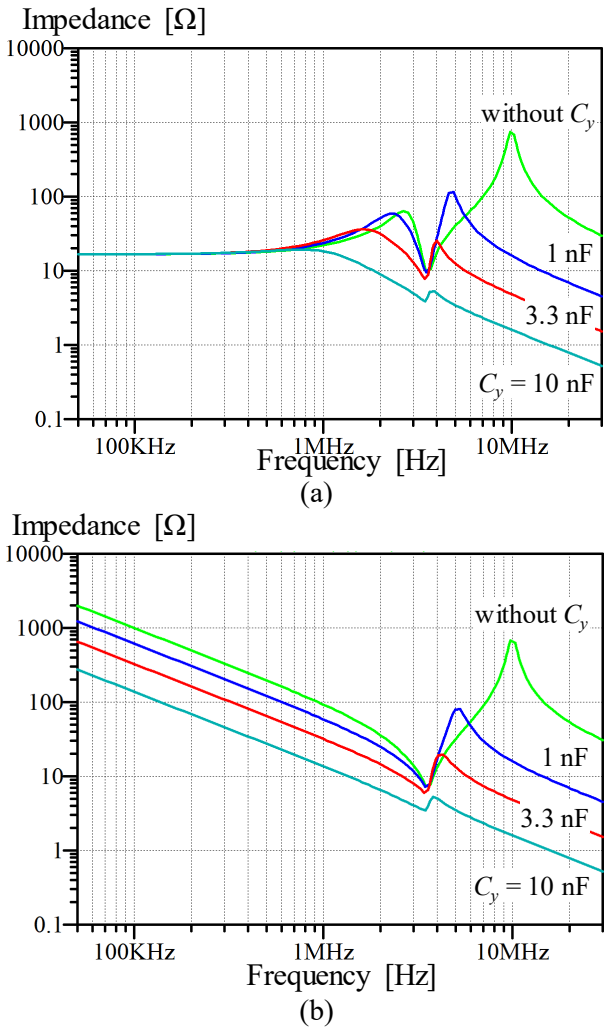


図 3-34　Z_A のインピーダンスの大きさ(シミュレーション)
(a)S_d 導通時　(b)S_d 非導通時

図 3-35 に，v_{inv} から v_{cm} への減衰量のシミュレーション結果を示す。S_d 導通時の結果である図 3-35(a)において，1 MHz 以下の周波数では，Z_A は R_l のインピーダンスで一定となるため，周波数が低くなるにつれ減衰量は大きくなる。10 MHz 以上の周波数では，Z_A は $C_{pl} + C_{pm} + C_{pdc} + C_y$ のインピーダンスとなるため，減衰量 A_{tt} は

$$A_{tt} \approx \frac{C_{ph}}{C_{pl} + C_{pm} + C_{pdc} + C_y} \tag{3-21}$$

となる。図 3-35(a)より，10 nF の C_y を接続することで，1 MHz 以上の周波数においても約−40 dB の減衰量が得られる。

S_d 非導通時の結果である図 3-35(b)において，1 MHz 以下の周波数では，Z_A は $C_d + C_m + C_{pm} + C_{pdc} + C_y$ のインピーダンスとなるため，減衰量 A_{tt} は

$$A_{tt} \approx \frac{C_{ph}}{C_d + C_m + C_{pm} + C_{pdc} + C_y} \tag{3-22}$$

となる。同様に，10 MHz 以上の周波数では，Z_A は $C_{pl}+C_{pm}+C_{pdc}+C_y$ のインピーダンスとなるため，減衰量 A_{tt} は

$$A_{tt} \approx \frac{C_{ph}}{C_{pl} + C_{pm} + C_{pdc} + C_y} \tag{3-23}$$

となる。図 3-35(b)より，C_y を接続しない場合，1 MHz 以下の周波数で約−25 dB の減衰量となることがわかる。10 nF の C_y を接続することで減衰性能が改善し，全周波数にわたって約−40 dB の減衰量が得られる。

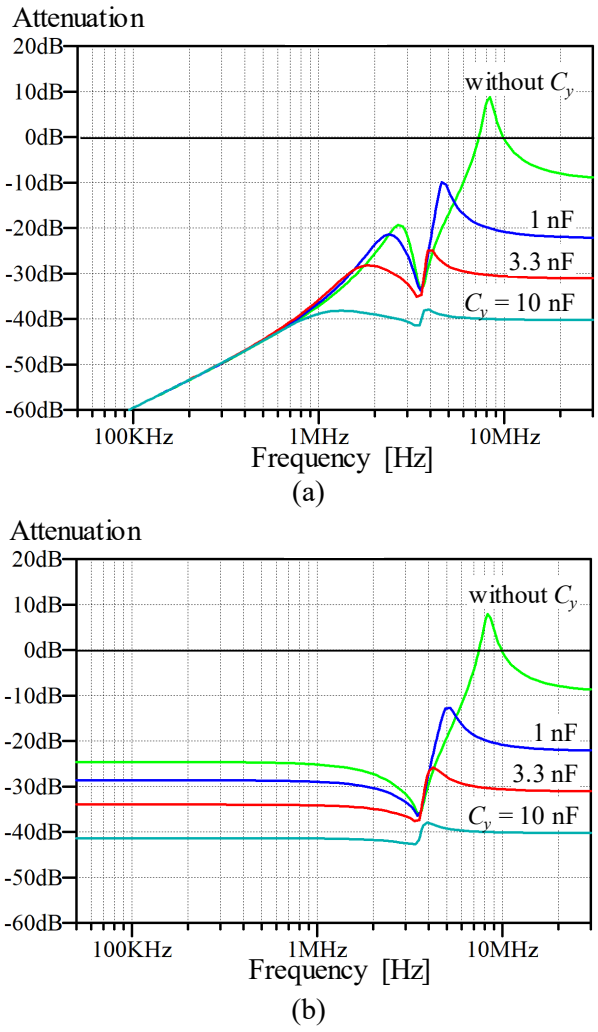
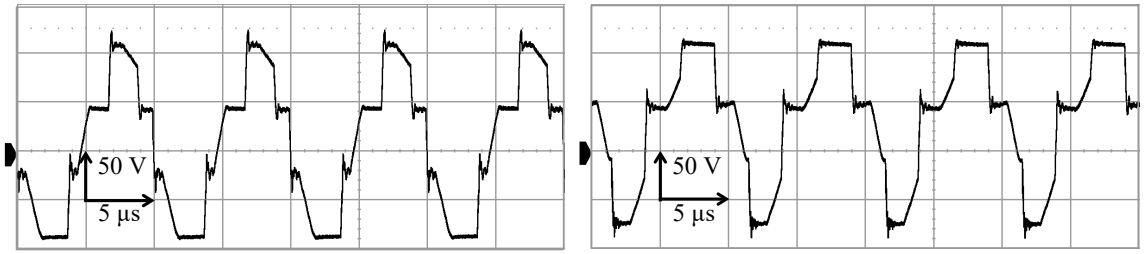


図 3-35　ACC の減衰量 (シミュレーション)　(a)S_d 導通時　(b)S_d 非導通時

3.7.1 実験結果

直流リンク-ヒートシンク間 Y コンデンサ C_y の効果を評価するために実験を行った。モータドライブシステムにフィルタを接続しない場合，C_y 接続，ACC 接続，ACC と C_y 接続の計 4 パターンにおいてモータ側 CM 電圧の測定を行い，C_y による ACC の CM 電圧減衰量の改善効果を評価する。実験システムは図 3-21 と同様の構成である。4.7 nF のセラミックコンデンサ 2 個(計 9.4 nF)を C_y として接続している。3.5.2 章で製作した ACC2 の試作機を用いている。Si-MOSFET を用いたインバータに 750 W の誘導モータを接続し，三相ダイオード整流器と商用電源の間に LISN を挿入している。インバータのヒートシンクは金属筐体に接続し，金属筐体は LISN を介して接地している。直流リンク電圧は 200 V，スイッチング周波数 100 kHz，変調率 0.6 の 50 Hz 正弦波をインバータ出力としている。電源側ケーブル，モータ側ケーブルは共に 2 m の 3 芯ケーブルである。3 個の同容量のコンデンサをインバータ出力側に接続し，モータ側中性電位を作り，中性電位と金属筐体間の電位差を，モータ側 CM 電圧として測定している。

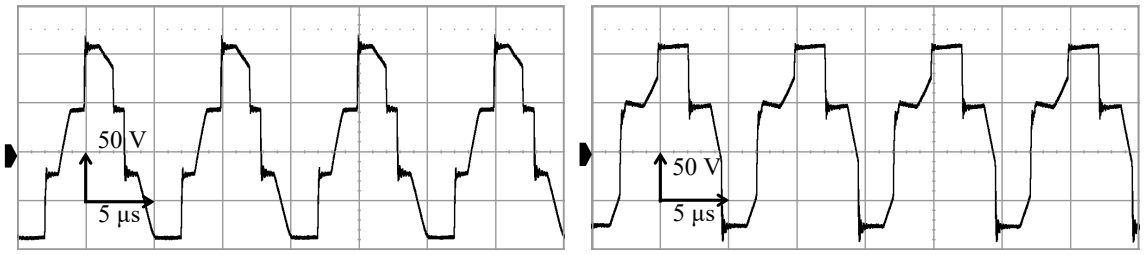
図 3-36，図 3-37，図 3-38，図 3-39 にフィルタを接続しない場合，C_y 接続，ACC 接続，ACC と C_y を接続した場合の CM 電圧波形をそれぞれ示す。図 3-36，図 3-37 より，フィルタを接続しない場合と C_y を接続した場合では，波形の変化は小さく，ダイオード導通時と非導通時の波形の違いも小さいことが確認できる。図 3-38(a)の波形から，ACC を接続することで CM 電圧が大幅に減衰することがわかる。しかし，図 3-38(b)より，ダイオード非導通時では階段状の CM 電圧が 25 V の振幅で残留しており，ACC の CM 電圧減衰効果が悪化していることがわかる。図 3-39 より，ACC と C_y を接続した場合では，ダイオード導通時，非導通時共に CM 電圧が大幅に減衰することが確認できる。



(a) (b)

図 3-36　フィルタを接続しない場合の CM 電圧波形

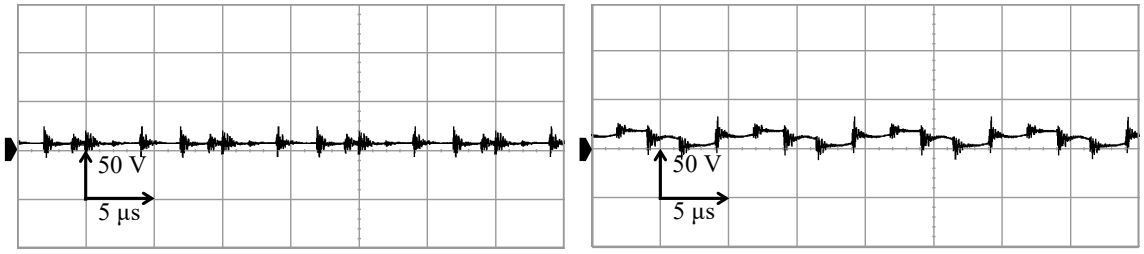
(a)ダイオード導通時　(b)ダイオード非導通時



(a) (b)

図 3-37　C_y 接続時の CM 電圧波形

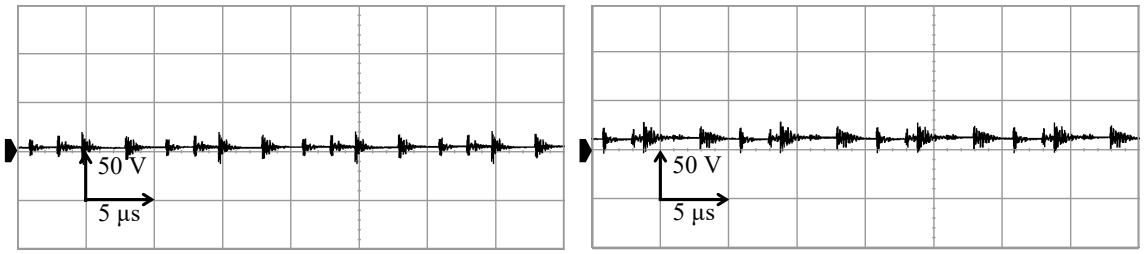
(a)ダイオード導通時　(b)ダイオード非導通時



(a) (b)

図 3-38　ACC 接続時の CM 電圧波形

(a)ダイオード導通時　(b)ダイオード非導通時



(a) (b)

図 3-39　ACC と C_y 接続時の CM 電圧波形

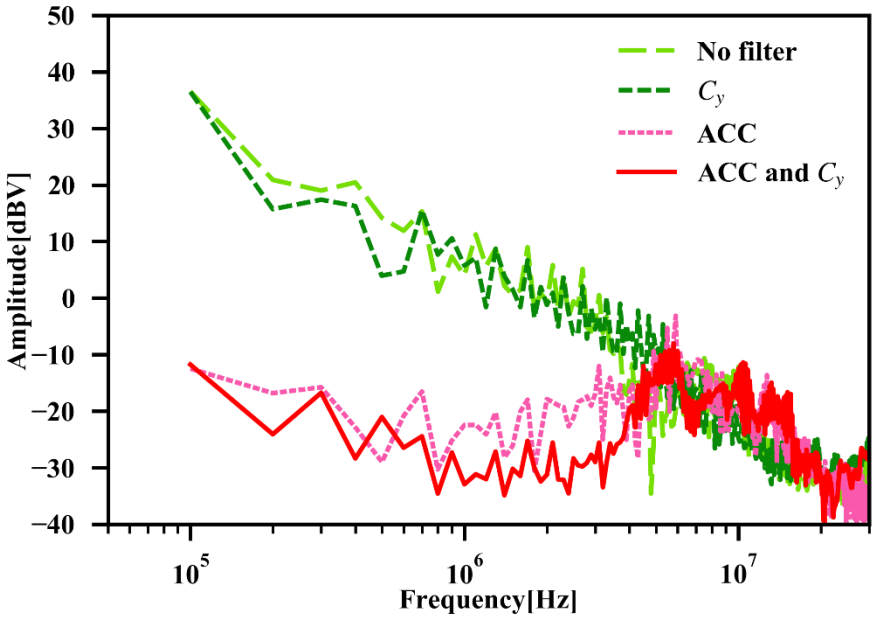
(a)ダイオード導通時　(b)ダイオード非導通時

図 3-40 に，図 3-36，図 3-37，図 3-38，図 3-39 の CM 電圧波形に周波数解析を行った結果を示す。図 3-40 では，スイッチング周波数である 100 kHz の整数倍成分のみをプロットしている。C_y を接続した場合では，ダイオード導通時，非導通時共に，フィルタを接続しない場合の周波数解析結果との違いは小さい。このことから C_y のみを接続しても，モータ側 CM 電圧の減衰効果は得られないことがわかる。ACC を接続した場合，ダイオード導通時において，100 kHz から 1 MHz の周波数で−50 dB から−40 dB の減衰となる。1 MHz 以上の周波数では減衰量が低下し，5 MHz で減衰がゼロとなる。ダイオード非導通時では ACC の減衰効果が悪化しており，100 kHz から 3 MHz の周波数で−20 dB の減衰にとどまる。この結果は，C_y を接続しない場合のシミュレーション結果とよく一致する。ACC と C_y を接続した場合，ダイオード導通時，非導通時共に 100 kHz から 1 MHz の周波数で−50 dB から−40 dB の減衰が得られている。シミュレーション結果と同様に，C_y による CM 電圧減衰効果の改善を確認できる。C_y により，ダイオード導通時では 1 MHz から 4 MHz の周波数で減衰量が改善し，ダイオード非導通時では 100 kHz から 3 MHz の周波数で減衰量が最大−30 dB 改善する。ダイオード導通時，非導通時にかかわらず, 広帯域にわたる大きな CM 電圧抑制効果が得られることを確認できた。

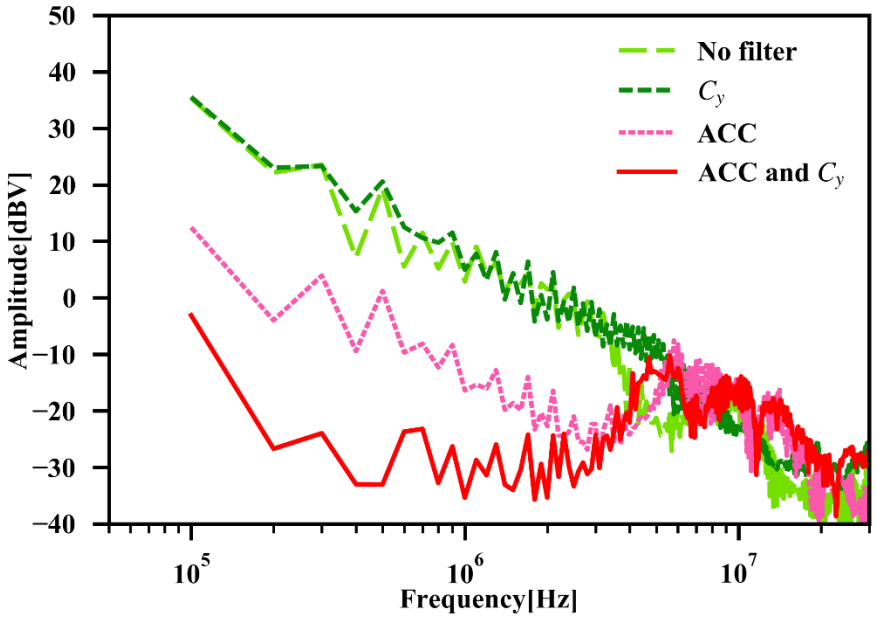
シミュレーション結果では，ACC と 10 nF の C_y を接続した場合，全周波数にわたって約−40 dB の減衰量が得られている。一方で実験結果では，3 MHz 以上の周波数で減衰量が低下している。これは, ACC を構成するトランスやアンプの周波数特性により，3 MHz 以上の周波数では，理想的な逆位相の CM 電圧を発生できていないためと考えられる。

3.7.2 ヒートシンクが接地された場合の影響とその対策のまとめ

インバータのパワー半導体デバイスの対地浮遊容量が，ACC の CM 電圧減衰効果に与える悪影響を説明した。直流リンク-ヒートシンク間に Y コンデンサ C_y を接続することで，CM 電圧減衰効果を大きく改善できることを，シミュレーションと実験により示した。実験結果より，ACC と C_y を接続した場合，100 kHz から 5 MHz の広い周波数帯域で，最大−50 dB の大きな CM 電圧減衰効果が得られることを確認した。



(a)



(b)

図 3-40　CM 電圧波形の周波数解析結果

(a)ダイオード導通時　(b)ダイオード非導通時

3.8 第 3 章のまとめ

本章では，インバータの電磁ノイズ源である CM 電圧を検出し，逆位相の電圧を加算することで CM 電圧をキャンセルする，ACC の CM 電圧減衰性能向上について述べた。

ACC の動作原理を説明し，空間ベクトル変調(SVPWM)インバータに ACC を適用する際に問題となる，CM トランスの磁束飽和に対策した，SVPWM 対応 ACC(ACC0)の従来研究について紹介した。

ACC0 では 2 回路あるエミッタフォロワでひずみ電圧が発生し，CM 電圧減衰性能が悪化することを示し，エミッタフォロワ 1 回路で SVPWM に対応しひずみ電圧の悪影響を半減した ACC(ACC1)を提案した。

さらに，ACC1 でも依然として発生するエミッタフォロワ 1 回路のひずみ電圧を，フィードバック回路によって補償し，CM 電圧減衰性能を向上させたフィードバック制御併用 ACC(ACC2)を提案した。

ACC1 と ACC2 と同サイズの受動フィルタである CMC の CM 電圧減衰性能実験を行い，CMC に対し ACC1 が広い周波数帯域でより大きな CM 電圧減衰量を得られることを確認した。ACC2 は ACC1 に対し，さらに最大−20 dB 大きな減衰量が得られ，100 kHz において−50 dB の非常に大きな減衰量を持つことを確認した。

最後に，パワー半導体デバイス-接地線間の浮遊容量が，モータ側の対地浮遊容量に対して無視できるほど小さくない場合の，ACC の CM 電圧減衰性能低下について検討を行い，直流リンク-ヒートシンク間に Y コンデンサを追加する対策法を提案し，シミュレーションと実機実験により評価した。実機実験では，Y コンデンサを接続した場合，100 kHz から 5 MHz の広い周波数帯域で，最大−50 dB の大きな CM 電圧減衰効果が得られることを確認した。

第4章 高電圧インバータ対応ハイブリッド ACC

第 3 章で説明した ACC は，バイポーラトランジスタの電圧最大定格によって，適用可能なインバータ電源電圧は 300 V 程度に制限されるという問題がある。CM 電圧検出回路に非零相チョーク[95]を用いて，バイポーラトランジスタを廃し，300 V 以上の高電圧インバータに適用可能とした，パッシブコモンノイズキャンセラ(PCC)が文献[96]で提案されている。しかし，非零相チョークと CM トランスの漏れインダクタンスに起因する CM 電圧抑制特性の悪化が避けられなかった。そこで本論文では，漏れインダクタンス起因の残留 CM 電圧を，アクティブフィードバック回路により補償するハイブリッド ACC を提案する。本章では PCC とハイブリッド ACC の動作原理を説明し，ハイブリッド ACC が広帯域にわたり，大きな CM 電圧減衰量を達成できることを，シミュレーションにより示す。

4.1 パッシブコモンノイズキャンセラ(PCC)

4.1.1 PCC の構成

図 4-1 に，PCC の回路図を示す。コンデンサ C_d で CM 電圧を検出する。C_d の容量が数 μF と十分に大きいため，ACC におけるエミッタフォロワを用いなくても CM トランスの励磁電流を供給可能である。過大な電流がインバータの相間に流れるのを防ぐため，非零相チョークが C_d に直列に挿入されている。非零相チョークは DM 電流に対してインダクタンスを持ち，CM 電流に対してはインダクタンスを持たない。

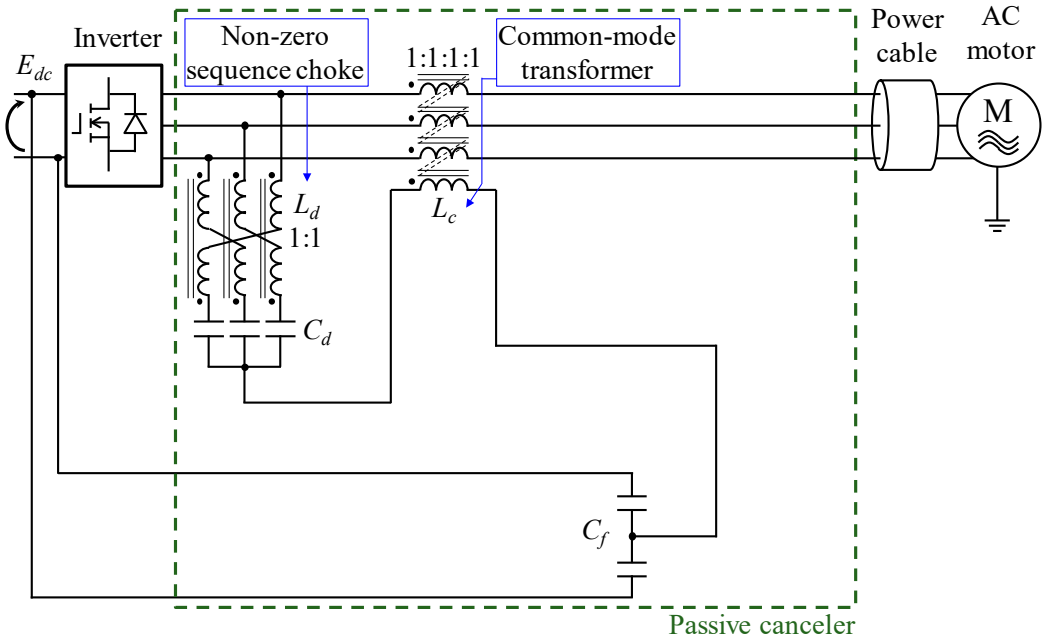


図 4-1　PCC 回路図

4.1.2 非零相チョークの動作

非零相チョークは巻線比 1:1 のトランス 3 つから構成される。図 4-2(a)に DM 電流 i_{dm} に対する誘起電圧 v_{dm} を, 図 4-2(b)に CM 電流 i_{cm} に対する誘起電圧 v_{cm} を示す。コア 1, コア 2, コア 3 の巻線の誘起電圧が v_1, v_2, v_3 である。各相の電流が i_u, i_v, i_w である。図 4-3 に各コアにおける磁気回路を示す。巻数 N, 磁気抵抗 R_m, 各コアの磁束が ϕ_1, ϕ_2, ϕ_3 である。図 4-2(a)及び図 4-3 より

$$i_{dm} = i_u = -i_v - i_w, \quad \begin{cases} \phi_1 = \frac{N\,(i_u - i_w)}{R_m} \\ \phi_2 = \frac{N\,(i_v - i_u)}{R_m} \\ \phi_3 = \frac{N\,(i_w - i_v)}{R_m} \end{cases} \tag{4-1}$$

である。式 4-1 とファラデーの電磁誘導の法則から

$$\begin{cases} v_1 = N\frac{d\phi_1}{dt} = \frac{N^2}{R_m}\left(\frac{di_u}{dt} - \frac{di_w}{dt}\right) \\ v_2 = N\frac{d\phi_2}{dt} = \frac{N^2}{R_m}\left(\frac{di_v}{dt} - \frac{di_u}{dt}\right) \\ v_3 = N\frac{d\phi_3}{dt} = \frac{N^2}{R_m}\left(\frac{di_w}{dt} - \frac{di_v}{dt}\right) \end{cases} \tag{4-2}$$

となる。図 4-2(a)より

$$\begin{cases} v_{dm} = v_1 - v_2 + v_1 - v_3 = 2v_1 - v_2 - v_3 \\ v_{dm} = v_1 - v_2 + v_3 - v_2 = v_1 - 2v_2 + v_3 \end{cases} \tag{4-3}$$

となるので，式 4-1，4-2，4-3 より以下の式 4-4 を得る。

$$v_{dm} = \frac{9}{2}\frac{N^2}{R_m}\frac{di_{dm}}{dt} = \frac{9}{2}L_d\frac{di_{dm}}{dt} \tag{4-4}$$

ここで、$L_d = \frac{N^2}{R_m}$ は非零相チョークを構成するトランス 1 つあたりの励磁インダクタンスである。DM 電流に対するインダクタンスは$\frac{9}{2}L_d$となる。

次に，図 4-2(b)より

$$i_{cm} = i_u + i_v + i_w, \quad \begin{cases} v_{\mathrm{cm}} = v_1 - v_2 \\ v_{\mathrm{cm}} = v_2 - v_3 \\ v_{\mathrm{cm}} = v_3 - v_1 \end{cases} \tag{4-5}$$

である。これより以下の式 4-6 を得る。

$$v_{cm} = 0 = 0\frac{di_{cm}}{dt} \tag{4-6}$$

よって、非零相チョークの CM インダクタンス L_{cm} は 0 である。

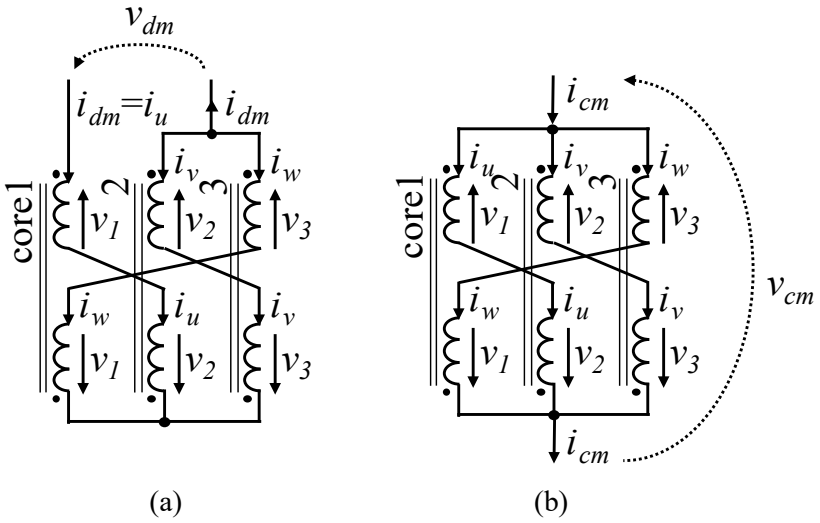


図 4-2　非零相チョークに発生する誘起電圧
(a)ディファレンシャルモード (b)コモンモード

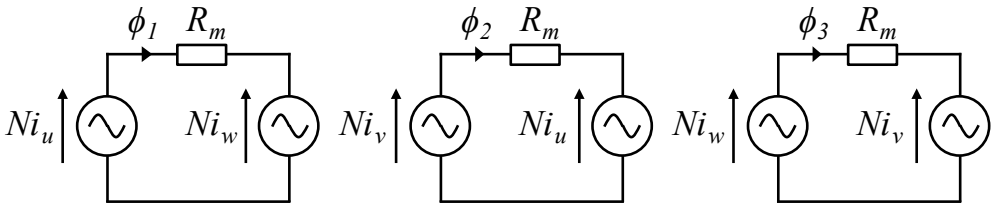


図 4-3　非零相チョークにおける 3 つのコアの磁気等価回路

4.1.3 PCC の動作原理

まず，DM 等価回路，CM 等価回路を用いて，PCC が過大な DM 電流を防ぎつつ，インバータ CM 電圧を減衰することを説明する。パッシブキャンセラの DM 等価回路を図 4-4(a)，CM 等価回路を図 4-4(b)に示す。L_lは，非零相チョークと CM トランスの漏れインダクタンスの和である。また，$C'_d = 3\ C_d$，$C'_f = 2\ C_f$である。v_{inv_dm}はインバータの出力線間電圧，v_{inv_cm}はインバータの出力 CM 電圧である。DM カットオフ周波数f_{c_dm}，CM カットオフ周波数f_{c_cm}は，以下の式 4-7 であらわされる。

$$\begin{cases} f_{c_dm} = \dfrac{1}{2\pi\sqrt{\dfrac{9}{2}L_d\dfrac{2}{3}C_d}} = \dfrac{1}{2\pi\sqrt{3L_dC_d}} \\ f_{c_cm} = \dfrac{1}{2\pi\sqrt{(L_c+L_l)\dfrac{C'_dC'_f}{C'_d+C'_f}}} \end{cases} \tag{4-7}$$

v_{inv_dm}，v_{inv_cm}には，インバータの出力基本波成分とスイッチング周波数成分が含まれる。それぞれの周波数をf_{low}，f_{hi}とする。ここで，次式 4-8 となるようf_{c_dm}，f_{c_cm}を設定する。

$$\begin{cases} f_{low} < f_{c_cm} < f_{hi} \\ f_{low} < f_{c_dm} < f_{hi} \end{cases} \tag{4-8}$$

この条件の時，DM 等価回路において，v_{inv_dm}のスイッチング周波数成分はインダクタに印加されるため，スイッチングに伴う過大な DM 電流を抑制できる。また，SCPWM インバータにおいて発生する CM 電圧の低周波成分を PCC で抑制する場合，非常に大きなコア断面積の CM トランスが必要になる。しかし，CM 電圧の低周波成分は電磁ノイズ発生の原因とならない。式 4-8 の条件の時，CM 等価回路において，v_{inv_cm}のスイッチング周波数成分はインダクタに印加されるため，CM 電圧のスイッチング周波数以上の成分のみを抑制することができる。

次に，回路パラメータの設計法を述べる。E_{dc}をインバータ直流リンク電圧，T_{sw}をス

イッチング周期とする。v_{inv_dm} および v_{inv_cm} が振幅$\frac{1}{2}E_{dc}$，周期 T_{sw} の方形波となる時，DM 電流，CM 電流は最大となる。したがって，DM 電流最大値 I_{dm_max}，CM 電流最大値 I_{cm_max} は以下の式 4-9 となる。

$$I_{dm_max} = \frac{E_{dc}T_{sw}}{8\left(\frac{9}{2}L_d\right)} = \frac{E_{dc}T_{sw}}{36L_d}$$
$$I_{cm_max} = \frac{E_{dc}T_{sw}}{8(L_c + L_l)} \tag{4-9}$$

I_{dm_max}，I_{cm_max} をインバータ定格電流基準で設定(例えば定格電流の 10 %など)し，式 4-9 より L_d，L_c が定まる。式 4-7 より，式 4-8 を満たす C_d，C_f が定まる。

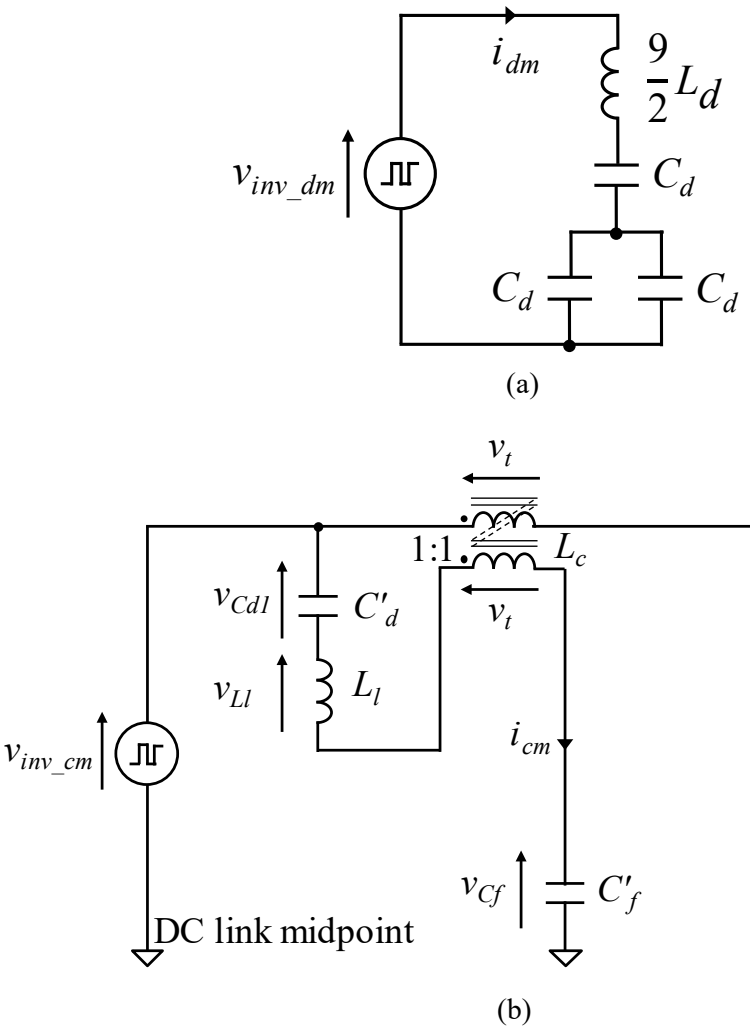


図 4-4　PCC の(a)DM 等価回路，(b)CM 等価回路

4.1.4 PCC による CM 電圧抑制

v_{inv_cm} の出力基本波成分を v_{low}，スイッチング周波数成分を v_{hi} とすると，インバータ CM 電圧は$v_{inv_cm} = v_{hi} + v_{low}$である。式 4-8 よりコンデンサ電圧の和$v_{Cd1} + v_{Cf}$には CM 電圧の出力基本波成分 v_{low} があらわれ，インダクタ電圧の和$v_t + v_{Ll}$にはスイッチング周波数成分 v_{hi} があらわれる。したがって

$$\begin{cases} v_{Cd1} + v_{Cf} = v_{low} \\ v_t + v_{Ll} = v_{hi} \end{cases} \tag{4-10}$$

となる。CM トランスにおいて，励磁電流が第 4 巻線のみを流れると仮定すると，漏れインダクタンス電圧は$v_{Ll} = \frac{L_l}{L_c} v_t$となる。よって，式 4-10 より CM トランス電圧は$v_t = \frac{L_c}{L_c + L_l} v_{hi}$となる。以上より残留 CM 電圧 v_{cm} は次式 4-11 となる。

$$v_{cm} = v_{inv} - v_t = \frac{L_l}{L_c + L_l} v_{hi} + v_{low} \tag{4-11}$$

式 4-11 より，v_{cm} にはインバータ CM 電圧の出力基本波成分 v_{low} が含まれるが，これは電磁ノイズ発生の原因とならず問題とならない。一方で，インバータ CM 電圧のスイッチング周波数成分$\frac{L_l}{L_c + L_l} v_{hi}$が，漏れインダクタンス L_l に起因して残留している。以上から，PCC は非零相チョークと CM トランスの漏れインダクタンスにより，CM 電圧抑制特性が悪化する。例えば CM トランスの励磁インダクタンスの 5%が漏れインダクタンスとなる場合，式 4-11 より PCC の CM 電圧減衰量は−26 dB に留まる。

4.2 ハイブリッド ACC

4.2.1 ハイブリッド ACC の構成

図 4-5 に，本研究で提案するハイブリッド ACC の回路図を示す。ハイブリッド ACC は，PCC にフィードバック回路を追加した構成となる。フィードバック回路は，数 100 pF の 3 つの同容量のコンデンサ C_{d2}，オペアンプによる反転増幅回路，フローティング電源で構成される。オペアンプの最大出力電流が，CM トランス励磁電流を下回る場合，オペアンプに電流バッファを追加する必要がある。

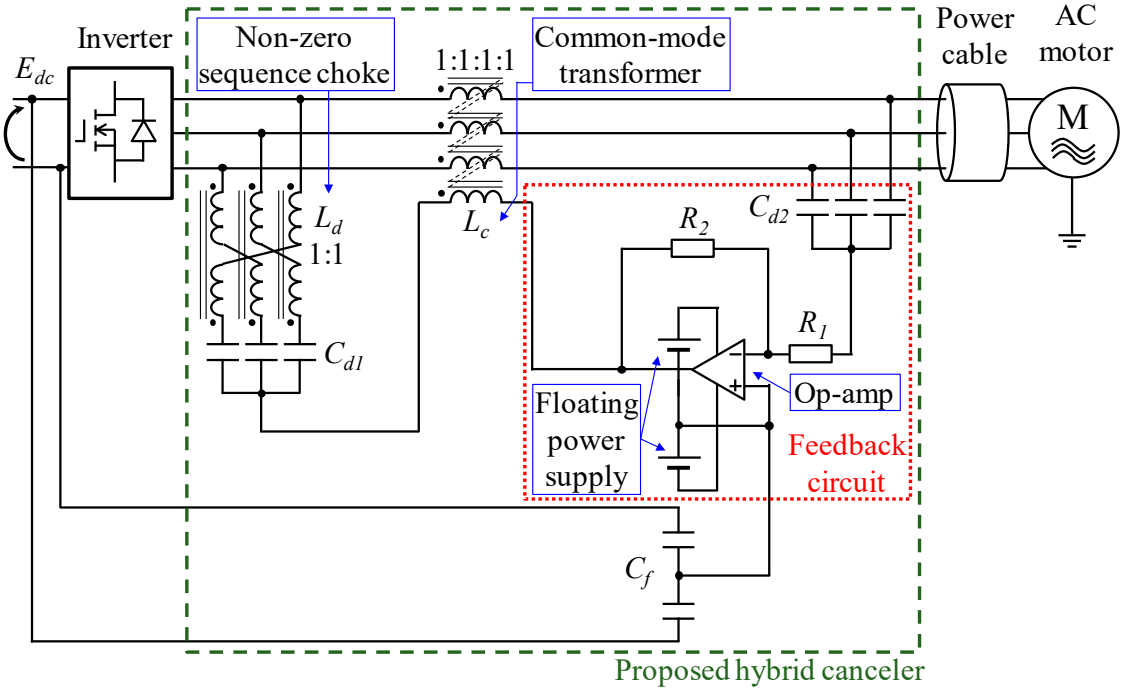


図 4-5　ハイブリッド ACC　回路図

4.2.2 ハイブリッド ACC の動作原理

ハイブリッド ACC の DM 等価回路は，PCC と等しい。また，フィードバック回路を除く回路パラメータの設計法は，PCC における設計法と同様である。

図 4-6 に，ハイブリッド ACC の CM 電圧抑制原理を説明する CM 等価回路を示す。PCC の CM 等価回路に，フィードバック回路検出コンデンサ $C'_{d2}=3\,C_{d2}$，反転増幅回路のゲイン設定抵抗 R_1，ゲイン$G=\frac{R_2}{R_1}$の電圧制御電圧源が追加されている。フィードバック回路入力部のカットオフ周波数 f_{c_fb} は，次式 4-12 となる。

$$f_{c_fb}=\frac{1}{2\pi R_1 C'_{d2}} \tag{4-12}$$

ここで，次式 4-13 となるよう f_{c_fb} を設定する。

$$f_{low}<f_{c_fb}<f_{hi} \tag{4-13}$$

式 4-8，式 4-13 の条件の時，コンデンサ電圧には出力基本波成分 v_{low}，インダクタ電圧およびフィードバック回路の入出力電圧 v_{fbi}，v_{fbo} にはスイッチング周波数成分 v_{hi} があらわれる。したがって図 4-6 より

$$\begin{cases} v_{Cd1}+v_{Cf}=v_{low} \\ v_t+v_{Ll}-v_{fbo}=v_{hi} \end{cases} \tag{4-14}$$

となる。フィードバック回路入力部の電流 i_{fb} は，励磁電流 i_c と比べ十分に小さいため $v_{cd1}=\frac{C'_f}{C'_{d1}}v_{cf}$ となる。これと式 4-14 よりコンデンサ電圧 v_{Cf}，v_{Cd1} は次式 4-15 となる。

$$\begin{cases} v_{Cf}=\dfrac{C'_{d1}}{C'_f+C'_{d1}}v_{low} \\ v_{Cd1}=\dfrac{C'_f}{C'_f+C'_{d1}}v_{low} \end{cases} \tag{4-15}$$

漏れインダクタンス電圧は$v_{Ll}=\frac{L_l}{L_c}v_t$となるため，式 4-14 より CM トランス電圧は

$$v_t=\frac{L_c}{L_c+L_l}(v_{hi}+v_{fbo}) \tag{4-16}$$

となる。フィードバック回路入力電圧は

$$v_{fbi}=v_{inv}-v_t-v_{cd2}-v_{cf} \tag{4-17}$$

となる。式 4-13 の条件の時，v_{fbi}，v_{fbo} にはスイッチング周波数成分 v_{hi}，v_{Cd2} には基本波成分 v_{low} があらわれるため，式 4-15，4-16，4-17 より

$$\begin{cases} v_{fbi} = \dfrac{L_l}{L_c + L_l} v_{hi} - \dfrac{L_c}{L_c + L_l} v_{fbo} \\ v_{cd2} = \dfrac{C_f}{C_f + C_{d1}} v_{low} \end{cases} \tag{4-18}$$

となる。$v_{fbo} = G v_{fbi}$ であるので，式 4-18 より

$$v_{fbo} = \frac{L_l}{\left(1 + \dfrac{1}{G}\right) L_c + \dfrac{L_l}{G}} v_{hi} \tag{4-19}$$

となる。式 4-16 と 4-19 より $v_t = \frac{L_c}{L_c + \frac{L_l}{1+G}} v_{hi}$ となり，残留 CM 電圧 v_{cm} は次式 4-20 となる。

$$v_{cm} = v_{hi} + v_{low} - v_t = \frac{\dfrac{L_l}{1+G}}{L_c + \dfrac{L_l}{1+G}} v_{hi} + v_{low} \tag{4-20}$$

PCC の残留 CM 電圧である式 4-11 と，式 4-20 を比較すると，ハイブリッド ACC 適用時には漏れインダクタンスが等価的に $\frac{1}{1+G}$ となっている。ハイブリッド ACC では，フィードバック回路により漏れインダクタンスが減少したことに相当し，CM 電圧減衰性能が向上する。例えば CM トランスの励磁インダクタンスの 5%が漏れインダクタンスであり，フィードバック回路のゲインが 10 である時，ハイブリッド ACC の CM 電圧減衰量は−46 dB となり，PCC に比べ−20 dB 減衰量が向上する。

また，フィードバック回路は，漏れインダクタンスに起因する数 Vp-p の残留 CM 電圧のみを入出力する。そのため，高価な高耐圧アンプが不要であり，低耐圧・安価で高速なオペアンプが使用可能である。

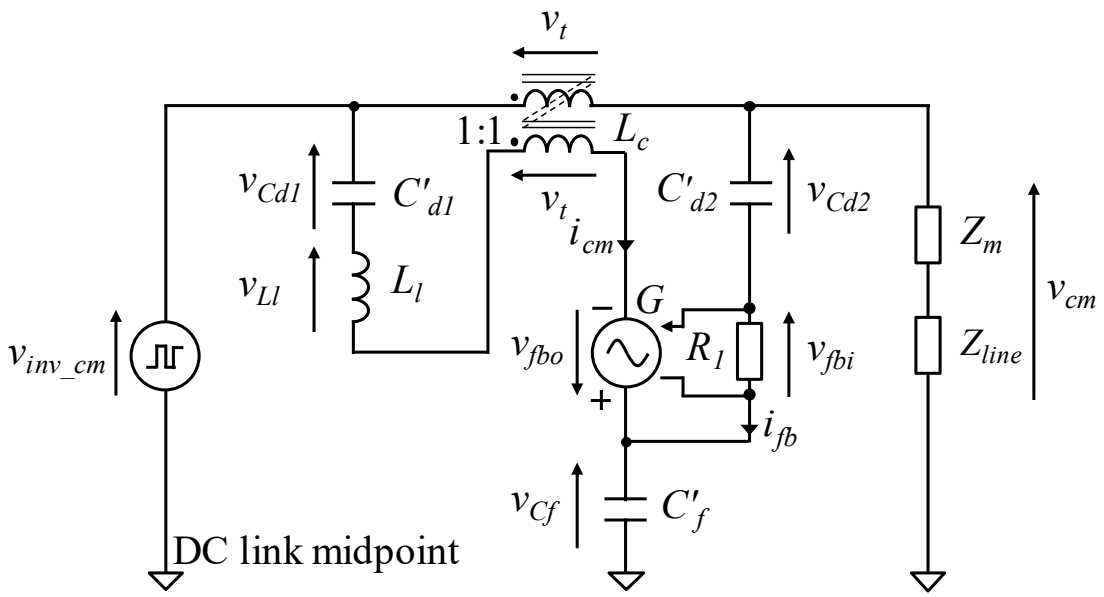


図 4-6　ハイブリッド ACC　CM 等価回路

4.2.3 シミュレーション結果

提案したハイブリッド ACC の CM 電圧抑制効果を確認するため，CM 等価回路シミュレーションを行った。シミュレータは SPICE を使用した。インバータ電源電圧 E_{dc} を 600 V，スイッチング周波数を 100 kHz，出力基本波周波数を 50 Hz とした。表 4-1 に，シミュレーションにおける回路パラメータを示す。図 4-7 に, キャンセラを接続しない，PCC を接続，提案ハイブリッド ACC を接続した場合の CM 電圧波形のシミュレーション結果を示す。キャンセラを接続しない場合，振幅 600 Vp-p，周波数 100 kHz の階段状の CM 電圧波形となっている。PCC を接続した場合，28.2 Vp-p の CM 電圧が残留している。提案ハイブリッド ACC を接続した場合では，CM 電圧の振幅が大幅に減少しており，振幅は 2.8 Vp-p である。図 4-8 に CM 電圧減衰量のシミュレーション結果を示す。PCC を接続した場合，スイッチング周波数の 100 kHz 以上で−26 dB の減衰量に留まる。提案ハイブリッド ACC を接続した場合，ハイブリッド ACC に比べ−20 dB 向上し，−46 dB の大きな減衰量が得られている。ハイブリッド ACC では，フィードバック回路が漏れインダクタンスを補償するため，CM 電圧減衰量が大きく向上することが確認できる。

表 4-1　シミュレーションにおける回路パラメータ

Parameter	Variable	Value	[Unit]
Detection capacitor in the passive canceler	C'_d	3	[μF]
Leakage inductance	L_l	200	[μH]
Magnetizing inductance	L_c	4	[mH]
Non-zero sequence choke inductance	L_d	1	[mH]
Filtering capacitor	C'_f	470	[nF]
Detection capacitor 1 in the hybrid canceler	C'_{d1}	3	[μF]
Detection capacitor 2 in the hybrid canceler	C'_{d2}	660	[pF]
Inverting op-amp input resistor	R_1	33	[kΩ]
Inverting op-amp feedback resistor	R_2	330	[kΩ]
Inverting op-amp gain	G	10	[-]
Output fundamental wave frequency	f_{low}	50	[Hz]
Switching frequency	f_{hi}	100	[kHz]
DM cutoff frequency	f_{c_dm}	2.9	[kHz]
CM cutoff frequency	f_{c_cm}	3.9	[kHz]
Cutoff frequency of the feedback circuit	f_{c_fb}	7.3	[kHz]
DM current maximum value	I_{dm_max}	167	[mA]
CM current maximum value	I_{cm_max}	179	[mA]
Inverter power supply voltage	E_{dc}	600	[V]

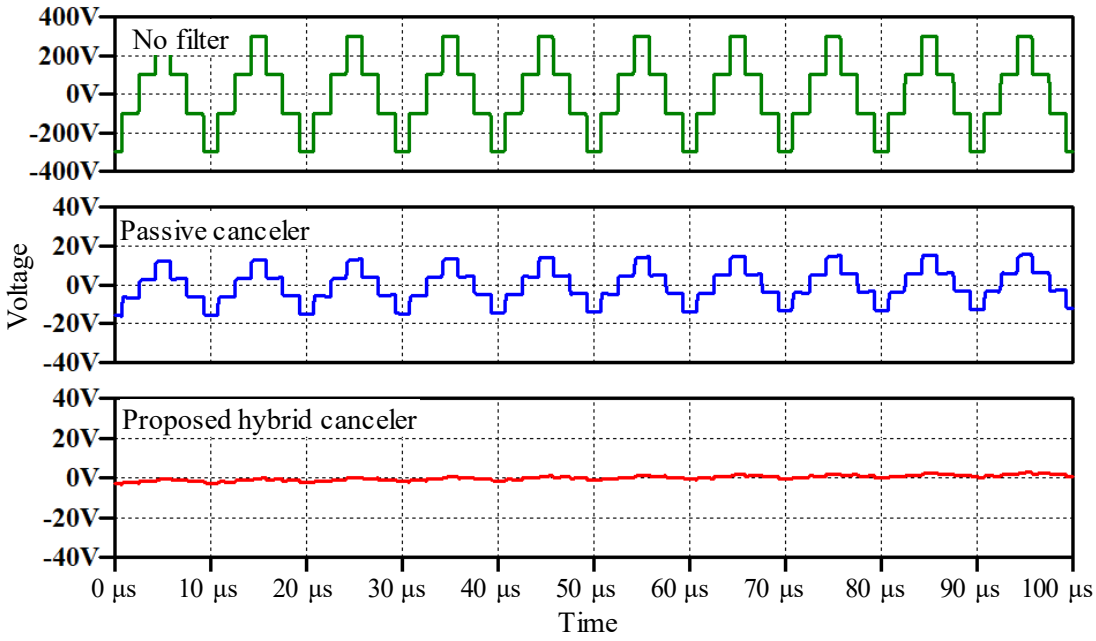


図 4-7　CM 電圧波形のシミュレーション結果

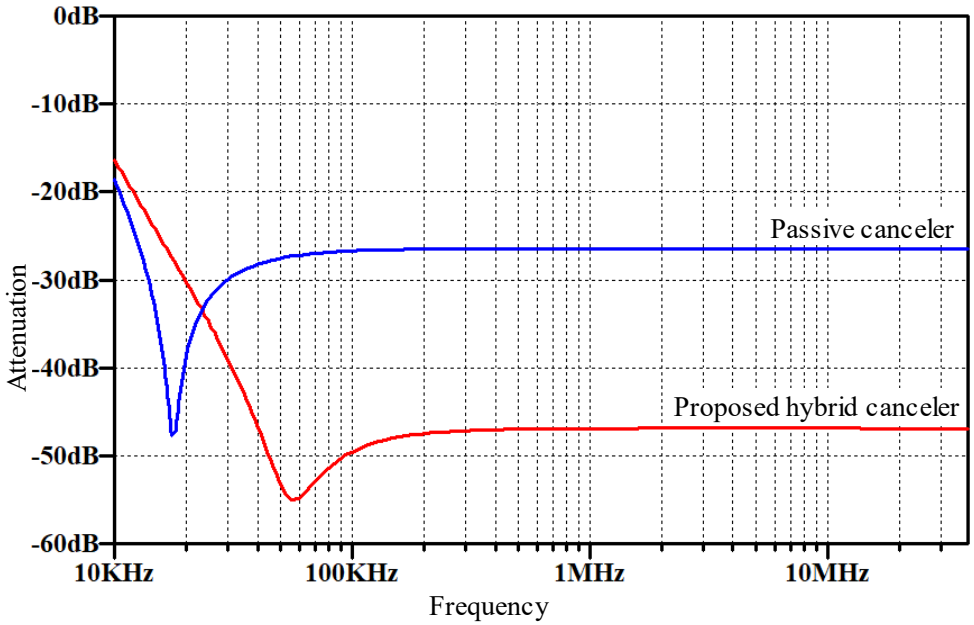


図 4-8　CM 電圧減衰量のシミュレーション結果

4.3 第 4 章のまとめ

本章ではアクティブフィードバック回路を併用することで，CM 電圧抑制性能を向上した，ハイブリッド ACC について説明した。非零相チョークと CM トランスから構成される PCC の動作原理，提案ハイブリッド ACC の動作原理について述べた。PCC では，漏れインダクタンスにより CM 電圧抑制特性が悪化すること，ハイブリッド ACC では，フィードバック回路が漏れインダクタンスの影響を減少することを示した。最後に，PCC に比べ，提案ハイブリッド ACC 接続時には残留 CM 電圧の振幅が減少し，CM 電圧減衰量が向上することをシミュレーションにより示した。

第5章 大電流インバータ用貫通型 CM キャンセラ

電気自動車，ハイブリッド自動車用のトラクションモータ駆動用インバータは大容量化が進んでおり，100 kVA を超える容量のインバータが登場している。また，航空機の分野でも，市場拡大と CO2 の排出削減を目的として，電動化に関する検討が行われており，より大容量のモータや発電機の駆動システムが求められている[97]-[98]。特に航空機用途では，安全性の観点から駆動システムの十分な電磁ノイズ対策が必要である。

しかし，駆動システムの電源側とモータまたは発電機側双方の伝導ノイズと放射ノイズを効率的に抑制できる ACC や PCC は，大電流インバータへの適用は困難である。ACC や PCC は複数巻数の CM トランスを用いており，大電流インバータにおいては導体断面積が非常に大きくなることから，重量増加と製造性が問題となり複数巻数のトランスやインダクタの利用が難しい。

そこで，巻数比 3:1 のトランスを 3 つ用い，大電流が流れるモータ巻線側を貫通(1ターン)構造とした貫通型 PCC を提案する。貫通型であるため，大きな導体断面積が必要となる大電流インバータへの適用が容易である。本章では，従来研究で提案された PCC を，大電流インバータに適用することが困難であることを説明する。次に，貫通型 PCC の動作原理を説明し，シミュレーションと実機実験結果により，貫通型 PCC の CM 電圧減衰性能を評価する。

5.1 モータ側 CM フィルタ

2.6 章で説明した通り，電源側 EMI フィルタではモータ側ケーブルに流出する電磁ノイズの抑制はできない。航空機用途など安全性が重視される場合は，モータ側 CM フィルタでインバータの電磁ノイズ源である CM 電圧を抑制することが，望ましいと考えられる。

モータ側フィルタを挿入するのは，(1)CM 電流を電源側にバイパスし接地系への流出を低減する，(2)インバータが発生する CM 電圧と同じ CM 電圧を重畳してキャンセルする，などの方法を用いてノイズ低減効果を期待している。以下では，この 2 種類の方法の例を示す。図 5-1 に，正弦波化フィルタと CM フィルタを組合せたモータ側フィルタを示す[69]。このフィルタは，(1)の方法によるものであり，インバータ出力に接続した交流側 Y コンデンサ C_d と直流側 Y コンデンサ C_f により，CM 電流を直流入力側にバイパスする。インバータの CM 電圧は階段状波形の電圧源であり，交流側にコンデンサだけを接続した場合に CM 電圧のステップ変化時に過大な電流が流れるのを防止するために，CM インダクタ L_c が接続されている。したがって，L_c，C_d，C_f で構成された CM フィルタのカットオフ周波数以上の高周波 CM 電圧は，ほとんどインダクタ L_c に印加

され，この結果として生じたCM電流のほとんどは，モータの浮遊容量よりCMインピーダンスが小さなバイパス回路を還流する。一方，インバータ出力に接続したYコンデンサC_dはDMに対してもスイッチング時に過大なDM電流を相間に流すため，これを防止するDMインダクタL_dを接続する必要がある。YコンデンサC_dとDMインダクタL_dで構成されたDMフィルタのカットオフ周波数をインバータ出力周波数とスイッチング周波数の間に選ぶと，モータ印加電圧が正弦波化され，モータの高調波電流を低減することができる。しかし，DMインダクタの重量・体積は比較的大きくなり，DMインダクタによる基本波のインピーダンス降下はモータ印加電圧の基本波成分を低下させて電圧利用率が低下する。

図 5-2 に，4.1 章で説明した従来のパッシブコモンノイズキャンセラ(PCC)を再掲する。このPCCは，(2)の方法によるものであり，インバータ出力に接続したCMトランスを用いて，インバータが発生するCM電圧をキャンセルすることを目的としている。これを実現するために，式2-1で示されるインバータのCM電圧を抽出し，その電圧をCMトランスに印加する必要がある。その際には，CMトランスには励磁電流が流れるため，これにより印加電圧が変化しないように低インピーダンスである必要がある。一方，このPCCの接続によりインバータに流れる電流が増加することは好ましくない。したがって，CMトランスの励磁電流がインバータ出力電流に対して十分小さい必要がある。DMに対しても，相間に流れる電流が十分小さい必要がある。図 5-2 の非零相チョークL_dとYコンデンサC_dは，インバータのCM電圧を抽出するために用いている。非零相チョークはCMに対しては低インピーダンス，DMに対しては高インピーダンスとするために挿入されている。CMに対して低インピーダンスである必要があるため，Yコンデンサの静電容量C_dは比較的大きくする必要があり，DM電流を小さくするために非零相チョークのインダクタンスも大きくする必要がある。CMトランスの励磁インダクタンスが小さいと非零相チョークとYコンデンサの両方がさらに大きくなるため，CMトランスの巻数を多くする必要がある。しかし，CM電圧をキャンセルするためにCMトランスの巻数比は1:1でなければならないため，貫通型のCMトランスを採用することは難しかった。

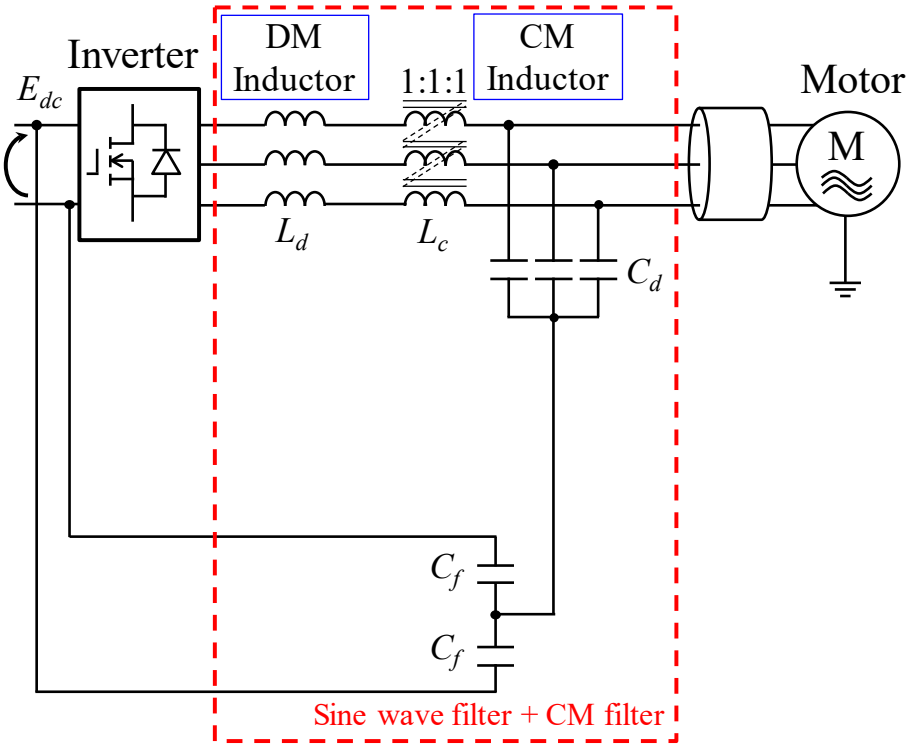


図 5-1　正弦波化フィルタ+CM フィルタ

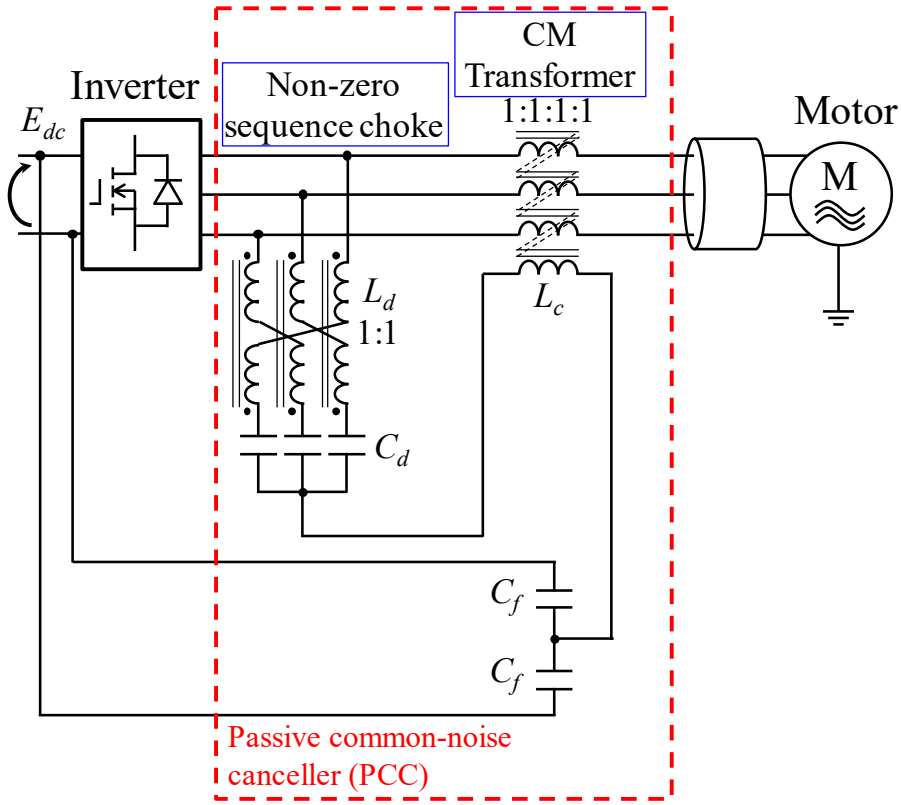


図 5-2　パッシブコモンノイズキャンセラ(PCC)

5.2 貫通型 PCC

図 5-3 に，本研究で提案する貫通型 PCC の構成を示す。提案の PCC は，3 組の CM トランスと直流側 Y コンデンサを用いている点に特長がある。これは，インバータの発生する CM 電圧 v_c を次式のようにとらえ，キャンセルするためである。

$$v_c = \frac{v_u}{3} + \frac{v_v}{3} + \frac{v_w}{3} \tag{5-1}$$

すなわち，CM 電圧を一括でなく各相別々にキャンセルする。この方法では CM トランスが 3 個必要であるが，補償巻線と電力線の巻数比が 3:1 であるため励磁インダクタンスが 1:1 の場合に比べて 9 倍になるため，貫通型にした場合においても励磁電流を低減しやすい。

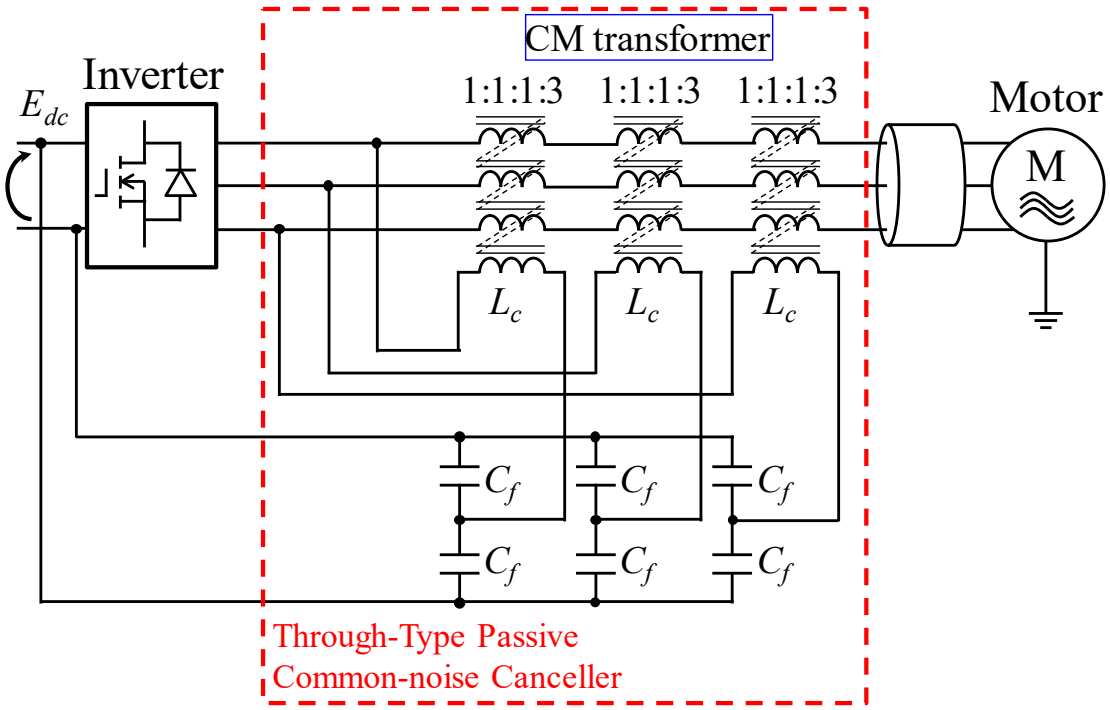


図 5-3　貫通型 PCC

5.2.1 鎖交磁束とコア断面積

補償巻線に発生する電圧は鎖交磁束の時間的変化で発生する。鎖交磁束 Φ が最大値となるのはインバータ相電圧のデューティ比が 50 %の場合で，その時の相電圧の時間積分すなわち VT 積から計算できる。

$$\Phi = \int_0^{\frac{T}{4}} v_{inv} dt = \frac{E_{DC}}{2}\frac{T}{4} = \frac{1}{8}E_{DC}T \tag{5-2}$$

ここで，E_{DC} はインバータの直流リンク電圧，$T = 1 / f_{sw}$ はスイッチングの周期である。鎖交磁束 Φ は鉄心を通る磁束 φ と巻数(貫通の場合は 3)の積であり，鉄心を通る磁束 φ はその磁束密度 B と鉄芯有効断面積 A の積である。

$$\Phi = 3\varphi = 3BA \tag{5-3}$$

したがって，貫通型 PCC に使用する CM トランスのコア断面積は，主にインバータの直流リンク電圧 E_{DC} とスイッチングの周期 T で決まり，巻数比が 1:1 の場合と比較して 1/3 である。

5.2.2 励磁インダクタンスと励磁電流

コアがトロイダル形状と仮定し，コアの内半径を r_i，外半径を r_o，厚みを d とすると，コア断面積 A と実効磁路長 l は，次式で求めることができる。

$$A = (r_o - r_i)d \tag{5-4}$$

$$l = 2\pi\frac{r_i + r_o}{2} \tag{5-5}$$

コアの磁気抵抗 R_m は，コアの透磁率を μ，コア内の磁束 φ とすると，以下の関係がある。

$$3I = R_m\varphi = \frac{l}{\mu A}\varphi \tag{5-6}$$

ここで，I は補償巻線に流れる励磁電流であり，巻数は貫通型の場合には 3 である。インダクタンス L と鎖交磁束 Φ には

$$\Phi = 3\varphi = LI \tag{5-7}$$

の関係があるので，インダクタンス L は次式となる。

$$L = \frac{3^2}{R_m} = \frac{9\mu A}{l} \tag{5-8}$$

したがって，励磁電流 I は次式で求められる。

$$I = \frac{\Phi}{L} = \frac{l}{72\mu A} E_{DC} T \tag{5-9}$$

5.2.3 コア断面積

ンバータ出力すなわち CM トランスの電力線側に流れる電流を I_c，電流密度を J_c，導体電面積を A_c，導体占積率を σ_c とすると，必要なコアの窓面積 A_w は以下のように計算できる。

$$A_c = \frac{I_c}{J_c} \tag{5-10}$$

$$A_w = \frac{3A_c}{\sigma_c} = \frac{3I_c}{\sigma_c J_c} \tag{5-11}$$

いま，トロイダル形状を仮定とすると，コアの窓面積は

$$A_w = \pi r_i^2 \tag{5-12}$$

となるので，必要なコアの内半径は

$$r_i = \sqrt{\frac{3I_c}{\pi \sigma_c J_c}} \tag{5-13}$$

で決定でき，インバータの出力電流で決まる。

5.3 貫通型 PCC の試作と実験結果

提案した貫通型 PCC の原理確認を行うために，入手可能なトロイダルコアを用いて設計・試作を行い，実験を行った。実験には，直流リンク電圧が 565 V で，スイッチング周波数が 100 kHz の SiC-MOSFET インバータを用いている。

5.3.1 貫通型 PCC の設計と試作

提案の貫通型 PCC を小型・軽量にするためには，透磁率 μ が大きいことが望まれるため，試作にはナノ結晶磁性材料の市販のトロイダルコアを用いることとした。試作に用いた VITROPERM L2040-W453 は，磁性材料として VITROPERM 500 F が用いら

れ，コア外径 40mm，内径 25mm，厚さ 15mm，AL 値が 17.2 μH(100 kHz)である。磁性材料はプラスチックケースに収められており，窓面積は 398 mm^2，コア部分の有効断面積が 85.5 mm^2，有効磁路長が 102 mm である。

補償巻線にはインバータの相電圧が印加されるため，式 5-2 より鎖交磁束 Φ は 706 μWb であり，コアに必要な磁束 φ はその 1/3 の 235 μWb である。磁性材料の飽和磁束密度は 1.2 T 程度あるので，今回の場合には最低 3 個用いればよく，このときの最大磁束密度は 0.9 T 程度である。

一方，AL 値より補償巻線の励磁インダクタンスは 464 μH となり，式 5-9 より励磁電流の最大値は 1.53 A 程度と非常に小さい。これは補償巻線の巻数が 3 であることの効果が大きい。この励磁インダクタンスと直流側 Y コンデンサで LC フィルタが構成されており，インバータ出力周波数とスイッチング周波数の間にカットオフ周波数を設定すると，スイッチング周波数以上の高周波成分のみキャンセルすることが可能である。コンデンサ容量を 330 nF に設定すると，そのカットオフ周波数は 7.5 kHz 程度となる。

図 5-4 と図 5-5 に，試作した貫通型 PCC の全体写真と貫通穴の写真を示す。試作した貫通型 PCC は，一相当たり 3 個，合計 9 個のトロイダルコアをスタックした形状となっており，長さ 167 mm，直径 43 mm である。長さ 18 mm，幅 7 mm，高さ 13 mm の耐圧 630 V 容量 330 nF のフィルムコンデンサを，ユニバーサル基板に 6 個実装している。補償巻線には銅テープを用いているため，トロイダルコアのほとんどの窓面積は電力線導体を貫通するために利用できる。電力線導体の占積率を 0.8 とし，電流密度を 10 A/mm^2 とすると，インバータの出力相電流は 1060 A 程度まで流すことが可能であるので，730 kVA 程度までの 400 V 系インバータに適用できることになる。

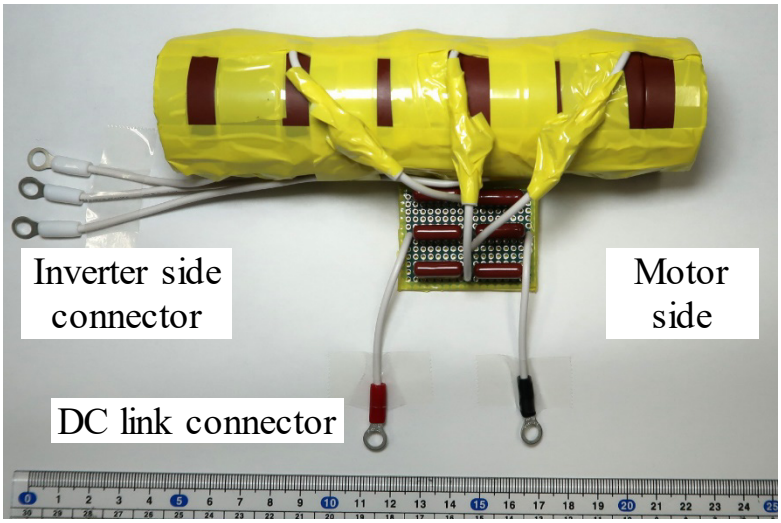


図 5-4　貫通型 PCC　試作機

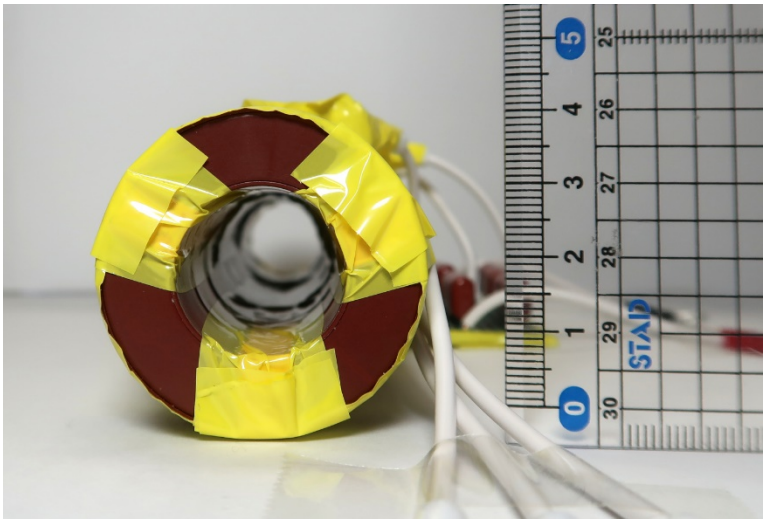


図 5-5　貫通型 PCC　試作機　貫通穴

5.3.2 CM 電圧低減効果

提案した貫通型 PCC の効果を確認するために，CM 電圧抑制効果を実験により評価した。図 5-6 に，実験システムの外観を示す。提案の貫通型 PCC の動作はインバータ出力電流には依存せず，ほとんど出力電圧で決まるため，実験では 5 kVA の小容量の SiC-MOSFET インバータを用いている。インバータの直流リンク電圧は 565 V とし，スイッチング周波数は 100 kHz としている。負荷としては，750 W の汎用誘導電動機を無負荷状態で使用し，出力基本波周波数は 50 Hz，変調率を 0.6 としている。実験では，貫通型 PCC を取り付けず全く対策のない状態(フィルタなし)，貫通型 PCC の補償巻線を開放にした状態(CM チョーク)，貫通型 PCC を挿入した状態(提案貫通型 PCC)の 3 種類の接続で比較を行った。

図 5-7 に，負荷側に現れる CM 電圧波形を示す。CM 電圧の測定は，負荷側に接続した小容量の Y コンデンサとグランドプレーンの間にオシロスコープのプローブを接続して測定した。フィルタなしの場合には，ピーク・ピーク値が直流リンク電圧の階段状波形となっている。CM チョークの場合には，トロイダルコアを 9 個も通しているにもかかわらず，波形が少し鈍った程度で階段状波形はほとんど変わっていない。貫通型 PCC の場合には，ほとんど完全に CM 電圧がキャンセルされている。拡大波形を見ると，CM 電圧が 22 Vp−p にまで低減されており，スイッチング時のスパイク状電圧を除くと 4 Vp−p にまで低減できている。図 5-8 に，図 5-7 の周波数解析結果を示す。フィルタなしの場合は，CM 電圧が階段状波形であるので，スイッチング周波数の 100 kHz から 10 MHz 程度までの周波数領域では概ね−20 dB/dec の傾きで減衰しており，10 MHz 以上の周波数領域ではさらに大きな傾きで減衰している。CM チョークの場合には，1 MHz から 10 MHz の周波数領域で低減効果があるものの，その他の周波数領域ではフィルタなしの場合に対してほとんど効果がみられなかった。貫通型 PCC の場合には，スイッチング周波数の 100 kHz において−45 dB 程度の減衰効果がみられるだけでなく，10 MHz 程度までの広い周波数領域で CM 電圧の低減効果がみられる。トロイダルコアの磁性材料である VITROPERM 500 F の透磁率が 100 kHz 程度の周波数以上で減少しているにもかかわらず，貫通型 PCC の CM 電圧低減に対して 10 MHz 程度の周波数領域まで効果が得られていることがわかる。これは，貫通型 PCC のコアがインダクタではなくトランスとして動作しているためと考えられる。

今回の原理確認のための実験においては，コアの最大磁束密度が 0.9 T，周波数が 100 kHz の条件では鉄損が大きくコア温度が上昇してしまうため，自然空冷の条件では連続運転をすることができなかった。そこで，5.3.3 章にて鉄損の測定，鉄損低減法の検討を行う。

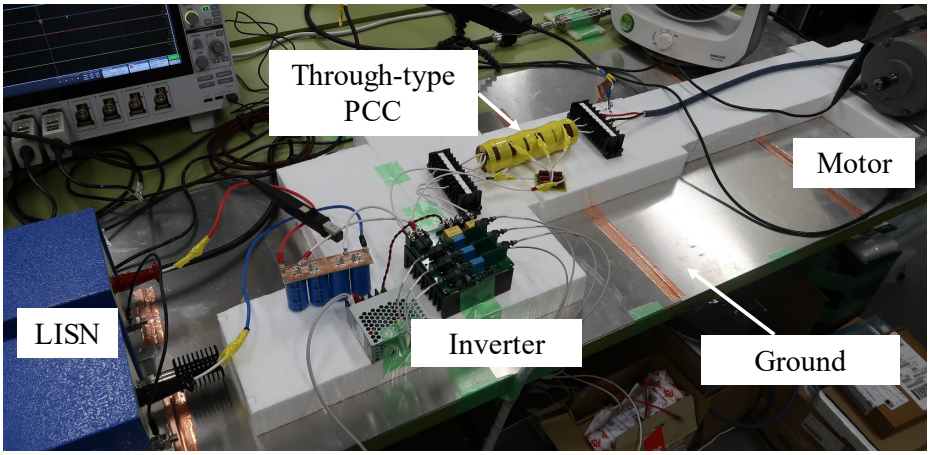


図 5-6　実験システム

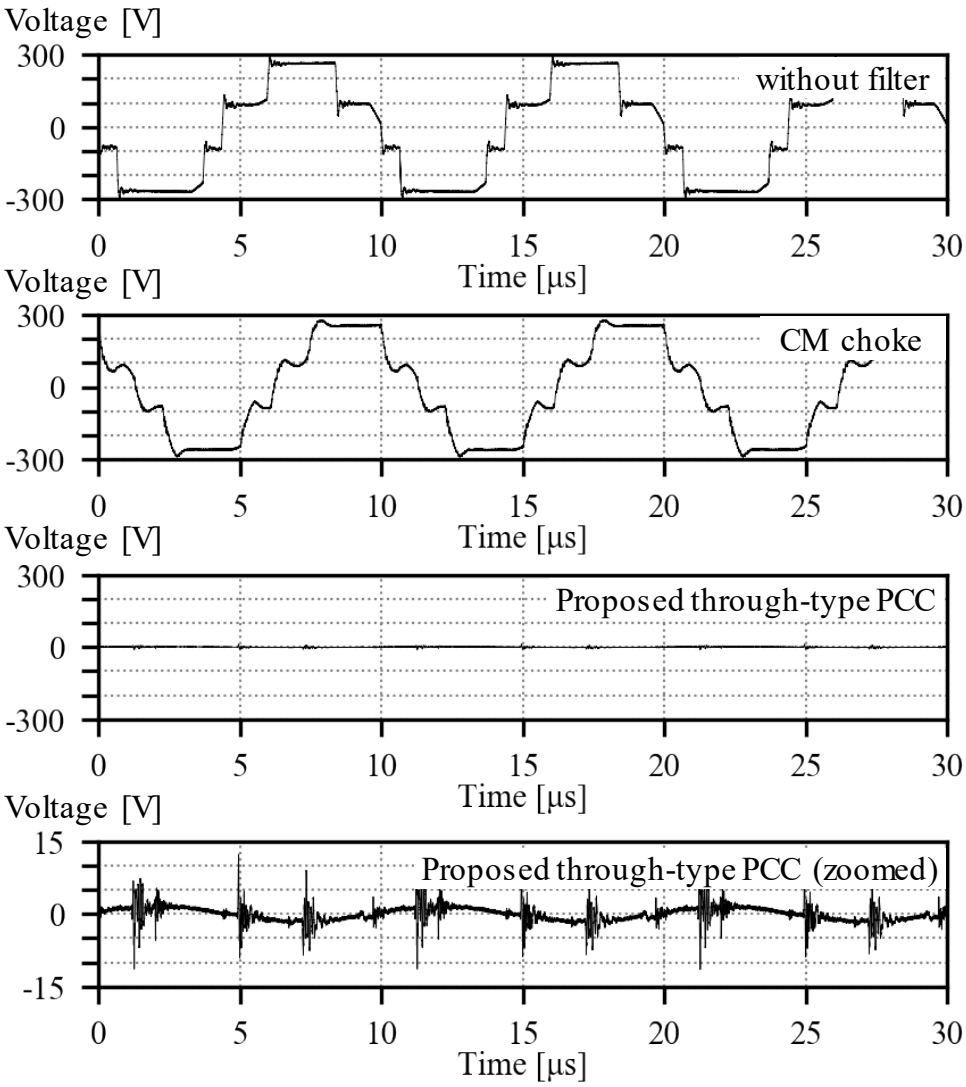


図 5-7　実験結果　CM 電圧波形

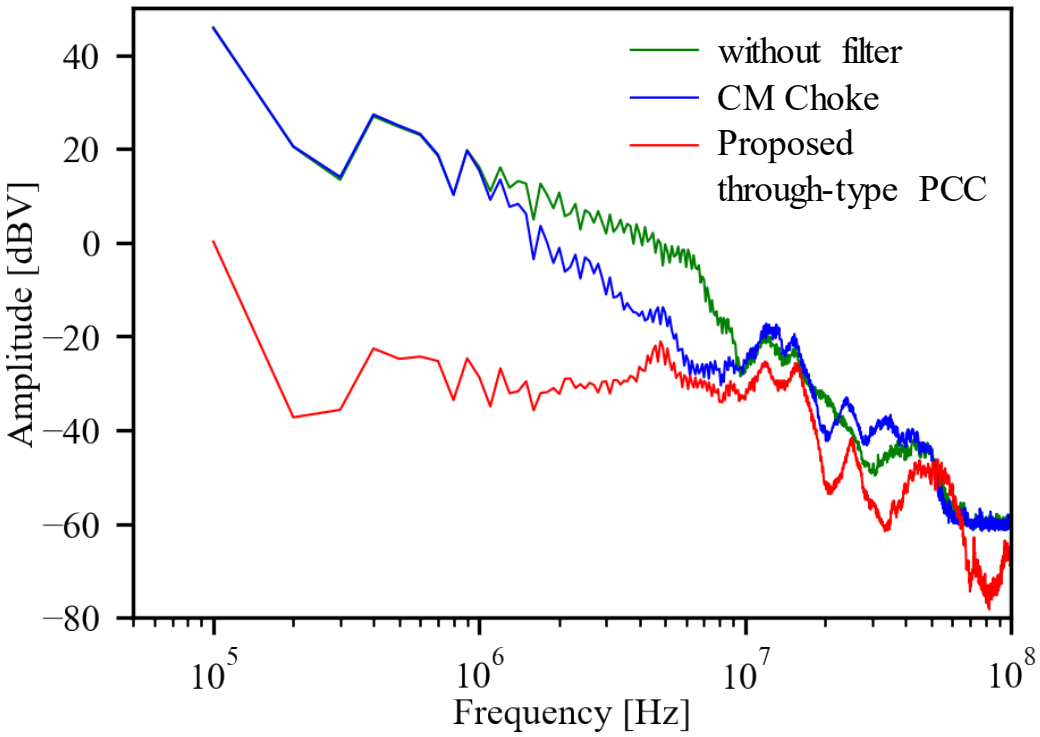


図 5-8　CM 電圧周波数解析結果

5.3.3 鉄損の簡易測定

提案貫通型 PCC における，CM トランスの鉄損を測定した。5.3.2 章における実験時条件と同じく，インバータの直流リンク電圧は 565 V とし，スイッチング周波数は 100 kHz としている。負荷としては，750 W の汎用誘導電動機を無負荷状態で使用し，出力基本波周波数は 50 Hz，変調率を 0.6 としている。提案貫通型 PCC をインバータに接続し，モータケーブルを貫通させない状態(トランスとしては無負荷状態)の一相あたりの CM トランス励磁電流を測定した。同時に CM トランスの一つに 1 ターンの検出巻線を設け，誘起電圧を測定した。電流，電圧はオシロスコープによる簡易的な測定である。

CM トランスコア内の磁界強度を $\boldsymbol{H}$，励磁電流を i，コア内部を一周する円を C とする。検出巻線には高インピーダンスのオシロスコープが接続されており，検出巻線を流れる電流は無視できる。ターン数が 3 であるためアンペールの法則より

$$\oint_C \boldsymbol{H}d\boldsymbol{l} = 3i \tag{5-14}$$

となる。コア内の磁界強度が位置によらず均等な H であるとすると，実効磁路長を l として

$$H = \frac{3i}{l} \tag{5-15}$$

となる。検出巻線の誘起電圧を v，検出巻線に鎖交する磁束を φ とすると，検出巻線のターン数は 1 であるためファラデーの法則より

$$v = \frac{d\varphi}{dt} \tag{5-15}$$

となる。よって，コア断面積を A，コア内の磁束密度が位置によらず均等な B であるとすると，

$$B = \frac{\varphi}{A} = \frac{1}{A}\int v dt \tag{5-16}$$

となる。励磁電流 i と検出巻線誘起電圧 v より，式 5-15，式 5-16 を用いて磁界強度 H と磁束密度 B を計算できる。図 5-9 に基本波周波数 50 Hz の一周期 20 ms 間の励磁電流と検出巻線誘起電圧の測定結果を示す。

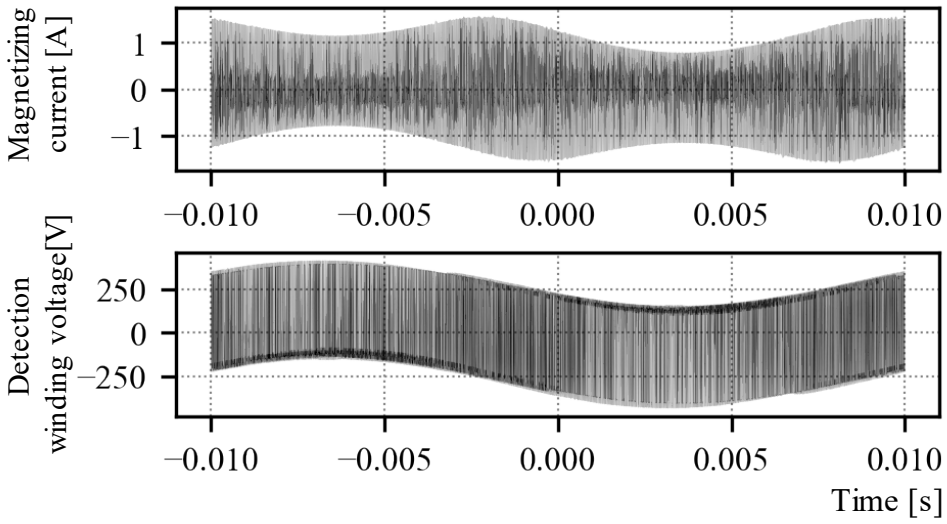


図 5-9　CM トランス励磁電流，検出巻線誘起電圧

図 5-9 の測定結果に対し式 5-15, 式 5-16 を用いて基本波周波数 50 Hz の一周期 20 ms 間の B-H カーブを得た。図 5-10 に示す。スイッチング周波数 100 kHz の一周期 10 μs で B-H カーブは一周する。CM トランス補償側巻線印加電圧のデューティ比が，基本波周波数 50 Hz の一周期 20 ms で変化するため，図 5-10 は幅を持った B-H カーブとなっている。5.2.1 章で述べた通り，デューティ比が 0.5 の時磁束密度が最大となり，この時は図 5-10 の最外周の B-H カーブとなる。磁束密度の最大値は 0.9 T となっている。

B-H カーブの一周面積は，一周する期間に消費される単位体積当たりのエネルギーである[99]。よって基本波周波数 50 Hz の一周期 20 ms の B-H カーブの面積を求め，CM トランス一相分のコア体積 *Al* を掛け，一周期 20 ms で割ると鉄損が求まる。数値計算により一相あたりの鉄損は 90 W となった。三相合計では 270 W である。コア体積 *Al* で割った損失密度は 2.6 kW/L となった。

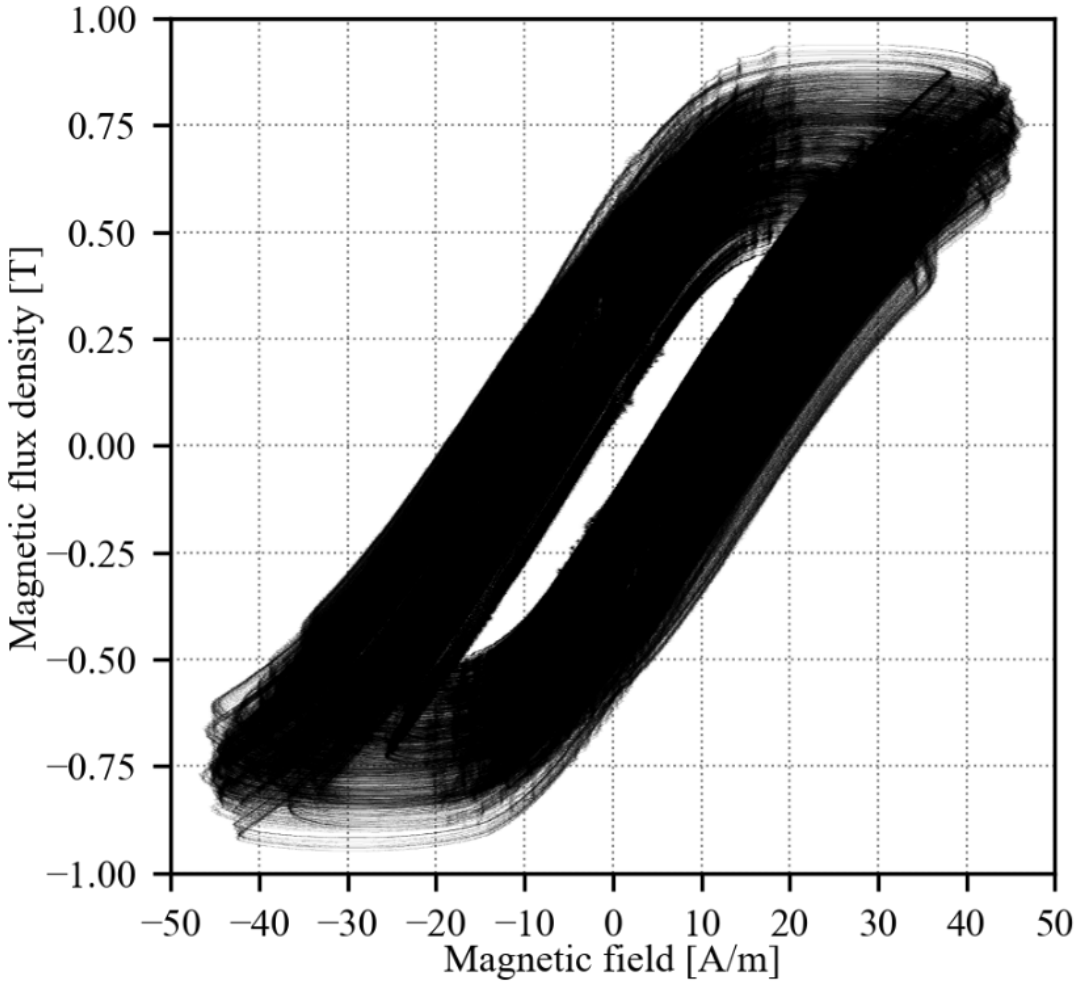


図 5-10　B-H カーブ　直流リンク電圧 565 V 時

三相合計の鉄損 270 W は，試作機の対応するインバータ容量 730 kVA の 0.04 %以下であり，インバータ効率に与える影響は非常に小さい。しかし，自然空冷の条件では損失密度が大きく連続運転ができなかった。

そこで，最大磁束密度を低下させることで損失密度が低減可能か検討するために，インバータの直流リンク電圧を 565V から 400 V に低下させた場合の鉄損を測定した。直流リンク電圧 565 V の場合と同様に直流リンク電圧 400 V 時の B-H カーブを算出した。図 5-11 に示す。最大磁束密度は 0.65 T である。一相あたりの鉄損は 42 W となった。三相合計では 126 W である。損失密度は 1.2 kW/L となった。最大磁束密度を 0.7 倍にすることで，損失密度を 2.6 kW/L から半分以下の 1.2 kW/L に低減できた。よって，直流リンク電圧 565 V 時においても，コア断面積を 1.4 倍に増加させ最大磁束密度を 0.65 T 程度に減少させることで，損失密度の半減が可能である。実効磁路長を変えず，コア断面積を 1.4 倍にするとコア体積も 1.4 倍になるため，鉄損合計は損失密度 0.5 倍と体積 1.4 倍の積の 0.7 倍に減少し，190 W 程度になると考えられる。

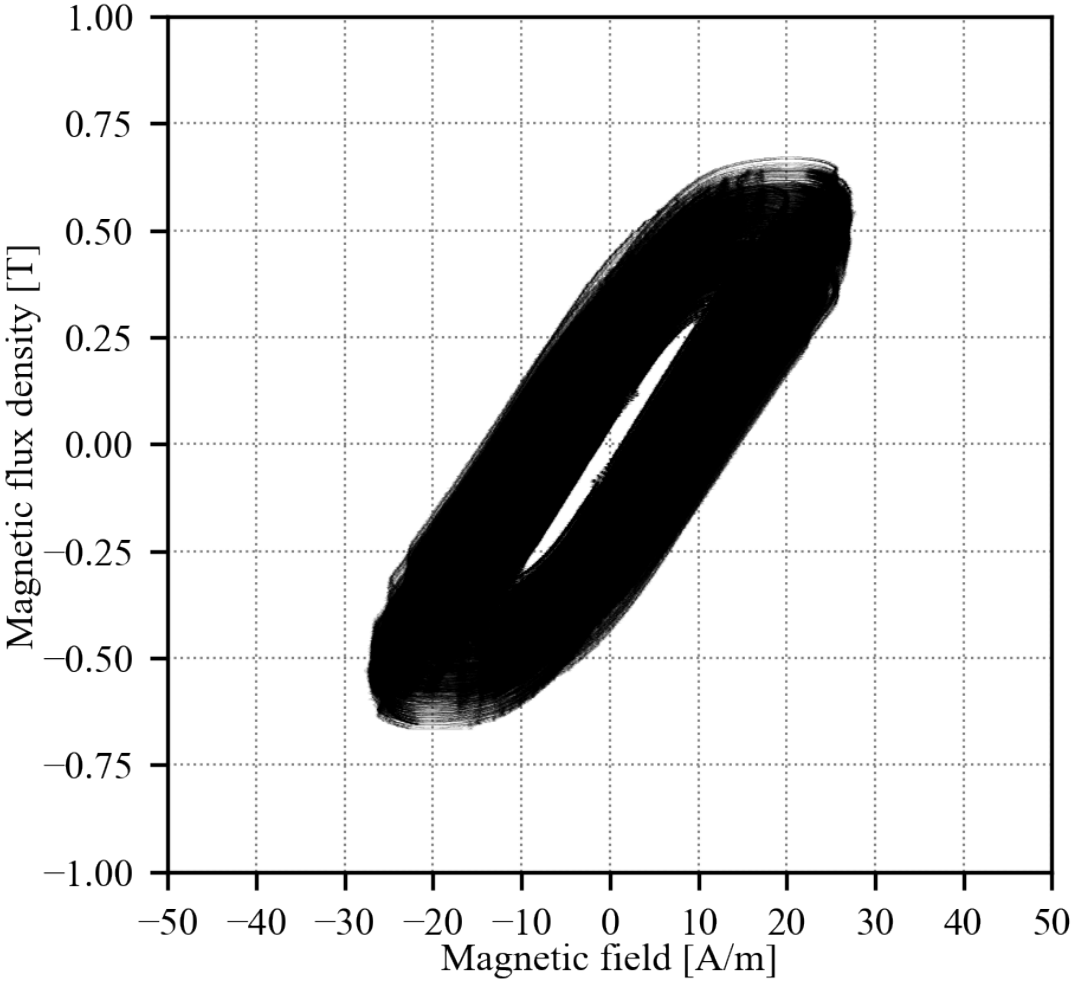


図 5-11　B-H カーブ　直流リンク電圧 400 V 時

5.4 第 5 章のまとめ

第 5 章では，インバータの交流電力線を鉄心に巻くことなく貫通するだけで，インバータが発生する CM 電圧をキャンセルすることが可能な貫通型 PCC を提案した。提案の貫通型 PCC は，三つの CM トランスを用いて各相別々にキャンセルすることにより，従来の PCC で必要であった非零相チョークのような追加部品を用いることなく CM 電圧をキャンセル可能である。原理確認のために，市販のトロイダルコアを用いて提案の貫通型 PCC の試作を行った。試作機は，理論的には 730 kVA 程度までの 400 V 系インバータに適用可能である。スイッチング周波数 100 kHz の SiC-MOSFET を用いた電圧形 PWM インバータを用いて CM 電圧低減効果を測定した。その結果，スイッチング周波数付近で−40 から−50 dB の低減効果が得られるだけでなく，10 MHz 程度の高周波帯域まで減衰効果が得られることを確認した。

コアの最大磁束密度が 0.9 T，周波数が 100 kHz の条件では鉄損が大きくコア温度が上昇してしまうため，自然空冷の条件では連続運転をすることができなかった。鉄損の簡易測定結果から，インバータ容量に対して鉄損は 0.04 %以下と非常に小さいが，損失密度が大きいことが分かった。損失密度の低減にはコア断面積の拡大が有効であることを示した。冷却方法を考慮した最適設計法を確立することが，今後の課題である。

第6章 まとめ

6.1 本論文の結論

本論文では，交流モータ可変速駆動システムのスイッチングインバータに適用する，電磁ノイズ抑制手法を提案した。インバータの電磁ノイズの原因となるコモンモード(CM)電圧に，逆位相の電圧を重畳することで CM 電圧をキャンセルし，電磁ノイズを抑制するアクティブコモンノイズキャンセラ(ACC)の性能向上方法について述べた。ACC で用いられるバイポーラトランジスタの耐電圧によって，ACC を適用可能なインバータ電圧は 300 V 程度に制限される。そこで，CM 電圧検出回路に非零相チョークを用いて，バイポーラトランジスタを廃し高耐圧化を実現するハイブリッド ACC を提案した。さらに，インバータの交流電力線を鉄心に巻くことなく貫通するだけで，インバータが発生する CM 電圧をキャンセルすることが可能な貫通型 PCC を提案した。大きな導体断面積が必要となる大電流インバータに適用した場合でも，貫通型 PCC は巻線重量の増加が小さく，従来のモータ側 CM フィルタと比較して小型軽量化が可能である。

インバータに用いられるパワー半導体デバイスの性能向上により，インバータの発生する電磁ノイズは，MHz 以上の高い周波数で対策が必要となりつつある。さらに，150 kHz 以下の周波数において，新たに規制値を設ける議論が国際電気標準会議で行われているため，今後は 150 kHz 以下から MHz 以上の広い周波数帯域で，インバータ電磁ノイズの抑制が必要になると考えられる。第 2 章において，現在広く用いられているパッシブフィルタについて説明し，150 kHz 以下から MHz 以上の広い周波数帯域での電磁ノイズ抑制には，パッシブフィルタの大型化，大重量化，高コスト化が避けられないことを示した。

次に，第 3 章において，受動素子の小型化や低コスト化を目的とした，能動素子も使用したアクティブフィルタについて述べた。電圧検出電圧補償型アクティブフィルタである ACC が，インバータのノイズ源そのものをキャンセルすることにより，電源ケーブルとモータケーブルへの電磁ノイズを同時に抑制できることを示した。3.4 章では，SVPWM 対応改良型インバータ(ACC1)の動作原理と設計，製作について述べ，更に 3.5 章においてフィードバック併用型 ACC(ACC2)について述べた。3.6 章において，ACC1 と ACC2 のインバータ電磁ノイズの減衰性能実験結果を示した。比較対象の同サイズのパッシブフィルタに比べて，ACC1 が広い周波数帯域でより大きな減衰量を得られることを明らかにした。ACC2 はフィードバック制御により，ACC1 より−20 dB 程度大きな減衰が得られることを示し，100 kHz において−50 dB もの大きな減衰量が得られることを確認した。ACC がモータ浮遊容量や巻線間寄生容量といった，寄生素子の影響を受

けにくいことを説明し，150 kHz 以下から MHz 以上の広い周波数帯域の電磁ノイズ抑制に効果的であることを示した。また，ヒートシンクを接地した場合に起こる，ACC の減衰特性の悪化について，原因を説明し対策法について述べた。ヒートシンクを接地したインバータにおいても，ACC は大きな減衰量が得られることを，実験とシミュレーションで示した。

第 4 章において，非零相チョークを CM 電圧検出回路に使用する，高電圧インバータに対応可能なパッシブコモンノイズキャンセラ(PCC)の従来研究について述べ，非零相チョークと CM トランスの漏れインダクタンスに起因して残留 CM 電圧が発生し CM 電圧減衰性能が低下することを説明した。PCC にフィードバック回路を組み合わせ，漏れインダクタンスに起因する残留 CM 電圧発生を補償する，ハイブリッド ACC を提案し，CM 電圧減衰性能が向上することを示した。

最後に第 5 章において，巻数比 3:1 のトランスを 3 つ用い，トランスコア材料にナノ結晶コアを用いることで，大電流が流れるモータ巻線側を貫通(1 ターン)構造とした貫通型 PCC を提案した。貫通型 PCC の CM 電圧減衰性能を実験により評価し，スイッチング周波数付近で−40 から−50 dB の低減効果が得られるだけでなく，10 MHz 程度の高周波帯域まで減衰効果が得られることを確認した。

ACC の高性能化，ハイブリッド ACC の提案，貫通型 PCC の提案を行い，幅広い電圧・電流容量のモータ駆動用インバータにおける，電磁ノイズ抑制装置の性能向上，小型軽量化手法を明らかにした。

6.2 今後の展望

インバータの電磁ノイズを，本論文ではモータケーブル側 CM 電圧で簡易的に評価しているが，国際規格で定められた，電波暗室内での測定により評価する必要がある。雑音端子電圧の測定により伝導ノイズレベルを確認しなければならない。また，現状では評価していない，放射ノイズについても検討が今後必要である。

第 3 章，第 5 章の実験結果から，CM トランスを用いた電磁ノイズ抑制法では，10 MHz 程度が抑制の限界であった。より高周波でのノイズ減衰効果を得るために，トランスのコア材の選定や，巻線の巻き方などには検討の余地がある。

貫通型 PCC の試作機の実験では，自然空冷条件での連続運転ができなかった。適切な鉄損と冷却方法を考慮した最適設計法を確立することが，今後の課題である。

参考文献

[1] G. L. Skibinski, R. J. Kerkman, and D. Schlegel, “EMI emissions of modern PWM AC drives,” *IEEE Ind. Appl. Mag.*, vol. 5, no. 6, pp. 47–80, Nov. 1999.

[2] パワーエレクトロニクス機器の EMC 解析・抑制技術協同研究委員会 編,「パワーエレクトロニクス機器の EMC」, ISBN: 978-4-88686-291-4, 電気学会 (2013).

[3] 吉岡康哉：「EMC の新規制の動きと影響（150KHz 以下規制）」,平成 29 年電気学会産業応用部門大会講演論文集 vol.1, No.1-OS2-5, pp. 75-80, 2017.

[4] 野村英児，門田健次，山口浩，丸山真範，山本真義，東川康児,「市販化へ高まる期待 ~ワイドバンドギャップデバイスの動向と自動車用パワーエレクトロニクス~」, 平成 29 年電気学会全国大会，vol. 4, 4-S14-4 (2017).

[5] 金岐秦，関戸基生，松盛裕明，小坂卓，松井信行,「GaN パワーデバイスを用いた車載用 DC-DC コンバータの検討」, 平成 30 年電気学会産業応用部門大会，vol. 1, no. 1-5, pp. 25−28 (2018).

[6] J. Biela, M. Schweizer, S. Waffler, and J. W. Kolar, “SiC versus Si—Evaluation of potentials for performance improvement of inverter and DC–DC converter systems by SiC power semiconductors,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 7, pp. 2872–2882, Jul. 2011.

[7] K. Shirabe *et al.*, “Efficiency comparison between Si-IGBT-based drive and GaN-based drive,” *IEEE Trans. Ind. Appl.*, vol. 50, no. 1, pp. 566–572, Jan. 2014.

[8] D. Han, J. Noppakunkajorn, and B. Sarlioglu, “Comprehensive efficiency, weight, and volume comparison of SiC- and Si-Based bidirectional DC–DC converters for hybrid electric vehicles,” *IEEE Trans. Veh. Technol.*, vol. 63, no. 7, pp. 3001–3010, Sep. 2014.

[9] 和田圭二・綾野秀樹・小笠原悟司・清水敏久：「パワーエレクトロニクス分野における EMC の研究開発動向」,信学技報, EMCJ 2016−18, pp. 53−58 (2016)

[10] S. Ogasawara, T. Igarashi, H. Funato, and M. Hara, “Optimization of switching transient waveform to reduce EMI noise in a selective frequency band,” in *Proc IEEE Energy Convers. Cong. Expo.*, Sep. 2009, pp. 1679–1684.

[11] X. Gong and J. A. Ferreira, “Comparison and reduction of conducted EMI in SiC JFET and Si IGBT-based motor drives,” *IEEE Trans. Power Electron.*, vol. 29, no.

4, pp. 1757–1767, Apr. 2014.

[12] N. Oswald, P. Anthony, N. McNeill, and B. H. Stark, “An experimental investigation of the tradeoff between switching losses and EMI generation with hard-switched All-Si, Si-SiC, and All-SiC Device Combinations,” *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2393–2407, May 2014.

[13] M. M. Swamy, J. Kang, and K. Shirabe, “Power loss, system efficiency, and leakage current comparison between Si IGBT VFD and SiC FET VFD with various filtering options,” *IEEE Trans. Ind. Appl.*, vol. 51, no. 5, pp. 3858–3866, Sep. 2015.

[14] D. Han, C. Morris, W. Lee, and B. Sarlioglu, “Determination of CM choke parameters for SiC MOSFET motor drive based on simple measurements and frequency domain modeling,” in *Proc IEEE Appl. Power Electron. Conf. Expo.*, Mar. 2016, pp. 2861–2867.

[15] D. Han, C. T. Morris, W. Lee, and B. Sarlioglu, “Comparison between output CM chokes for SiC drive operating at 20- and 200-kHz switching frequencies,” *IEEE Trans. Ind. Appl.*, vol. 53, no. 3, pp. 2178–2188, May 2017.

[16] D. Han, S. Li, Y. Wu, W. Choi, and B. Sarlioglu, “Comparative analysis on conducted CM EMI emission of motor drives: WBG versus Si devices,” *IEEE Trans. Ind. Electron.*, vol. 64, no. 10, pp. 8353–8363, Oct. 2017.

[17] G. Engelmann, A. Sewergin, M. Neubert, and R. W. D. Doncker, “Design challenges of SiC devices for low- and medium-voltage DC-DC converters,” *IEEJ Journal of Industry Applications*, vol. 8, no. 3, pp. 505–511, 2019.

[18] ヘンリー W オットー,「EMC 工学　実践ノイズ低減技法」, 東京電機大学出版局, 2013

[19] H. Zhang, A. V. Jouanne, S. Dai, A. K. Wallace, and F. Wang, “Multilevel inverter modulation schemes to eliminate common-mode voltages,” *IEEE Trans. Ind. Appl.*, vol. 36, no. 6, pp. 1645–1653, Nov. 2000.

[20] M. R. Baiju, K. K. Mohapatra, R. S. Kanchan, and K. Gopakumar, “A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive,” *IEEE Trans. Power Electron.*, vol. 19, no. 3, pp. 794–805, May 2004.

[21] A. Videt, P. L. Moigne, N. Idir, P. Baudesson, and X. Cimetiere, “A new carrier-based PWM providing common-mode-current reduction and DC-bus balancing for

three-level inverters," *IEEE Trans. Ind. Electron.*, vol. 54, no. 6, pp. 3001–3011, Dec. 2007.

[22] A. M. Hava and E. Ün, "A high-performance PWM algorithm for common-mode voltage reduction in three-phase voltage source inverters," *IEEE Trans. Power Electron.*, vol. 26, no. 7, pp. 1998–2008, Jul. 2011.

[23] D. Han, C. T. Morris, and B. Sarlioglu, "Common-mode voltage cancellation in PWM motor drives with balanced inverter topology," *IEEE Trans. Ind. Electron.*, vol. 64, no. 4, pp. 2683–2688, Apr. 2017.

[24] D. Han, W. Lee, S. Li, and B. Sarlioglu, "New method for common mode voltage cancellation in motor drives: concept, realization, and asymmetry influence," *IEEE Trans. Power Electron.*, vol. 33, no. 2, pp. 1188–1201, Feb. 2018.

[25] 玉手道雄・佐々木達見子・鳥羽章夫・松本康・和田圭二・清水敏久：「半導体電力変換装置に接続した EMI フィルタの減衰特性評価法」,電学論 D, vol.132, no.7, pp. 727−735 (2012)

[26] A. Nagel and R. W. D. Doncker, "Systematic design of EMI-filters for power converters," in *Proc IEEE Ind. Appl. Conf.*, Oct. 2000, vol. 4, pp. 2523–2525 vol.4.

[27] Shuo Wang, F. C. Lee, D. Y. Chen, and W. G. Odendaal, "Effects of parasitic parameters on EMI filter performance," *IEEE Trans. Power Electron.*, vol. 19, no. 3, pp. 869–877, May 2004.

[28] Shuo Wang, F. C. Lee, W. G. Odendaal, and J. D. van Wyk, "Improvement of EMI filter performance with parasitic coupling cancellation," *IEEE Trans. Power Electron.*, vol. 20, no. 5, pp. 1221–1228, Sep. 2005.

[29] S. Wang, F. C. Lee, and J. D. van Wyk, "Design of inductor winding capacitance cancellation for EMI suppression," *IEEE Trans. Power Electron.*, vol. 21, no. 6, pp. 1825–1832, Nov. 2006.

[30] M. L. Heldwein and J. W. Kolar, "Winding capacitance cancellation for three-phase EMC input filters," *IEEE Trans. Power Electron.*, vol. 23, no. 4, pp. 2062–2074, Jul. 2008.

[31] Y. Maillet, R. Lai, S. Wang, F. Wang, R. Burgos, and D. Boroyevich, "High-density EMI filter design for DC-fed motor drives," *IEEE Trans. Power Electron.*, vol. 25, no. 5, pp. 1163–1172, May 2010.

[32] P. S. Chen and Y. S. Lai, “Effective EMI filter design method for three-phase inverter based upon software noise separation,” *IEEE Trans. Power Electron.*, vol. 25, no. 11, pp. 2797–2806, Nov. 2010.

[33] M. Hartmann, H. Ertl, and J. W. Kolar, “EMI filter design for a 1 MHz, 10 kW three-phase/level PWM rectifier,” *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1192–1204, Apr. 2011.

[34] X. Gong, I. Josifović, and J. A. Ferreira, “Modeling and reduction of conducted EMI of inverters with SiC JFETs on insulated metal substrate,” *IEEE Trans. Power Electron.*, vol. 28, no. 7, pp. 3138–3146, Jul. 2013.

[35] F. Luo, D. Dong, D. Boroyevich, P. Mattavelli, and S. Wang, “Improving high-frequency performance of an input common mode EMI filter using an impedance-mismatching filter,” *IEEE Trans. Power Electron.*, vol. 29, no. 10, pp. 5111–5115, Oct. 2014.

[36] 東聖・木全政弘 :「ノーマルモードとコモンモードの 伝導ノイズを低減するアクティブノイズフィルタ」,電学論 D, vol.124, no.9, pp. 893−900 (2004)

[37] I. Takahashi, A. Ogata, H. Kanazawa, and A. Hiruma, “Active EMI filter for switching noise of high frequency inverters,” in *Proc. Power Conv. Conf.*, Aug. 1997, vol. 1, pp. 331–334 vol.1.

[38] Y. C. Son and S.-K. Sul, “A new active common-mode EMI filter for PWM inverter,” *IEEE Trans. Power Electron.*, vol. 18, no. 6, pp. 1309–1314, Nov. 2003.

[39] P. Cantillon-Murphy, T. C. Neugebauer, C. Brasca, and D. J. Perreault, “An active ripple filtering technique for improving common-mode inductor performance,” *IEEE Power Electronics Letters*, vol. 2, no. 2, pp. 45–50, Jun. 2004.

[40] Wenjie Chen, Xu Yang, and Zhaoan Wang, “An active EMI filtering technique for improving passive filter low-frequency performance,” *IEEE Trans. Electromagn. Compat.*, vol. 48, no. 1, pp. 172–177, Feb. 2006.

[41] D. Hamza and P. K. Jain, “Conducted EMI noise mitigation in DC-DC converters using active filtering method,” in *Proc IEEE Power Electron. Specialists Conf.*, Jun. 2008, pp. 188–194.

[42] K. Mainali and R. Oruganti, “Design of a current-sense voltage-feedback common mode EMI filter for an off-line power converter,” in *Proc IEEE Power Electron.*

Specialists Conf., Jun. 2008, pp. 1632–1638.

[43] S. Wang, Y. Y. Maillet, F. Wang, D. Boroyevich, and R. Burgos, "Investigation of hybrid EMI filters for common-mode EMI suppression in a motor drive system," *IEEE Trans. Power Electron.*, vol. 25, no. 4, pp. 1034–1045, Apr. 2010.

[44] M. L. Heldwein, H. Ertl, J. Biela, and J. W. Kolar, "Implementation of a transformerless common-mode active filter for offline converter systems," *IEEE Trans. Ind. Electron.*, vol. 57, no. 5, pp. 1772–1786, May 2010.

[45] M. Li, M. Shen, L. Xing, and W. Said, "Current feedback based hybrid common-mode EMI filter for grid-tied inverter application," in *Proc IEEE Energy Convers. Cong. Expo.*, Sep. 2012, pp. 1394–1398.

[46] D. Shin *et al.*, "Analysis and design guide of active EMI filter in a compact package for reduction of common-mode conducted emissions," *IEEE Trans. Electromagn. Compat*, vol. 57, no. 4, pp. 660–671, Aug. 2015.

[47] B. Narayanasamy, F. Luo, and Y. Chu', "High density EMI mitigation solution using active approaches," in *Proc IEEE Int. Symp. on Electromagn. Compat. Signal/Power Integrity*, Aug. 2017, pp. 813–818.

[48] D. Xu, C. K. Lee, S. Kiratipongvoot, and W. M. Ng, "An active emi choke for both common- and differential-mode noise suppression," *IEEE Trans. Ind. Electron.*, vol. 65, no. 6, pp. 4640–4649, Jun. 2018.

[49] B. Narayanasamy and F. Luo, "A survey of active EMI filters for conducted EMI noise reduction in power electronic converters," *IEEE Trans. Electromagn. Compat.*, vol. 61, no. 6, pp. 2040–2049, Dec. 2019.

[50] S. Ogasawara, H. Ayano, and H. Akagi, "An active circuit for cancellation of common-mode voltage generated by a PWM inverter," *IEEE Trans. Power Electron.*, vol. 13, no. 5, pp. 835–841, Sep. 1998.

[51] M. C. D. Piazza, G. Tine, and G. Vitale, "An improved active common-mode voltage compensation device for induction motor drives," *IEEE Trans. Ind. Electron.*, vol. 55, no. 4, pp. 1823–1834, Apr. 2008.

[52] P. Pairodamonchai, S. Suwankawin, and S. Sangwongwanich, "Design and implementation of a hybrid output EMI filter for high-frequency common-mode voltage compensation in PWM inverters," *IEEE Trans. Ind. Appl.*, vol. 45, no. 5, pp.

1647–1659, Sep. 2009.

[53] M. C. D. Piazza, A. Ragusa, and G. Vitale, “An optimized feedback common mode active filter for vehicular induction motor drives,” *IEEE Trans. Power Electron.*, vol. 26, no. 11, pp. 3153–3162, Nov. 2011.

[54] M. Ogawa, S. Ogasawara, and M. Takemoto, “Development of a high-frequency space vector pulse width modulated inverter with an active common-noise canceler,” in *Proc IEEE Int. Telecommun. Energy Conf.*, Sep. 2014, pp. 1–6.

[55] J. Huang and H. Shi, “A hybrid filter for the suppression of common-mode voltage and differential-mode harmonics in three-phase inverters with CPPM,” *IEEE Trans. Ind. Electron.*, vol. 62, no. 7, pp. 3991–4000, Jul. 2015.

[56] K. Euerle, K. Iyer, E. Severson, R. Baranwal, S. Tewari, and N. Mohan, “A compact active filter to eliminate common-mode voltage in a SiC-based motor drive,” in *Proc IEEE Energy Convers. Cong. Expo.*, Sep. 2016, pp. 1–8.

[57] 高橋翔太郎・小笠原悟司・竹本真紹・折川幸司・玉手道雄 :「高周波三相コモンモードインダクタの巻線間に生じる浮遊容量の簡易推定法」,電学論 D, vol.139, no.3, pp. 339−347 (2019)

[58] L. Dalessandro, W. G. H. Odendaal, and J. W. Kolar, “HF characterization and nonlinear modeling of a gapped toroidal magnetic structure,” *IEEE Trans. Power Electron.*, vol. 21, no. 5, pp. 1167–1175, Sep. 2006.

[59] A. Muetze, “Scaling issues for common-mode chokes to mitigate ground currents in inverter-based drive systems,” *IEEE Trans. Ind. Appl.*, vol. 45, no. 1, pp. 286–294, Jan. 2009.

[60] C. R. Sullivan and A. Muetze, “Simulation model of common-mode chokes for high-power applications,” *IEEE Trans. Ind. Appl.*, vol. 46, no. 2, pp. 884–891, Mar. 2010.

[61] M. L. Heldwein, L. Dalessandro, and J. W. Kolar, “The three-phase common-mode inductor: modeling and design issues,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 8, pp. 3264–3274, Aug. 2011.

[62] A. Muetze and C. R. Sullivan, “Simplified design of common-mode chokes for reduction of motor ground currents in inverter drives,” *IEEE Trans. Ind. Appl.*, vol. 47, no. 6, pp. 2570–2577, Nov. 2011.

[63] M. Kovacic, Z. Hanic, S. Stipetic, S. Krishnamurthy, and D. Zarko, “Analytical

wideband model of a common-mode choke," *IEEE Trans. Power Electron.*, vol. 27, no. 7, pp. 3173–3185, Jul. 2012.

[64] A. Roc'h and F. Leferink, "Nanocrystalline core material for high-performance common mode inductors," *IEEE Trans. Electromagn. Compat.*, vol. 54, no. 4, pp. 785–791, Aug. 2012.

[65] I. Stevanovic, S. Skibin, M. Masti, and M. Laitinen, "Behavioral modeling of chokes for EMI simulations in power electronics," *IEEE Trans. Power Electron.*, vol. 28, no. 2, pp. 695–705, Feb. 2013.

[66] S. W. Pasko, M. K. Kazimierczuk, and B. Grzesik, "Self-capacitance of coupled toroidal inductors for EMI filters," *IEEE Trans. Electromagn. Compat.*, vol. 57, no. 2, pp. 216–223, Apr. 2015.

[67] G. Ala, G. C. Giaconia, G. Giglia, M. C. D. Piazza, and G. Vitale, "Design and performance evaluation of a high power-density EMI filter for PWM inverter-fed induction-motor drives," *IEEE Trans. Ind. Appl.*, vol. 52, no. 3, pp. 2397–2404, May 2016.

[68] M. Kącki, M. S. Rylko, J. G. Hayes, and C. R. Sullivan, "Magnetic material selection for EMI filters," in *Proc IEEE Energy Convers. Cong. Expo.*, Oct. 2017, pp. 2350–2356.

[69] 長谷川博司・堂元貴史・赤木泰文：「コモンモード電圧を発生しない三相正弦波電圧出力 PWM インバータシステム」,電学論 D, vol.122, no.8, pp. 845−852 (2002)

[70] H. Akagi, H. Hasegawa, and T. Doumoto, "Design and performance of a passive EMI filter for use with a voltage-source PWM inverter having sinusoidal output voltage and zero common-mode voltage," *IEEE Trans. Power Electron.*, vol. 19, no. 4, pp. 1069–1076, Jul. 2004.

[71] H. Akagi and T. Shimizu, "Attenuation of conducted EMI emissions from an inverter-driven motor," *IEEE Trans. Power Electron.*, vol. 23, no. 1, pp. 282–290, Jan. 2008.

[72] D. A. Rendusara and P. N. Enjeti, "An improved inverter output filter configuration reduces common and differential modes dv/dt at the motor terminals in PWM drive systems," *IEEE Trans. Power Electron.*, vol. 13, no. 6, pp. 1135–1143, Nov. 1998.

[73] X. Chen, D. Xu, F. Liu, and J. Zhang, "A novel inverter-output passive filter for

reducing both differential- and common-mode dv/dt at the motor terminals in PWM drive systems," *IEEE Trans. Ind. Electron.*, vol. 54, no. 1, pp. 419–426, Feb. 2007.

[74] V. Dzhankhotov and J. Pyrhönen, "Passive LC filter design considerations for motor applications," *IEEE Trans. Ind. Electron.*, vol. 60, no. 10, pp. 4253–4259, Oct. 2013.

[75] Shaotang Chen, T. A. Lipo, and D. Fitzgerald, "Modeling of motor bearing currents in PWM inverter drives," *IEEE Trans. Ind. Appl.*, vol. 32, no. 6, pp. 1365–1370, Nov. 1996.

[76] Fei Wang, "Motor shaft voltages and bearing currents and their reduction in multilevel medium-voltage PWM voltage-source-inverter drive applications," *IEEE Trans. Ind. Appl.*, vol. 36, no. 5, pp. 1336–1341, Sep. 2000.

[77] H. Akagi and S. Tamura, "A passive emi filter for eliminating both bearing current and ground leakage current from an inverter-driven motor," *IEEE Trans. Power Electron.*, vol. 21, no. 5, pp. 1459–1469, Sep. 2006.

[78] M. C. D. Piazza, A. Ragusa, and G. Vitale, "Power-loss evaluation in CM active EMI filters for bearing current suppression," *IEEE Trans. Ind. Electron.*, vol. 58, no. 11, pp. 5142–5153, Nov. 2011.

[79] Y. Jiang, W. Wu, Y. He, H. S. Chung, and F. Blaabjerg, "New passive filter design method for overvoltage suppression and bearing currents mitigation in a long cable based PWM inverter-fed motor drive system," *IEEE Trans. Power Electron.*, vol. 32, no. 10, pp. 7882–7893, Oct. 2017.

[80] M. Mechlinski, S. Schröder, J. Shen, and R. W. D. Doncker, "Grounding concept and common-mode filter design methodology for transformerless MV drives to prevent bearing current issues," *IEEE Trans. Ind. Appl.*, vol. 53, no. 6, pp. 5393–5404, Nov. 2017.

[81] C. Bharatiraja, R. Selvaraj, T. R. Chelliah, J. L. Munda, M. Tariq, and A. I. Maswood, "Design and implementation of fourth arm for elimination of bearing current in NPC-MLI-fed induction motor drive," *IEEE Trans. Ind. Appl.*, vol. 54, no. 1, pp. 745–754, Jan. 2018.

[82] 小笠原悟司, 藤田英明, 赤木泰文,「電圧形 PWM インバータが発生する高周波漏れ電流のモデリングと理論解析」, 電学論 D, vol. 115, no. 1, pp. 77−83 (1995).

[83] 小笠原悟司, 一宮弘司, 赤木泰文,「電圧形 PWM インバータが発生する EMI のス

ペクトル解析 −分布定数モデルの適用−」，電学論 D, vol. 119, no. 8/9, pp. 1090−1098 (1999).

[84]玉手道雄, 佐々木達見子, 鳥羽章夫,「インバータにおける雑音端子電圧のシミュレーションによる定量推定法」，電学論 D, vol. 128, no. 3, pp. 193−200 (2008).

[85]T. Yizhanyi, 福田隼，小笠原悟司，竹本真紹,「インバータドライブシステムのコモンモード等価回路への非線形性抵抗の導入とその効果」，平成 23 年電気学会産業応用部門大会，vol. 1, no. 154, pp. 681−684 (2011).

[86]前川佐理, 津田純一, 葛巻淳彦, 松本脩平, 餅川宏, 久保田寿夫,「高精度パワーデバイスモデルによる SiC インバータの EMI 解析」，電学論 D, vol. 134, no. 4, pp. 461−467 (2014).

[87]玉手道雄，佐々木達見子，林美和子，勝又洋樹，小高章弘:「パワエレ機器が発生する放射電界強度の理論演算法」，平成 29 年電気学会全国大会，vol. 4, no. 135, pp. 229−230 (2017).

[88]N. Idir, Y. Weens, M. Moreau, and J. J. Franchaud, “High-frequency behavior models of AC motors,” *IEEE Trans. Magn.*, vol. 45, no. 1, pp. 133–138, Jan. 2009.

[89]M. Moreau, N. Idir, and P. L. Moigne, “Modeling of conducted EMI in adjustable speed drives,” *IEEE Trans. Electromagn. Compat.*, vol. 51, no. 3, pp. 665–672, Aug. 2009.

[90]M. Foissac, J. Schanen, and C. Vollaire, “‘Black box’ EMC model for power electronics converter,” in *Proc IEEE Energy Convers. Cong. Expo.*, Sep. 2009, pp. 3609–3615.

[91]Y. Koyama, M. Tanaka, and H. Akagi, “Modeling and analysis for simulation of common-mode noises produced by an inverter-driven air conditioner,” *IEEE Trans. Ind. Appl.*, vol. 47, no. 5, pp. 2166–2174, Sep. 2011.

[92]H. Bishnoi, A. C. Baisden, P. Mattavelli, and D. Boroyevich, “Analysis of EMI terminal modeling of switched power converters,” *IEEE Trans. Power Electron.*, vol. 27, no. 9, pp. 3924–3933, Sep. 2012.

[93]E. Rondon-Pinilla, F. Morel, C. Vollaire, and J. Schanen, “Modeling of a buck converter with a SiC JFET to predict EMC conducted emissions,” *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2246–2260, May 2014.

[94]H. Bishnoi, P. Mattavelli, R. Burgos, and D. Boroyevich, “EMI behavioral models

of DC-fed three-phase motor drive systems," *IEEE Trans. Power Electron.*, vol. 29, no. 9, pp. 4633–4645, Sep. 2014.

[95] P. Pairodamonchai and S. Sangwongwanich, "A novel non-zero sequence choke and its application in output EMI filters for PWM inverters," in *Proc Int. Conf. on Elect. Mach. and Syst.*, Oct. 2015, pp. 1722–1728.

[96] M. M. Swamy, K. Yamada, and T. Kume, "Common mode current attenuation techniques for use with PWM drives," *IEEE Trans. Power Electron.*, vol. 16, no. 2, pp. 248–255, Mar. 2001.

[97] IATA: "Aircraft Technology Roadmap to 2050," https://www.iata.org/contentassets/8d19e716636a47c184e7221c77563c93/technology20roadmap20to20205020no20foreword.pdf

[98] B. Sarlioglu and C. T. Morris, "More electric aircraft: review, challenges, and opportunities for commercial transport aircraft," *IEEE Trans. Transport. Electrific.*, vol. 1, no. 1, pp. 54–64, Jun. 2015.

[99] 山田直平 原著，桂井誠 著，「電気学会大学講座 電気磁気学 3 版改訂」，ISBN: 4-88686-231-4，電気学会 (2002).

謝辞

本研究に携わるにあたり，ご協力を頂いた先生方，研究室の皆様には深く御礼を申し上げます。

小笠原悟司教授には，本研究に関する様々な知識を教えていただき，シミュレーション結果や実験結果に対して様々なアドバイスを頂きました。論文の丁寧な校閲をして頂き，広い視野からのご助言，ご指導を頂きました。ここに厚く御礼を申し上げます。

2019 年度まで，北海道大学に在籍されていた岡山大学竹本真紹教授には，研究報告会などでモータ専門家としてのご意見やご指摘を頂きました。深く感謝の意を表します。

折川幸司助教には，研究報告会でのご指摘はもちろん，論文執筆などでも様々なアドバイスをいただきました。実験にも協力していただきました。深く感謝の意を表します。

技術補佐員の後藤潔人様には，実験の立ち合いや基板製作をしていただきました。実装技術についても後藤様から様々な知識を得ることができました。ここに深く感謝の意を表します。

事務補助をされていた，村上永恵様，新木智香子様には，研究室生活におきまして多大なるご支援をいただきました。ここに深く感謝の意を表します。

最後に，お世話になりました皆様へ心から感謝の気持ちと御礼を申し上げ，謝辞にかえさせて頂きます。