

第5章 金属ナノドットアレイにおける

単電子特性の特徴

5.1. はじめに

この章では、金属ナノドットアレイにおける単電子特性の特徴を明らかにすることを目指した。

第2章では、多数のドットがランダムに存在する系においても、明瞭なクーロンブロッケード振動が観測されることを明らかにした。さらに、Fe 膜厚の条件を調整することで、主に単一ドットに由来する振動特性が、一定の頻度で強調されて観測されることを示した。

第3章では、作製した Fe-MgF₂ 系を用いたデバイスがオフセットチャージドリフトに対して比較的安定した動作特性が期待できることを示した。

第4章では、Fe ナノドットアレイにおける単電子特性を複数のゲートを用いて制御できることを示し、将来的に論理ゲート動作の可能性が期待できることを明らかにした。

しかし、多数のドットがランダムに分布するナノドットアレイにおける単電子特性の特徴は明らかでない。例えば、比較的大きなアレイサイズのデバイスであるにも関わらず、なぜ明瞭な振動特性が得られるのか不明である。従って、ナノドットアレイを単電子デバイスに応用するには、振動特性を得るための条件を明確にする必要がある。つまり、どのようなドットの分布状況(ドット密度、ドットサイズ、ドット間距離)であれば、振動特性が得られるのか明らかにする必要がある。薄膜蒸着法では、基板表面において核生成を経たナノドットを用いる[1]。そのため、膜厚と同様、基板の表面状態によりナノドットアレイにおけるドット密度、ドットサイズ、ドット間距離が変化すると予想される。従って、膜厚と基板の状態によりドットの分布状況を変化させて振動特性を評価することで、振動特性が得られる条件を明らかにできると考えられる。

第5章では、Fe 膜厚や基板の表面状態を変化させて作製した Fe ナノドットアレイデバイスの詳細な電気特性を評価した。デバイスのコンダクタンスの増加に伴い、クーロンブロッケード振動の特徴が、複数のドットに由来する複雑な特性から、主に1つのドットに由来するシンプルな特性へと変化することを明らかにした。この結果は、振動特性に寄与する有効なドットの数、デバイスのコンダクタンスの増加とともに減少する傾向にあることを示している。さらに、この傾向は基板の表面状態(ドットの密度やサイズ)に依らなかった。本研究によって、多数のドットが存在する系における振動特性の特徴はデバイスのコンダクタンスによって支配されており、コンダクタンスを調整することで、ナノドットアレイに由来する複雑な特性から SET に近いシンプルな特性まで変化することを示した。

5.2. マクロサイズのナノドットデバイスの電気特性

単電子特性について議論する前に、ナノドットデバイスの基本的な電気特性を評価した。はじめに、マクロなサイズのデバイス($L = 10\ \mu\text{m}$, $W = 3\ \text{mm}$)の電気特性を評価した。

5.2.1. デバイス作製

ドットの分布の状況を変化させたデバイスを作製するために、基板の状態の異なるものを用意した。作製したデバイスの光学顕微鏡像を Fig. 5-1 に示す。熱酸化 SiO_2 (200 nm)/Si 基板にスパッタリングにより SiO_2 (10 nm)を堆積したものとそうでないものを使用した。以降、熱酸化 SiO_2 上に作製したデバイスを Thermal- SiO_2 と呼ぶ。スパッタリング成膜はすべて RF マグネトロンスパッタ(150 W)により、Ar あるいは Ar- O_2 (1 Pa)の雰囲気下で2インチの SiO_2 ターゲットを用いて行った。チャンバー内のガスは、全ガス流量($f_{\text{Ar}} + f_{\text{O}_2}$)を一定に保ち、Ar と O_2 のガス流量 f_{Ar} と f_{O_2} を変化させて制御した[2]。酸素ガス流量比 $f_{\text{depo}} = f_{\text{O}_2}/(f_{\text{Ar}} + f_{\text{O}_2})$ をパラメータとした($f_{\text{depo}} = 0, 0.5$)。それぞれの条件でスパッタリング成膜した SiO_2 を SiO_2 -0% ($f_{\text{depo}} = 0$), SiO_2 -50% ($f_{\text{depo}} = 0.5$)と呼ぶ。デバイスの作製には、3 種類の基板 (Thermal- SiO_2 , SiO_2 -0%, SiO_2 -50%) を使用した。Thermal- SiO_2 , SiO_2 -0%, SiO_2 -50%上にギャップ $L = 10\ \mu\text{m}$ の Au/Cr 電極を作製した。次に EB 蒸着により、電極間に MgF_2 (45 nm)/Fe ($t_{\text{Fe}} = 1.04 \sim 3.80\ \text{nm}$)ナノドットアレイを形成した。Fig. 5-2 に EB 蒸着装置の概略を示す。2 章で説明したように、この蒸着装置は t_{Fe} の異なる 4 つの基板を同時に作製することが可能である。Fig. 5-2 において、基板の位置が「1」から「4」に変わるにつれ、成膜される Fe 膜厚が厚くなる。まず、Thermal- SiO_2 基板を「1」と「3」の位置に置き、 SiO_2 -0%基板を「2」と「4」の位置に置いて Fe 蒸着を行なった。これを Batch 1 とする。次に、基板の位置を入れ替えて同様の成膜を行った。これを Batch 2 とする。デバイスの電気測定は、室温において 2 端子法を用いて行った。

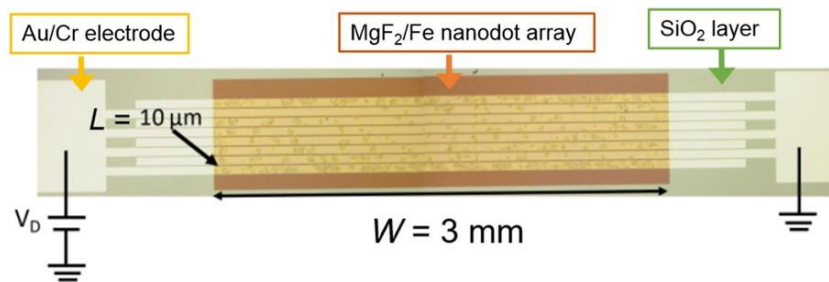


Fig. 5-1. An optical microscopy image of the macro-sized device. Since the fabricated device is large ($L = 10\ \mu\text{m}$), its conductance is too low to be measured in the thin t_{Fe} region. To avoid this problem, the fabricated device has a comb structure ($W = 3\ \text{mm} \times 7$). This structure increases the junction area between the electrode and the nanodot array, which makes it possible to measure the conductance even in the thin t_{Fe} region.

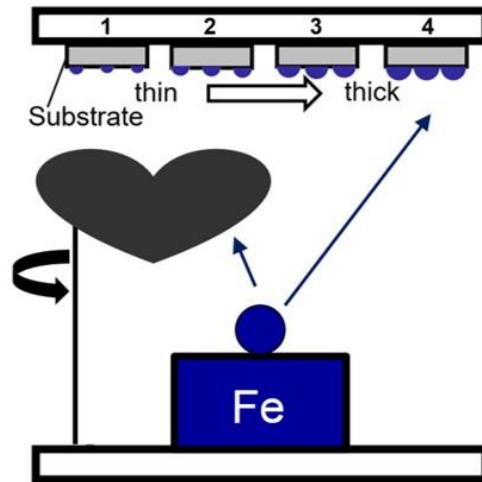


Fig. 5-2. Schematic diagram of the EB deposition system used in this work.

5.2.2. コンダクタンスの Fe 膜厚および基板依存性

室温におけるデバイスのコンダクタンスの Fe 膜厚および 基板依存性を Fig. 5-3 に示す. コンダクタンスは, t_{Fe} および基板の種類と明確に相関していた. 一般的に, t_{Fe} の増加に伴い, 平均ドットサイズが増加し, ドット間距離が減少する[3]. これは, 電子のトンネル確率が増加することを意味する. 従って, t_{Fe} の関数としてコンダクタンスが指数関数的に変化するのはリーズナブルである. デバイスのコンダクタンスは, 直並列に存在する抵抗素子のネットワーク構造を考えることで理解することができる.

同じ t_{Fe} において●(Thermal-SiO₂)と▲(SiO₂-0%)のコンダクタンスは明らかに 2 ~ 3 桁の差異があることがわかった. さらに, 別々のバッチで作製した Thermal-SiO₂ 基板と SiO₂-0% 基板のデバイスのコンダクタンスは, 曲線のようにになっている. これは, 結果の再現性が良いことを意味している. また, Fig. 5-3(b)に示すように, SiO₂-50%上に作製したデバイスのコンダクタンスは, Thermal-SiO₂ 上に作製したデバイスと同程度であった. 基板の種類によるコンダクタンスの違いは, SiO₂-0%上に高密度かつサイズの小さいナノドットアレイが形成されていると仮定することで説明できる. Ref. [4]によると, 形成されるドットの密度は, 表面の原子構造の違いによって変化することが報告されている. 本研究で用いた Fe 原子も同様の傾向を示すと考えられる. SiO₂-0% の表面では, スパッタ成膜時の酸素不足により多くの Si ダングリングボンドが形成され, その結果として高密度のナノドットアレイが形成されたと考えられる. 逆に SiO₂-50%はスパッタ時に酸素を供給したため, Thermal-SiO₂ と同様に Si のダングリングボンドがほとんどない表面が得られたと考えられる.

透過型電子顕微鏡を用い, 作製したナノドットアレイにおけるドットの個数密度を評価することで, 上記の考察を確認した. Thermal-SiO₂ と SiO₂-50%上に作製したデバイスのコンダクタンスが同程度であること(Fig. 5-3(b)), および SiN メンブレン上に Thermal-SiO₂ を成膜することの難しさを考慮し, 本研究ではドットの数密度を評価する試料の基板として

Thermal-SiO₂ の代わりに SiO₂-50%を使用した. デバイス作製と同様に作製した SiO₂-0%, SiO₂-50% 上に形成したナノドットアレイの高角度環状暗視野走査型透過電子顕微鏡 (HAADF-STEM)像を Fig. 5-4(a)に示す. これらの画像を用いて Fe ナノドットの個数密度を評価し, その結果を Fig. 5-4(b)にまとめた. 基板の種類によって, ドットの数密度は約 1.5 倍に変化していた. SiO₂-0% 上に形成された Fe ナノドットアレイは, ドット密度が高く, ドットサイズが小さいことを確認した. これは, Fig. 5-3 に示した結果から予想される傾向と一致する. Fig. 5-3, 5-4 に示した結果から, 基板の種類と Fe 膜厚によって, 平均ドット密度, ドットサイズ, ドット間距離が変化することを示した.

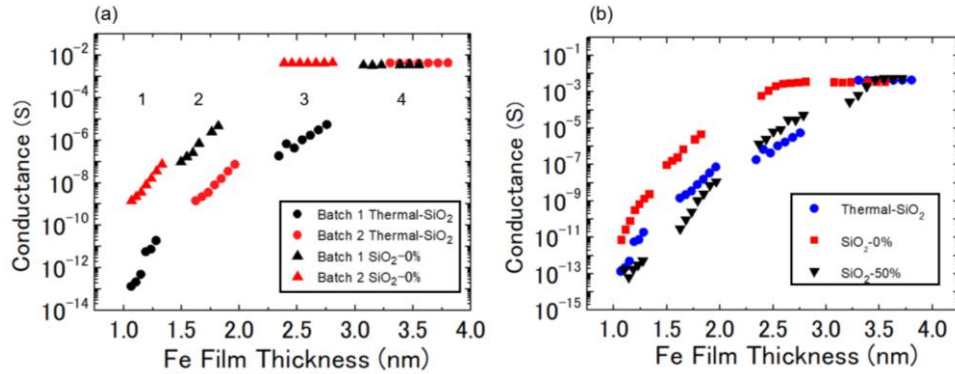


Fig. 5-3. (a) The conductance dependence on t_{Fe} and the substrate type for the macro-sized devices at $T = \text{RT}$. The conductance of the devices measured at $V_D = 20 \text{ mV}$ are plotted. The approximate position of the substrates (“1” to “4”) when the Fe nanodot arrays were deposited is shown in the graph. (b) The conductance dependence on the substrate type (Thermal-SiO₂, SiO₂-0%, SiO₂-50%). Circle, square, and triangle plots show the conductance of the devices fabricated on the Thermal-SiO₂, SiO₂-0%, and SiO₂-50%.

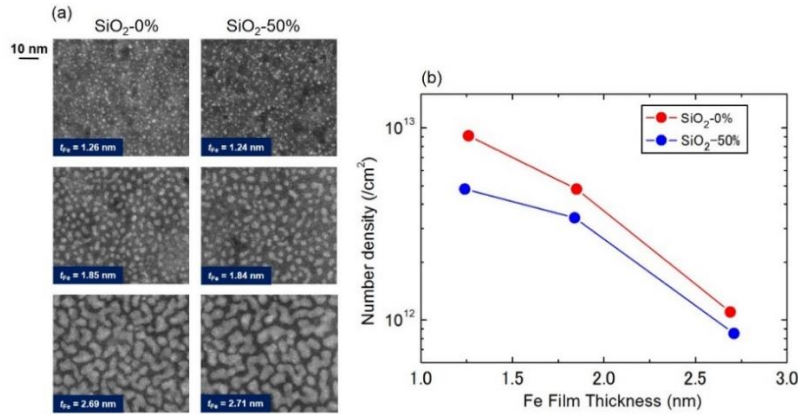


Fig. 5-4. (a) HAADF-STEM images of the Fe nanodot array formed on the SiO₂-0% ($t_{\text{Fe}} = 1.26, 1.85$ and 2.69 nm), and SiO₂-50% ($t_{\text{Fe}} = 1.24, 1.84$ and 2.71 nm). (b) Dot number density evaluated by the HAADF-STEM images. Red and blue circled plots are the number density of the dots prepared on the SiO₂-0%, and SiO₂-50%. SiO₂-0%, and SiO₂-50% were prepared on commercially available SiN (10 nm) membrane TEM grids. Then, the Fe nanodot arrays were fabricated, followed by the formation of MgF₂ (10 nm). Because it is difficult to form the Thermal-SiO₂ on the SiN, the SiO₂-50% was used instead. The HAADF-STEM experiment was performed using a *Titan G2* and *JEOL ARM-200CF* microscope operated at 200 kV.

5.2.3. シンプルなモデルを用いたドット密度の推定

ここでは、ナノドットアレイに含まれるドットの個数密度のオーダーエスティメーションを行った。大まかな評価を行うために、Fig. 5-5(a)に示すように同じ大きさの半球状のドットを等間隔に並べた単純なモデルを仮定した。このモデルでは、図面の縦方向のドット間の伝導パスは考慮していない。このモデルはかなり大雑把であり、実際の系を反映していない。しかしながら、ドットの個数密度 N のオーダーエスティメーションは可能であり、基板の種類による N の違いを議論することができる。

幅 d 、障壁高さ $\phi = 3 \text{ eV}$ の箱型ポテンシャルにおけるトンネル伝導を考える。 $T = 0 \text{ K}$ におけるトンネル抵抗 R_T は次の式のように表される。

$$R_T = \frac{1}{S \left(\frac{q^2}{h^2 d} \right) \sqrt{2m\phi} \exp \left[- \left(\frac{4\pi d}{h} \right) \sqrt{2m\phi} \right]}$$

ここで、 q は電気素量 ($1.60 \times 10^{-19} \text{ C}$)、 h はプランク定数 ($6.63 \times 10^{-34} \text{ Js}$) である。ここでは、トンネル接合面積 $S = 0.14 \times \pi \times r^2 \text{ (m}^2\text{)}$ を半円状のドット先端の断面積 (r はドットの半径)、電子の有効質量 $m = 4.55 \times 10^{-31} \text{ kg}$ を仮定した。電流は電子のトンネル伝導によって流れると仮定した。また、数密度 N は t_{Fe} の増加とともに直線的に減少すると仮定した。この極めて単純なモデルを用いて電極間の抵抗を計算した。パラメータは、数密度 N 、ドットの半径 r 、ドットのエッジ間の距離に相当する幅 d 、ドット間距離 D ($D = 2r + d$) である。数密度は $N = -a \times t_{\text{Fe}} + b$ (a, b はフィッティングパラメータ) と定義した。他のパラメータ (r, d, D) も N と t_{Fe} を用いて表した。この条件下において、各 t_{Fe} におけるトンネル抵抗 R_T は上式を用いて計算できる。さらに、電極間の抵抗は R_T とナノドットアレイの縦横比を用いて計算できる。本研究では、フィッティングを行うことで、異なる基板上に作製したマクロサイズのデバイスの密度差を大まかに見積もった。測定結果(図中、赤および青の丸印)のグラフに算出した抵抗値を曲線として重ね合わせたものを Fig. 5-5(b) に示す。また、計算したドット密度 N を Fe 膜厚の関数としてプロットしたものを Fig. 5-5(c) に示す。フィッティングの結果は、SiO₂-0% 上に、より高密度のドットが形成されていることを示している。これは、5.2.2 において述べた結果と矛盾しない。さらに、同じ Fe 膜厚における、基板の違い (Thermal-SiO₂, SiO₂-0%) による数密度の差は 1.5 倍程度と見積もられた (Fig. 5-5(c))。この計算結果は、同じ Fe 膜厚において、わずか 1.5 倍程度の数密度の違いが 2~3 桁程度の抵抗値の差異 (Fig. 5-5(b)) になることを示している。単純なモデル計算を用いて見積もった N は、実際に TEM 観察結果から求めた Fig. 5-4 に示した値と同程度のオーダーではあるものの、詳細は異なっている。これはドットの大きさや位置に分布がないモデルであるためと考えられ、多数のナノドットがランダムに存在する場合、ドット間のトンネル抵抗にばらつきがある。そのような場合、大きなトンネル抵抗の部分がナノドットアレイの全体的な抵抗値を律速するが、シミュレーションではこれが考慮されていないことが大きいと考えられる。TEM 観察結果の正しさ

を裏付けると共に、わずか 1.5 倍程度のドット密度差が大きな抵抗比(コンダクタンス比)となることが確認できた。

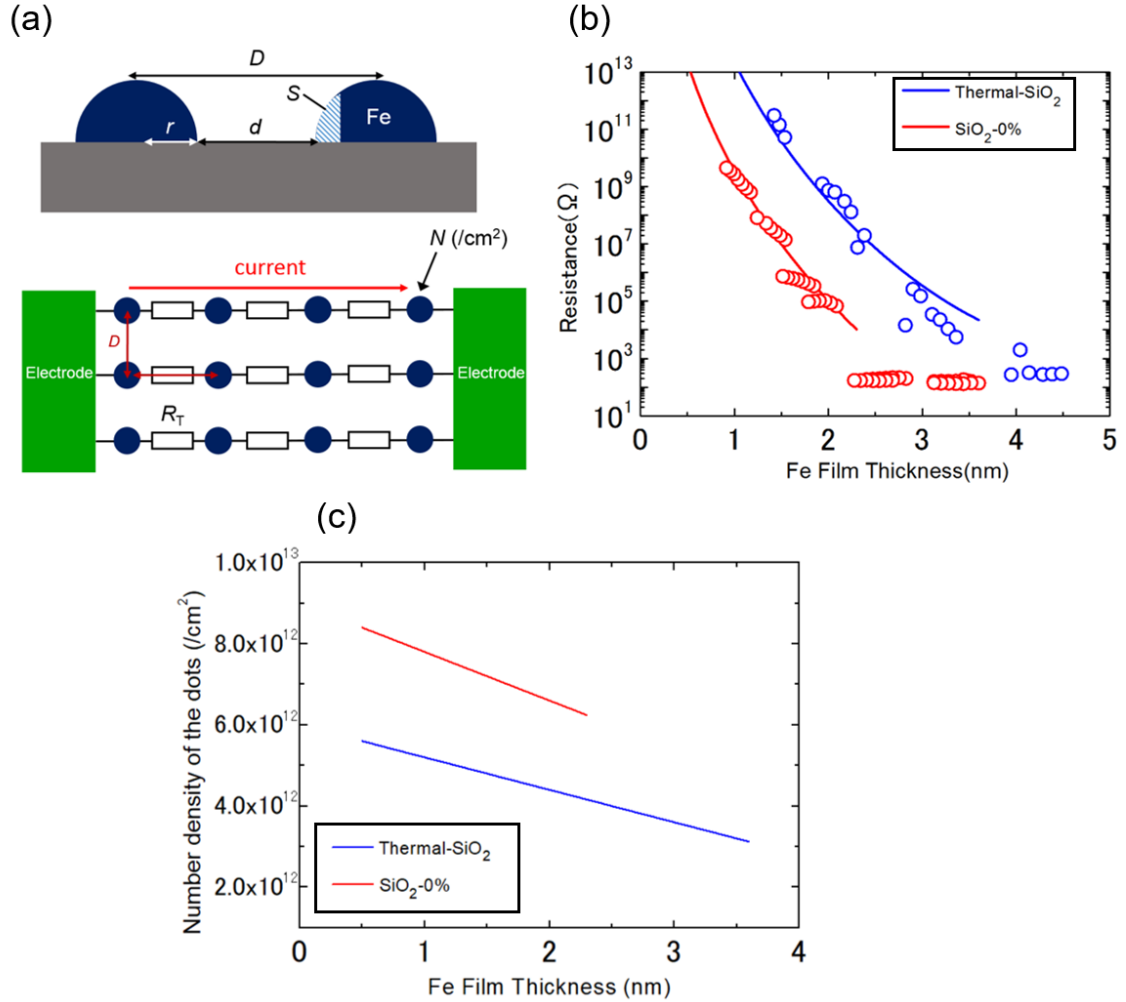


Fig. 5-5. (a) Schematic of the nanodot array model for the resistance analysis. (b) The calculated resistance curves (blue and red) are superimposed on the experimental data for the macro-sized devices fabricated on the Thermal-SiO₂ and SiO₂-0%. (c) The calculated number density of the dots N is plotted as a function of t_{Fe} .

5.3. マイクロサイズのナノドットデバイスの電気特性

前節では、マクロサイズのデバイスを用い、ナノドットデバイスの基本的な電気特性とドットの分布の関係を把握することができた。本節では、基本的な電気特性の特徴とドットの分布の関係が、マイクロサイズのデバイスにおいても同様であるか評価した。更に、振動特性の特徴とドットの分布の関係について議論する。

5.3.1. デバイス作製

デバイスの作製方法は、5.2.1 において述べたものと基本的に同じである。作製したマイクロサイズのデバイスの模式図と SEM 像を Fig. 5-6 に示す。Thermal-SiO₂ および SiO₂-0% (定義は 5.2.1 に記述) 上に、ギャップ $L = 1 \mu\text{m}$ の Au/Cr 電極を作製した。その後、室温において高真空 EB 蒸着により、電極間に MgF₂ (45 nm)/Fe ($t_{\text{Fe}} = 1.90 \sim 3.01 \text{ nm}$) ナノドットアレイを形成した。この際の、Fe の蒸着速度は 0.02 nms^{-1} で一定であった。ナノドットアレイの幅は $W = 310 \text{ nm}$ である。Si 基板はゲート電極として使用した。作製したデバイスの電気的測定は、半導体パラメータアナライザを用い、主に $T = 8 \text{ K}$ (試料ステージ温度) において行った。

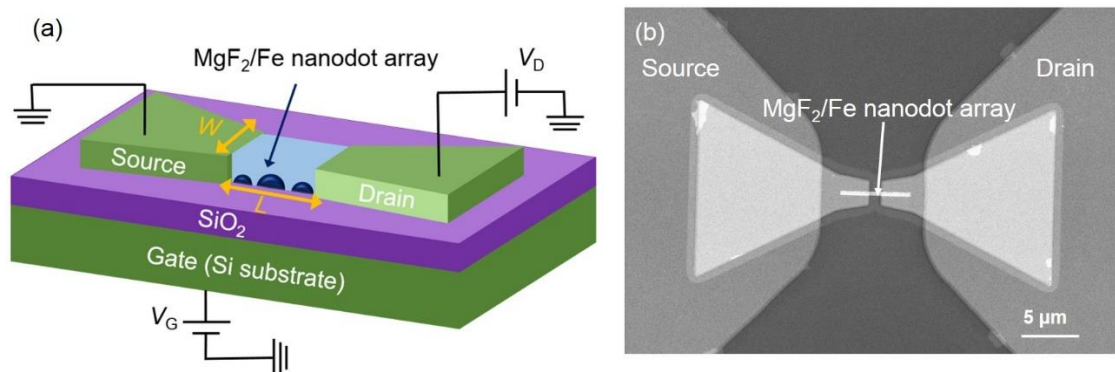


Fig. 5-6. (a) Schematic and (b) scanning electron microscopy images of the micro-sized device ($L = 1 \mu\text{m}$, $W = 310 \text{ nm}$).

5.3.2. 振動特性のコンダクタンス依存性

前節において、マクロサイズデバイスの基本的な電気特性を評価したところ、デバイスのコンダクタンスが t_{Fe} と基板の種類に依存していることがわかった。これは、ドット密度、ドットサイズ、ドット間距離が、 t_{Fe} や基板の種類によって変化するためである。本節ではまず、この傾向が、マイクロサイズのデバイスにおいても同様であるか調査した。 $T = 8 \text{ K}$ における、マイクロサイズのデバイスのコンダクタンスの t_{Fe} および基板の種類に対する依存性を Fig. 5-7 に示す。青色および赤色のプロットは、それぞれ Thermal-SiO₂ および SiO₂-0% デバイスのコンダクタンスに対応する。グラフ中には、基本的には $V_D = 20 \text{ mV}$ におけるコンダクタンスをプロットしている。しかし、 $t_{\text{Fe}} = 2.10 \text{ nm}$, 2.12 nm の Thermal-SiO₂ デバイスのコ

コンダクタンスは、 $V_D = 20 \text{ mV}$ において測定できないほどに低かった。そこで、これらのデバイスに関しては、 $V_D = 2 \text{ V}$ におけるコンダクタンスを□でプロットした。また、次段落において詳しく説明するが、振動特性を示さなかったデバイスを△、主に単一ドットに由来するシンプルな振動特性を示したデバイスを☆で示している。マクロサイズのデバイスと同様に、マイクロサイズのデバイスのコンダクタンスは、 t_{Fe} の増加に伴って指数関数的に増加した。これは、Fig. 5-4 に示したように、 t_{Fe} の増加に伴いドットサイズが増加し、ドット間のトンネル距離が減少したことを反映している。さらに、同じ Fe 膜厚において $\text{SiO}_2\text{-0\%}$ デバイスは Thermal- SiO_2 デバイスよりもコンダクタンスが数桁程度高いことを確認した。これは、前節において示したマクロサイズデバイスの電気特性の結果と矛盾しない。これらの結果は、ナノドットアレイのサイズを微細化しても、デバイスの基本的な電気特性の特徴(抵抗体素子のネットワークとしての特徴)は変わらないことを示している。

ここからは、マイクロサイズデバイスにおいて観測された振動特性について説明する。Thermal- SiO_2 デバイスにおける典型的なコンダクタンス(G)振動を、ゲート電圧 V_G の関数として Fig. 5-8 に示す。ここでは、再現性のある G - V_G 曲線で、振動の中心から $\pm 1\%$ 以上変化しているものをクーロンブロッケード振動と定義した。Fig. 5-7 に□のプロットとして示した、 t_{Fe} が非常に薄い領域($t_{Fe} = 2.10, 2.12 \text{ nm}$)では、ドットサイズが小さく、ドット間距離が離れているためにコンダクタンスが非常に低くなっている($G < 10^{-13} \text{ S}$)。この領域では出力に多くのノイズが含まれるため、ドットに由来する振動ピークとノイズを区別することが困難であった。 t_{Fe} が増加すると、ドット間距離の減少によりコンダクタンスが増加し、複雑な振動特性が明確に観測された(Fig. 5-8(a))。この t_{Fe} 領域では、直並列に接続された複数のドットに由来する周期と振幅の異なる振動が重ね合わさっている。また、量子化コンダクタンス($2e^2/h$)よりも高いトンネルコンダクタンスを有するドットに由来する伝導パスが、振動のバックグラウンドを構成していると考えられる。 t_{Fe} がさらに増加すると、複雑な振動特性は観測されるが(Fig. 5-8(b), (c))、主に単一ドットに由来するシンプルな振動特性も、ある一定頻度で観測された(Fig. 5-8(d))。 $t_{Fe} > 2.97 \text{ nm}$ の領域では、デバイスのコンダクタンスが量子化コンダクタンスの値に近づいたために、振動特性は消失した。Fig. 5-8 に示したグラフを見てみると、デバイスのコンダクタンスの増加に伴い、振動が複雑な特性からシンプルな特性へと変化していた。基板の種類を変えても、この傾向が見られるかどうかを調査した。 $\text{SiO}_2\text{-0\%}$ デバイスにおける典型的なコンダクタンス振動特性を Fig. 5-9 に示す。基板の種類により、ドット密度、ドットサイズ、ドット間距離が変化するため、振動特性が観測される t_{Fe} の範囲がシフトしている。しかし、コンダクタンスの増加に伴い、複数のドットに由来する複雑な振動から、主に 1 つのドットに由来するシンプルな振動に特性が変化する傾向は同様であった。さらに、各基板(Thermal- SiO_2 および $\text{SiO}_2\text{-0\%}$)上に作製したデバイスのコンダクタンスのプロットと振動特性を比較したところ、コンダクタンスに近いデバイスでは同様の振動特性が観測される傾向が見られた。例えば、 $G = 10^{-6} \sim 10^{-7} \text{ S}$ のデバイスでは、基板の種類(ドット密度、ドットサイズ)に関係なく、ある一定の頻度でシンプルな振動

特性を示す傾向が見られた(Fig. 5-7, ☆). この結果から, デバイスのコンダクタンスが, ナノドットアレイにおける振動特性の特徴を決定する重要な要因であると考えられる. Fig. 5-7中に黄色の点線で示すように, 振動特性の特徴は, デバイスのコンダクタンスによって, (1) 振動特性が観測されない(Δ)領域, (2) SETのようにシンプルな振動特性が一定頻度で観測される(☆)領域, (3) ナノドットアレイに由来する複雑な振動特性が観測される領域に大きく分類することができる.

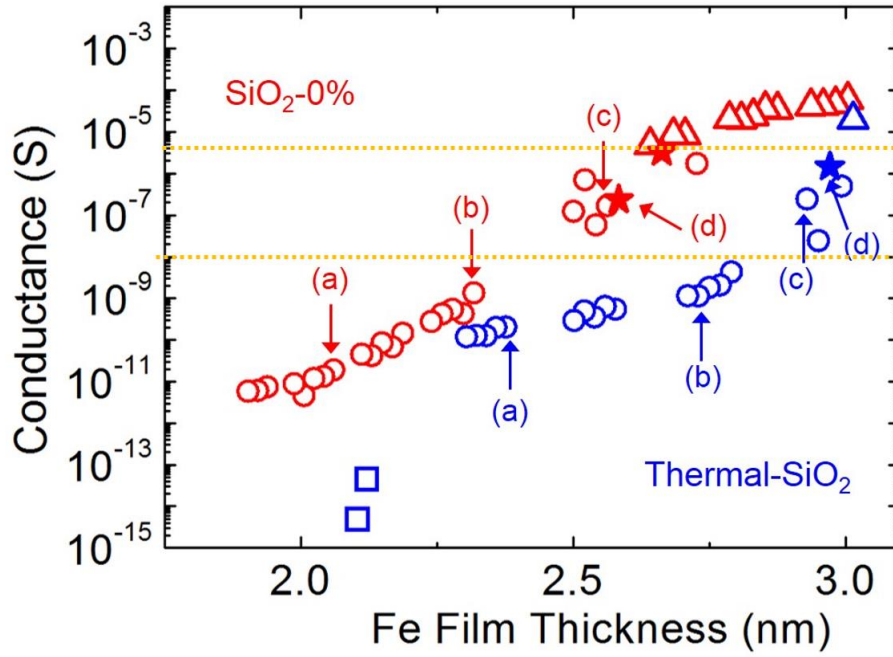


Fig. 5-7. The conductance dependence on t_{Fe} and the substrate type for the micro-sized devices at $T = 8 \text{ K}$. Blue and red plots show the conductance of the devices fabricated on the Thermal-SiO₂, and SiO₂-0%. The conductance of the devices measured at $V_D = 20 \text{ mV}$ is plotted, except for the Thermal-SiO₂ based devices with $t_{\text{Fe}} = 2.10$ and 2.12 nm . The conductance of these devices was too low to be measured at $V_D = 20 \text{ mV}$. Therefore, the conductance of these devices measured at $V_D = 2 \text{ V}$ are plotted (blue square). The conductance of the devices which showed no oscillation characteristics is indicated by triangle. Additionally, the conductance of the devices which showed the simple oscillations originating from mainly a single dot are indicated by star. The conductance of the devices which exhibited the oscillation characteristics shown in Fig. 5-8 and 5-9 are indicated by blue and red arrow (a, b, c, and d). The characteristics of the oscillation properties can be classified into the three regions indicated by the yellow dotted lines, depending on the conductance of the device.

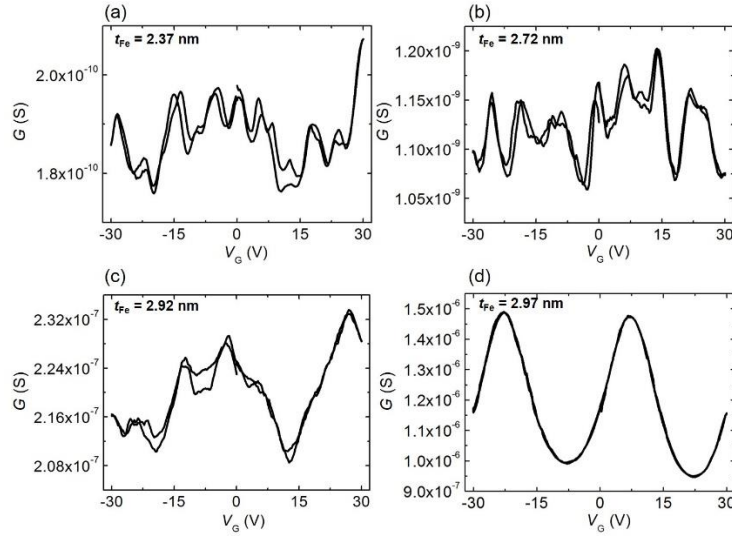


Fig. 5–8. Typical examples of the oscillation characteristics for the devices with different t_{Fe} formed on the Thermal-SiO₂. The oscillation characteristics were measured by back and forth V_G sweep at $V_D = 10$ mV. The Fe film thickness of the devices $t_{\text{Fe}} =$ (a) 2.37, (b) 2.72, (c) 2.92, and (d) 2.97 nm. Assuming an isolated sphere, the gate capacitance should increase as the dot size increases with increasing t_{Fe} . This means that the oscillation period shortens with the increase in t_{Fe} . However, in the multi-dot device, the adjacent dots reduce the effective gate capacitance of the dot because the lines of electric force are partially attracted to the adjacent dots. This effect is thought to be more remarkable as t_{Fe} increases and the inter-dot distance decreases. Therefore, even if t_{Fe} is increased, the short-period oscillations are not always observed.

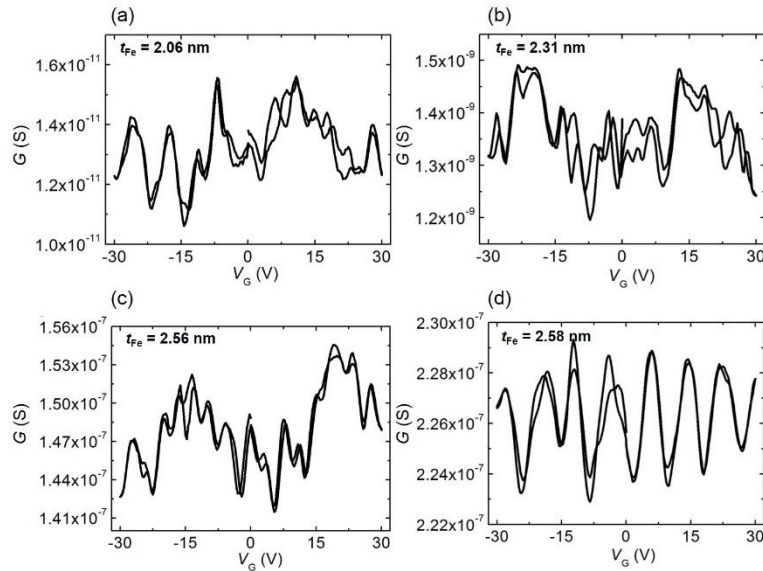


Fig. 5–9. Typical oscillation characteristics of the devices with different t_{Fe} formed on the SiO₂-0%. The gate voltage sweeps were performed at $V_D = 10$ mV. The Fe film thickness of the devices $t_{\text{Fe}} =$ (a) 2.06, (b) 2.31, (c) 2.56, and (d) 2.58 nm.

5.3.3. 振動特性の温度およびドレイン電圧依存性

5.3.2において述べた振動特性の評価だけでは、ナノドットアレイにおける単電子特性の特徴を把握することはできない。振動特性の温度依存性、ドレイン電圧依存性を評価することにより、単電子特性とドット分布の関係をさらに明らかにすることが期待できる。Thermal-SiO₂ デバイスにおいて観測された、シンプルな振動の測定温度(T)依存性を Fig. 5-10 に示す。以下、このデバイスを **device A** と呼ぶ。 T を 8 K から 90 K まで上昇させると、振動のシンプルな形状は維持されたまま、振幅は単調に減衰した。これは、クーロンブロッケード振動の隣り合うピークが高温において重なり合い、振動の振幅が減衰するためであり、リーズナブルである[5,6]。この温度依存性から、Fig. 5-10 に示した比較的シンプルな振動は、主に少数のドットに由来するものであることがわかる。Fig. 5-10 では、 $T = 90$ K (熱エネルギー $k_B T \sim 8$ meV)においてドットのクーロンブロッケードが解除され、振動特性が消失していることを確認した。この結果から、ドットの帯電エネルギー E_c は約 8 meV と推定される。この値は、第 2 章において推定した $E_c \sim 10$ meV と大きく離れていない。同じ振動特性について、ドレイン電圧依存性を評価した。この結果を Fig. 5-11 に示す。ドレイン電圧依存性は、Fig. 5-10 に示した温度依存性と同様の傾向が見られた。 V_D を 10 mV から 500 mV まで増加させると、シンプルな振動特性を維持したまま、振幅が単調に減衰していることがわかる。これは、振動特性が主に少数のドットに支配されていることを考えると、リーズナブルである。ドットのクーロンブロッケード状態を維持するためには、ドットの帯電エネルギーが eV_D よりも大きい必要がある。従って、ドットの帯電エネルギー($E_c \sim 8$ meV)を考慮すると、 $V_D = 500$ mV において振動特性が消失したという結果は妥当である。これらの結果から、シンプルな振動特性は主に少数のドットに由来することが分かった。

複雑な振動特性についても温度依存性、およびドレイン電圧依存性を評価した。複雑な振動特性の温度依存性を Fig. 5-12 に示す。以下、このデバイスを **device B** と呼ぶ。 T を 8 K から 60 K まで上げると、 $V_G \sim -30$ V 付近において観測された振動ピークは維持されるが、 $V_G = -15$ V $\sim$ 15 V において観測される振幅の小さな振動は消失した。これは、熱エネルギーによって大きなサイズのドットのクーロンブロッケードは解除されるが、小さなサイズのドットのクーロンブロッケードは温度が上がっても維持されるためである。この結果は、Fig. 5-12 に示す $G-V_G$ 曲線が、サイズの異なる複数のドットに由来するクーロンブロッケード振動から構成されていることを示している。さらに、測定温度を $T = 150$ K ($k_B T \sim 13$ meV) まで上昇させると、振動特性は消失した。このことから、小さなドットの E_c はおよそ 13 meV 程度と見積もられる。同じ振動特性のドレイン電圧依存性を Fig. 5-13 に示す。 V_D を 10 mV から 100 mV まで増加させると、 $V_D = 100$ mV において $V_G \sim -20$ V 付近と $V_G \sim 22$ V 付近に新たな振動ピークが観測されたものの、振動特性に大きな変化はなかった。その後、 $V_D = 500$ mV において振動の振幅がわずかに減衰し、振動の形状が複雑に変化した。さらに、 $V_D = 500$ mV においても、振動特性が明瞭に観測された (eV_D の値は推定される $E_c \sim 13$ meV より

はるかに大きい). これらの挙動は, Fig. 5-11 に示したシンプルな振動特性の結果とは異なるが, 推定される E_c は device A と device B であまり変わらない. Fig. 5-13 に示した結果は, 印加したドレイン電圧が, 直列に接続された複数のドットに分圧されていると考えることで説明できる. この状態で, ドレイン電圧の上昇により一部のドットのクーロンブロックードが解除されると, 各ドットにかかるドレイン電圧の分布が変化し, 振動特性の詳細が Fig. 5-13 に示すように複雑に変化すると考えられる. この結果から, ナノドットアレイにおける振動特性は, 特性に寄与する直列に接続されたドットの数が重要であると考えられる.

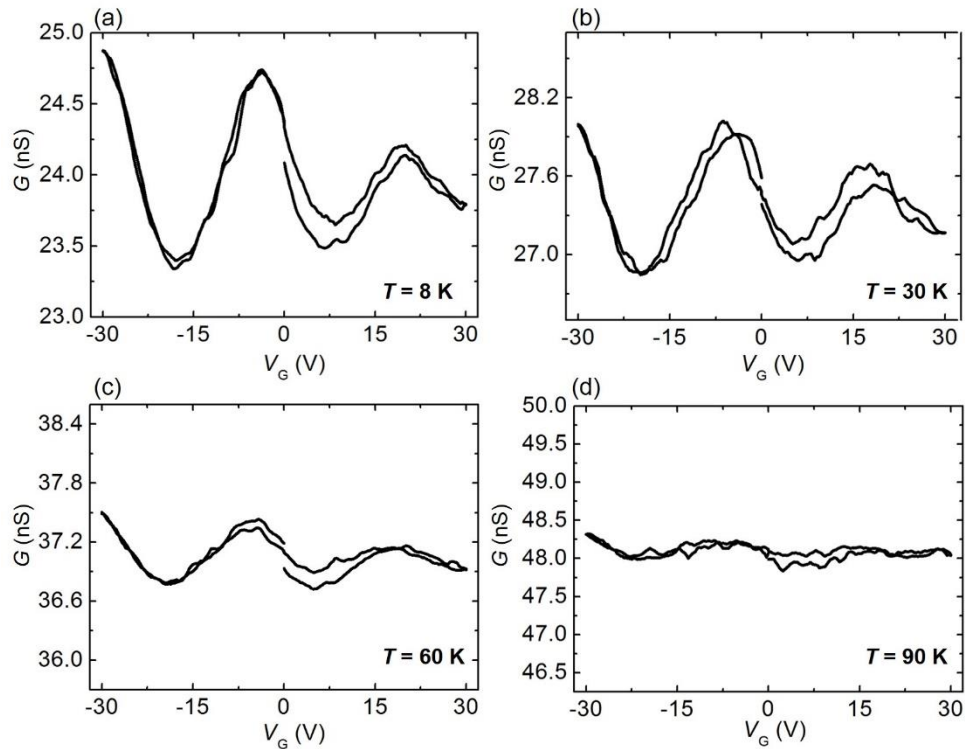


Fig. 5-10. Temperature dependence of the simple conductance oscillation of Device A ($t_{Fe} = 2.95$ nm) measured by V_G scans at $V_D = 10$ mV. Measurement temperature $T =$ (a) 8, (b) 30, (c) 60, and (d) 90 K.

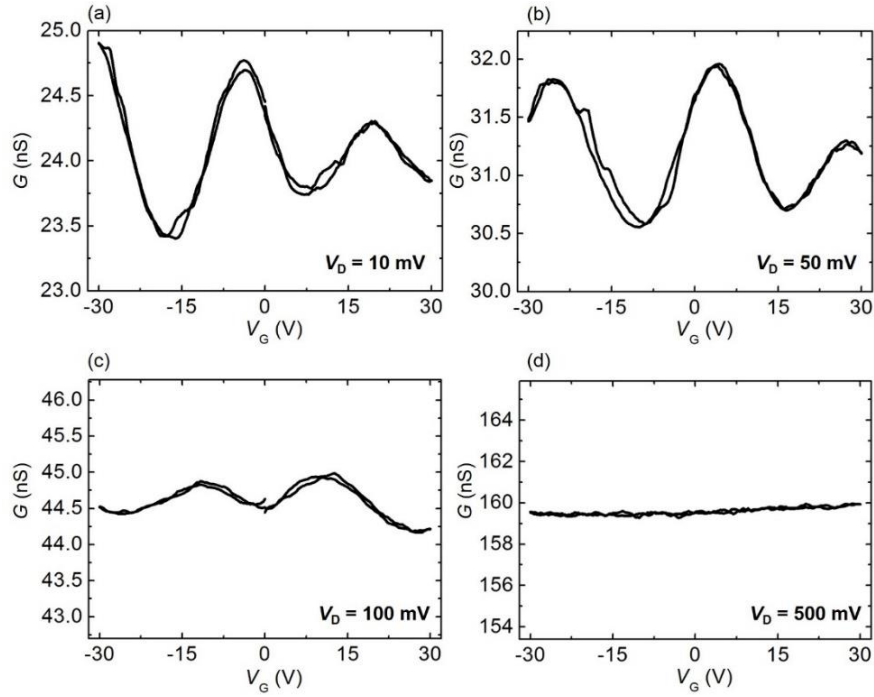


Fig. 5-11. Drain voltage dependence of the simple conductance oscillation of Device A ($t_{\text{Fe}} = 2.95$ nm) at $T = 8$ K. Measurement drain voltage $V_D =$ (a) 10, (b) 50, (c) 100, and (d) 500 mV. After the measurement was performed at $V_D = 500$ mV, the measurement was performed again at $V_D = 10$ mV. This result corresponds to the graph shown in Fig. 5-10(a). The good reproducibility of the oscillation characteristic was confirmed even after changing V_D .

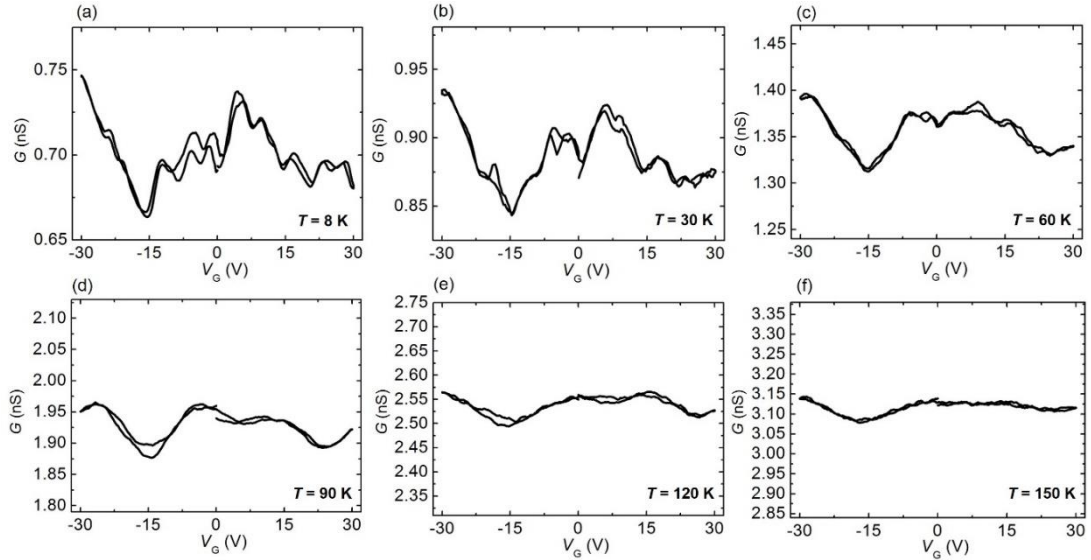


Fig. 5-12. Temperature dependence of the complicated conductance oscillation of Device B ($t_{\text{Fe}} = 2.57$ nm) at $V_D = 10$ mV. $T =$ (a) 8, (b) 30, (c) 60, (d) 90, (e) 120 K, and (f) 150 K.

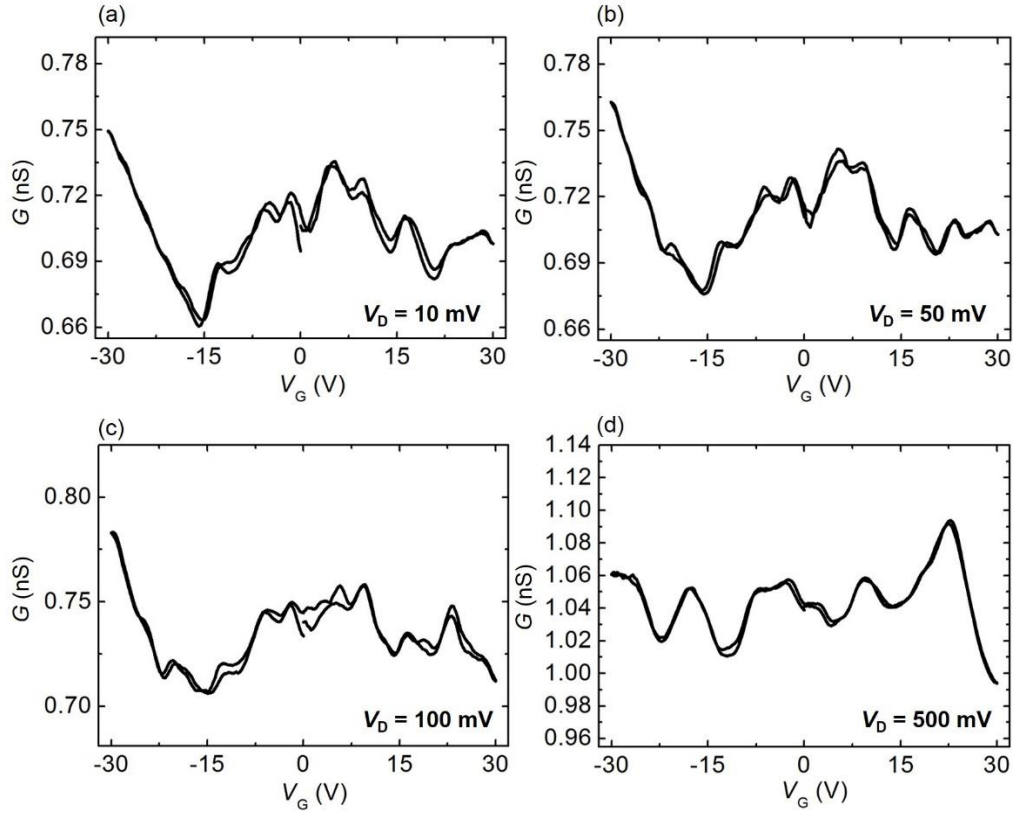


Fig. 5-13. Drain voltage dependence of the complicated conductance oscillation of Device B ($t_{\text{Fe}} = 2.57$ nm) at $T = 8$ K. $V_D =$ (a) 10, (b) 50, (c) 100, and (d) 500 mV. After the oscillation was measured at $V_D = 500$ mV, the oscillation was measured again at $V_D = 10$ mV, which corresponds to the graph shown in Fig. 5-12(a).

t_{Fe} の異なる他のデバイスの振動特性の温度・ドレイン電圧依存性についても評価した。マルチドットデバイスの場合、振動の振幅やバックグラウンドに個体差があるため、生の測定データを用いて各デバイスの振動特性の電圧による減衰を比較することは困難である。そこで、本研究では、規格化したコンダクタンス振動の振幅を次のように定義した。以下に示す式は、 $T = 8$ K, $V_D = 10$ mV におけるコンダクタンス振動の振幅に対して、各温度あるいはドレイン電圧における振動の振幅がどの程度減衰しているかを表したものである。この場合の振動の振幅は、 V_G 掃引範囲内におけるコンダクタンスの最大値と最小値の差を意味する。

$$\text{Normalized amplitude } (T) = \frac{G_{\text{max}}(T) - G_{\text{min}}(T)}{G_{\text{max}}(T = 8 \text{ K}) - G_{\text{min}}(T = 8 \text{ K})} \quad (V_D = 10 \text{ mV})$$

$$\text{Normalized amplitude } (V_D) = \frac{G_{\text{max}}(V_D) - G_{\text{min}}(V_D)}{G_{\text{max}}(V_D = 10 \text{ mV}) - G_{\text{min}}(V_D = 10 \text{ mV})} \quad (T = 8 \text{ K})$$

G_{max} および G_{min} は V_G 掃引範囲内におけるコンダクタンスの最大値および最小値を表す。これらの式を用い、Fe 膜厚の異なるデバイス($t_{\text{Fe}} = 2.35 \sim 2.97$ nm)について、device A と

device B を含め、振動特性の温度およびドレイン電圧依存性を評価した。その結果をまとめたものを Fig. 5-14 に示す。 T を 8 K ~ 180 K まで上げると、全てのデバイスにおいてコンダクタンス振動の規格化した振幅が徐々に減衰した(Fig. 5-14(a))。これは、 T の増加に伴い、ドットのクーロンブロッケードが解除されたためと考えられる。 Fe の膜厚が薄いデバイス ($t_{\text{Fe}} = 2.35 \sim 2.74$ nm) では、振動の規格化した振幅の減衰が少し緩やかなように見える。これは、 t_{Fe} が薄いデバイスでは、振動特性に寄与するドットのサイズが小さい (E_{C} が大きい) 傾向にあることを示唆している。しかし、規格化した振幅の減衰の程度に大きな違いが無いことから、評価したデバイス間でドットの帯電エネルギーに大きな差はないと考えられる。一方、振動の規格化した振幅のドレイン電圧依存性については、デバイス間で大きな差が見られた(Fig. 5-14(b))。 t_{Fe} が比較的厚いデバイス ($t_{\text{Fe}} = 2.92 \sim 2.97$ nm) では、 $V_{\text{D}} = 50$ mV, 100 mV において振動の規格化した振幅が急峻に減衰した。これらは、数個のドットに由来する比較的シンプルな振動特性を示したデバイスである。この場合、印加したドレイン電圧は高々 1 個ないし数個のドットに分圧されるため、1 個のドットあたりに分圧される値は大きくなる。従って、このようなドットのクーロンブロッケードは、比較的低い V_{D} において解除されるはずである。一方、 t_{Fe} が比較的薄いデバイス ($t_{\text{Fe}} = 2.35 \sim 2.74$ nm) では、高いドレイン電圧領域 ($V_{\text{D}} = 500$ mV) においても、振動の規格化した振幅はあまり減衰していないことがわかった。これらのデバイスは、Fe 膜厚の厚い ($t_{\text{Fe}} = 2.92 \sim 2.97$ nm) デバイスに比べ、多くのドットに由来する複雑な振動特性を示した。この場合、印加されるドレイン電圧は直列に接続された多くのドットに分圧されるため、個々のドットに分圧される値が小さくなる。つまり、このようなドットは、高い V_{D} においてもクーロンブロッケードが維持されることになる。 Fig. 5-14 に示す結果は、ドットの帯電エネルギーはあまり変わらないが、Fe 膜厚の増加により振動特性に寄与するドットの数が増加していることを示している。以降、この理由について議論する。

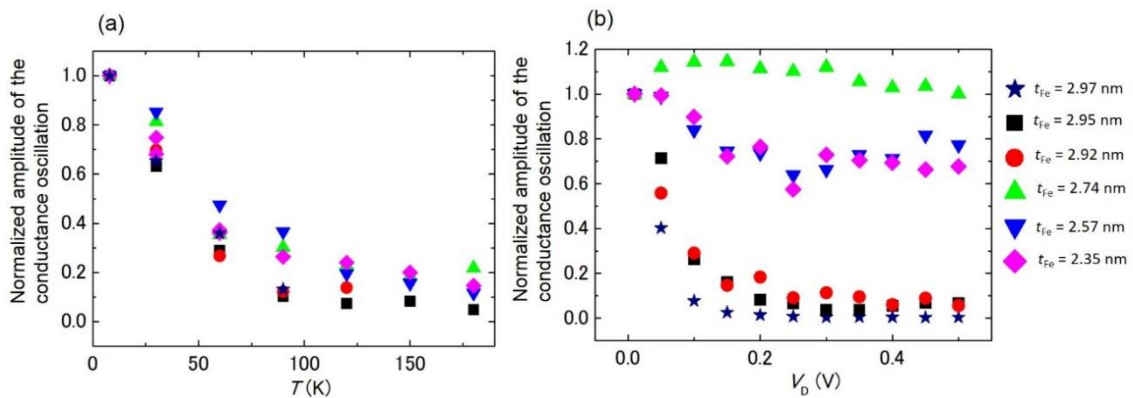


Fig. 5-14. Temperature (a) and drain voltage (b) dependence of the normalized amplitude of the conductance oscillations of the devices ($t_{\text{Fe}} = 2.35 \sim 2.97$ nm). The devices with $t_{\text{Fe}} = 2.95$ and 2.57 nm are Device A and Device B, respectively.

Fe 膜厚の増加に伴い振動特性に寄与するドット数が減少する理由を説明するため、簡略化したナノドットアレイのモデルを Fig. 5-15 に示す. 実際のナノドットアレイでは並列の伝導パスの寄与もあるが、ここでは簡単のためにドットを直列に接続した 1 次元のナノドットアレイを考える. Fig. 5-15 では、赤色のドットが振動特性に寄与していると仮定する. Fe の膜厚が薄い(素子のコンダクタンスが低い)場合、多くのドット間のトンネルコンダクタンスは量子化コンダクタンスより低い. このとき、多くのドット(赤色)が振動特性に寄与していると考えられる. 従って、この状況では、比較的複雑な振動特性が観測されるはずである. 次に、Fe の膜厚が厚くなり、ドット間のトンネルコンダクタンスが高くなった場合を考える. この場合、トンネルコンダクタンスが量子化コンダクタンスよりも大きいドットの数が増加する. このとき、たとえドット間に物理的なギャップがあったとしても、それらのドットは、電気的にはつながっているとみなせる. Fe 膜厚の増加に伴い、電気的につながったドットの数が増えると、実効的なドット(赤色)の個数が減少し、比較的シンプルな振動特性が観測されることが考えられる. このように考えると、Fe 膜厚の増加(デバイスのコンダクタンスの増加)に伴い、振動に寄与するドットの数が増える理由を説明することができる. デバイスのコンダクタンスが量子化コンダクタンスに近い場合($G = 10^{-6} \sim 10^{-7}$ S)には、少数のドットが振動特性に寄与していると考えられる. この際、ドットの分布は不均一であるため、ある一定の確率で単一のドットに由来する振動特性が強調されて観測されることは有りうる.

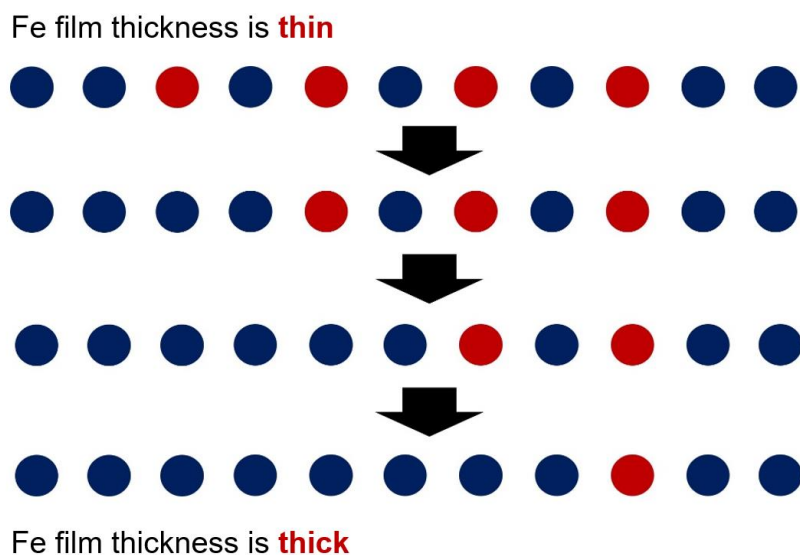


Fig. 5-15. The simplified one-dimensional nanodot array model, where the dots are connected in series. As the increase in the Fe film thickness, the number of the dots with higher tunneling conductance than the quantized value increases. Such dots are electrically connected even if the physical gap exists between the dots. This means that with the increase in the Fe film thickness, the number of the effective dots (red) contributing to the oscillation decreases.

この考察より、デバイスのコンダクタンスを調整することで、振動特性に寄与する有効ドットの密度を多数のドットから単一ドットまで変化させることができると考えられる。つまり、デバイスのコンダクタンスによって、ナノドットアレイに由来する振動特性から SET に近いシンプルな振動特性まで変えることが可能である。この知見は、マルチドット単電子デバイスのフレキシブルな論理ゲート動作[7]の実現に向けて、複雑な振動特性を得る際の指針になると期待される。さらに、金属ドットの材料や基板の種類を変えることで、ドットの分布状況が変化し、振動特性に更なるバリエーションを持たせることも期待できる。例えば、Nb ナノドットアレイを用いたデバイスでは、薄い金属膜領域(~ 2.4 nm)において、振動のバックグラウンドがほとんどなく、on/off 比の大きな(約 20)振動特性が得られることが報告されている[8]。この結果は、Nb ドットを用いたデバイスが、本研究で作製した Fe ナノドットデバイスと比べた場合に、同じ膜厚におけるドットの分布状況が異なっていることを示唆している。

5.4. 小括

Fe ナノドットアレイを用いた単電子デバイスを異なる基板(Thermal-SiO₂, SiO₂-0%)上に作製し、その電気特性を詳細に評価した。作製したデバイスは、低いコンダクタンスの領域では複数のドットに由来する複雑な発振特性を示し、コンダクタンスの増加に伴い、一定の頻度で主に単一のドットに由来するシンプルな振動特性を示す傾向が見られた。さらに、基板の種類(ドット密度、ドットサイズ)によらず、同程度のコンダクタンスのデバイスは、似たような振動特性を示すことが分かった。これらの結果から、ナノドットアレイにおける単電子特性は、デバイスのコンダクタンスに大きく影響されることを示した。さらに、振動特性の温度依存性およびドレイン電圧依存性を評価した。その結果、デバイスのコンダクタンスを調整することで、振動特性に寄与する実効的なドットの密度を変化させることが出来ることを示した。つまり、デバイスのコンダクタンスによって、ナノドットアレイの振動特性の特徴を、複雑な特性からシンプルな特性まで変えることができることを示した。この知見は、デバイスの高機能的な動作を実現するための複雑な出力を得るのに役立つものと期待される。振動特性をさらに自由に変化させる方法の一つとして、ドット材料と基板の種類の組み合わせを変えるということが考えられる。

本研究により、デバイスのコンダクタンスを調整することで、単一ドットに由来するシンプルな振動特性から多数のドットに由来する複雑な振動特性まで、ナノドットアレイにおける単電子特性の特徴を変えることができることを示した。本研究により得られた知見は、将来的に金属ナノドットアレイをデバイスに応用する上で、重要な基礎となるものである。

5. 5. 参考文献

- [1] 宮崎栄三, 表面科学の基礎と応用, フジ・テクノシステム (1991).
- [2] Y. Li, A. Tsurumaki-Fukuchi, M. Arita, T. Morie, and Y. Takahashi, Initial states and analog switching behaviors of two major tantalum oxide resistive memories. *Jpn. J. Appl. Phys.* **59**, 044004 (2020).
- [3] B. Abeles, P. Sheng, M.D. Coutts, and Y. Arie, Structural and electrical properties of granular metal films. *Adv. Phys.* **24**, 407 (1975).
- [4] S. Miyazaki, Y. Hamamoto, E. Yoshida, M. Ikeda, and M. Hirose, Control of self-assembling formation of nanometer silicon dots by low pressure chemical vapor deposition. *Thin Solid Films* **369**, 55 (2000).
- [5] S. Kano, D. Tanaka, M. Sakamoto, T. Teranishi, and Y. Majima, Control of charging energy in chemically assembled nanoparticle single-electron transistors. *Nanotechnology* **26**, 045702 (2015).
- [6] K. S. Makarenko, Z. Liu, M. P. de Jong, F. A. Zwanenburg, J. Huskens, and W. G. van der Wiel, Bottom-up single-electron transistors. *Adv. Mater.* **29**, 1702920 (2017).
- [7] T. Kaizawa, T. Oya, M. Arita, Y. Takahashi, and J.-B. Choi, Single-Electron Device With Si Nanodot Array and Multiple Input Gates. *IEEE Trans. Nanotechnology* **8**, 535 (2009).
- [8] Y. Iwata, T. Nishimura, A. Singh, H. Satoh, and H. Inokawa, High-frequency rectifying characteristics of metallic single-electron transistor with niobium nanodots. *Jpn. J. Appl. Phys.* **61**, SC1063 (2021).

第6章 総括

CMOS トランジスタの特性ばらつきや消費電力の増加という課題に伴い、再構成可能コンピューティングやリザーバーコンピューティングといった新しい情報処理技術が注目されている。複数のナノドットから構成されるマルチドット単電子デバイスは、それらの情報処理技術を低消費電力・高機能に実現できる可能性が期待される。本研究では、金属薄膜の成長初期に形成される自己組織化ナノドットアレイに注目した。この手法は、蒸着のみで多数のドットを配置できるため、デバイスの作製に有利である。しかし、形成されるナノドットアレイは、サイズのばらついた多数のドットがランダムに分布しているため、明瞭な単電子特性は得られないと予想されてきた。この予想のために、金属ナノドットアレイはデバイス利用の可能性を秘めているにも関わらず、その単電子特性の評価・理解は進んでいなかった。この課題を踏まえ、本研究では薄膜蒸着法により Fe ナノドットアレイを用いたマルチドット単電子デバイスを作製し、その単電子特性を評価した。その結果、数百～千個以上のドットが存在する系においても、明瞭な単電子特性が得られることを明らかにした。さらに、ナノドットアレイにおける単電子特性の特徴は、デバイスのコンダクタンスによって決まることが分かった。Fe 膜厚や基板の表面状態によりデバイスのコンダクタンスを調整することで、SET のように1個のドットに由来する振動特性からナノドットアレイに由来する振動特性まで、単電子特性の特徴を変えることができた。本章では、2-5 章において得られた結果をまとめ、その意義および金属ナノドットアレイを用いたマルチドットデバイスの展望について述べる。

■ Fe ナノドットデバイスにおいて観測された単一ドット由来の振動特性

Fe ナノドットアレイを用いたマルチドットデバイスを作製し、明瞭なクーロンブロックード特性を実現した。このナノドットアレイは、熱酸化 SiO_2/Si 基板上的ソース・ドレイン電極間に単層の Fe を蒸着することで、自己組織的に作製したものである。平均 Fe 膜厚が金属伝導を示す閾値($t_{\text{Fe}} = 2.8 \text{ nm}$)以下のほとんどのデバイスにおいて、ゲート電圧の関数として電流振動特性が観測された。多くの場合、多数のドットの寄与により複雑な振動特性が観測されるが、金属伝導を示す膜厚に近い $t_{\text{Fe}} = 2.4 \sim 2.8 \text{ nm}$ の範囲では、単一のドットに由来すると思われるシンプルな電流振動が一定の確率(約 10%)で観測された。このシンプルな振動特性についてフェルミ・ディラック分布関数を用いて解析したところ、多くのドットの中に存在する特定の1つのドットから出現していることを明らかにした。また、振動周期を詳しく解析したところ、位相が時々シフトすることがわかった。この現象は、その単一ドットから離れた位置に存在するサテライトドットの単電子効果によって説明できる。

これらの結果から、複雑な系を用いたナノドットアレイにおいても、明瞭な単電子特性が得られることを示した。さらに、金属伝導を示す膜厚付近において、単一のドットに由来するシンプルな振動特性が一定頻度で得られることを明らかにした。

■ Fe ナノドットデバイスの動作安定性

金属ドット系を用いた単電子デバイスでは、電荷ノイズに起因する時間依存の不安定性であるオフセットチャージドリフトが顕著であることが知られている。この不安定性は、電荷のセンシングや、新しい情報処理デバイスへの応用において問題となる。しかし、金属ドット系を用いたデバイスにおけるオフセットチャージの安定性は、Al-Al₂O₃系を用いたデバイスを除き、これまで調査されていなかった。本研究では、絶縁体である MgF₂ 中に単層 Fe ナノドットアレイを埋め込んだデバイスについて、そのオフセットチャージの安定性を評価した。シンプルな電流振動を示したデバイスを用い、振動の時間的なピークシフトに着目することで、Fe マルチドットデバイスにおけるオフセットチャージドリフト(ΔQ_0)を評価した。評価したドリフト量($\Delta Q_0 \sim 0.3e$)は、Al ドットおよび Al₂O₃ トンネル接合を用いたデバイスよりも小さく、比較的安定した動作が期待できることを示した。作製したデバイスの優れたオフセットチャージ安定性は、Fe-MgF₂ 系の材料特性およびデバイス構造に起因するものと考えられる。また、作製した Fe ナノドットアレイは多数のドットを含むため、トラップとして作用するサテライトドットがオフセットチャージの不安定性に及ぼす影響について議論した。サテライトドットへの電子のトンネルにより、単電子島(ドット)のポテンシャルが変化し、振動の位相が急峻にシフトした。これにより、オフセットチャージの値がジャンプし、見かけのドリフト量が増加することが分かった。これはマルチドットデバイス特有の電荷ノイズであり、微細化によりサテライトドットの個数を削減することで、この電荷ノイズを抑制することが期待される。

■ Fe ナノドットデバイスのマルチゲート動作

マルチドットデバイスは、複数の入力ゲートを取り付けることにより、論理ゲート動作といったような機能的な動作が期待できる。しかし多数のドットから構成されたナノドットアレイは構造的に複雑であるため、そのような複雑な系における単電子特性を複数のゲートを用いて評価することは行われていなかった。本研究では、Fe ナノドットアレイを用いたダブルゲートデバイスを真空蒸着法により作製し、その単電子特性(トップゲート電圧 V_T 、バックゲート電圧 V_B を用いて変調)を調べた。クーロンブロッケード振動の位相は V_T によって系統的に変化し、ランダムなマルチドット構造にもかかわらず、単一ドットの電荷状態を両方のゲート電圧によって制御できることを示した。この結果は、多数のドットが存在する系におけるクーロンブロッケード振動を、2 つのゲートによって変調できることを示している。上下のゲートは、以下のような幾何学的な効果により、ドットの電子状態に不均一な影響を与えることが分かった。(1) 垂直方向に非対称なドット形状、(2) ドットサイズ

(周囲のドットを含む)のばらつきである。これは、真空蒸着法により作製した金属ドットナノドットアレイの特徴である。このようなナノドットアレイに由来するばらつきは、フレキシブルな論理ゲート動作といったような、マルチドットデバイスの高機能化に有効である。現状のドット系ではバックグラウンド電流が大きく、電流のオン・オフ比が大きく取れていないが、微細 MOSFET をカスコード接続することにより大きく改善できることが知られている。電流駆動力の小さな単電子デバイス系では外部への出力のためには MOSFET の力を借りることは不可欠であり、またこれからの機能処理には、ナノドットアレイによるフレキシブルな機能と、従来の CMOS ロジックの機能との連携・協調が不可欠であると予想される。金属ナノドットアレイデバイスは、CMOSLSI の絶縁膜層上の配線層内に複雑なプロセスを経ずに容易に形成することができるので、CMOSLSI との連携・協調に極めて有利であることを記しておく。

さらに本研究では、Fe ナノドットアレイに 3 つのゲートを取り付けたトリプルゲートデバイスを作製し、その単電子特性を評価した。その結果、微細なゲートを用いて、ランダムなマルチドット構造における振動特性を変調できることを示した。また、ドットと各ゲート間の容量が不均一であるために、各ゲートに対する出力は不均一であった。このようなバリエーション豊かな出力は、マルチドットデバイスの更なる高機能化に有効であると期待される。今後、配置する微細ゲートの形状や個数・サイズを工夫することで、さらに複雑な出力を実現することが期待できる。

■ 金属ナノドットアレイにおける単電子特性の特徴

ランダムに分布する Fe ナノドットアレイを用いたマルチドットデバイスを異なる基板 (Therma-SiO₂, SiO₂-0%) 上に作製し、その電気特性を評価した。デバイスのコンダクタンスの増加に伴い、クーロンブロッケード振動特性は、複数のドットに由来する複雑な特性から、主に単一のドットに由来するシンプルな特性へと変化する傾向があることを示した。さらに、たとえ基板の種類(ドット密度, ドットサイズ)を変えたとしても、同程度のコンダクタンスのナノドットデバイスでは、同じような特徴の振動特性が観測された。これらの結果は、デバイスのコンダクタンスが、金属ナノドットアレイにおける振動特性を支配する重要な要因であることを示している。さらに、Fe 膜厚の異なるデバイスにおける振動特性の温度およびドレイン電圧依存性を詳細に評価した。その結果、ドットのサイズに大きな違いはないが、Fe 膜厚(コンダクタンス)の増加に伴って振動特性に寄与する実効的なドット数が減少することがわかった。これは、デバイスのコンダクタンスによって、ナノドットアレイの振動特性の特徴を変えられることを意味する。この知見は、デバイスの複雑な振動特性を得て、フレキシブルな論理ゲート動作を実現するための指針になるものである。また、ドットの分布の状況(ドット密度, サイズ, トンネル距離)をより自由に変化させることで、ナノド

ットアレイの振動特性に更なるバリエーションを持たせることが期待できる．その一つの有効な方法として，金属ドット材料や基板の種類の組み合わせを変えることが考えられる．

以上のことから，本研究では金属ナノドットアレイにおける単電子特性の特徴についての重要な知見を得ることができた．まだ基礎的な研究段階ではあるものの，本研究によって金属ナノドットアレイのデバイス応用に向けた指針を得ることができた．本研究を踏まえ，複雑・ランダムな系を用いたナノドットデバイスに関する研究がより一層活発になることを期待する．

謝辞

本研究の遂行にあたり，指導教官である有田 正志先生を始め，高橋 庸夫先生，福地 厚先生には多大なご指導，助言を頂きました．日ごろの議論だけでなく，学術雑誌論文や予稿の添削，発表練習を含めた多くのことの面倒を見て頂きました．心より感謝致します．また，主査の葛西 誠也先生，副査の末岡 和久先生，植村 哲也先生には様々なご意見を頂き，本論文の内容をブラッシュアップすることができました．心より感謝いたします．本研究の実験を進めるにあたり，実験装置の使い方の指導など様々なサポートしていただいたナノ物性工学研究室 浅井 佑基氏に感謝致します．また，同じ研究グループの天野 郁馬氏，谷澤 涼太氏，吉田 聖氏には，試料作製や多くの議論をして頂きました．感謝申し上げます．

試料作製の際には，装置の使い方からトラブルの対処まで，ナノエレクトロニクス研究室のアグス スバギヨ先生，電子科学研究所の大西 広氏，中野 和佳子氏には大変お世話になりました．また，研究室の在学生および卒業生の皆様にも大変お世話になりました．経済的な面を含めてこれまで研究生活を支えてくれた渡邊 莉奈氏および渡邊 哲氏，辻野 正之介氏にも感謝致します．ありがとうございました．

本研究は，日本学術振興会 科学研究費補助金(22J10036)および生体医歯工学共同研究事業による支援を受けて実施したものである．また，本実験の一部は，文部科学省ナノテクノロジープラットフォームプログラム（北海道大学）により実施された．

本論文の著者は，日本学術振興会特別研究員，文部科学省 博士課程データ関連人材育成プログラム(D-DRIVE-HU)，国立研究開発法人科学技術振興機構(JST) 北海道大学 DX 博士研究員，公益財団法人クロサワ育成財団の支援を受けた．

研 究 業 績 目 録

氏 名 瘡師 貴幸

1. 論文（学位論文関係）

I 査読付学会誌等

- (1) T. Gyakushi, Y. Asai, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Periodic Coulomb blockade oscillations observed in single-layered Fe nanodot array, Thin Solid Films **704**, 138012 (2020) (IF = 2.183).
- (2) T. Gyakushi, Y. Asai, S. Honjo, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Charge-offset stability of single-electron devices based on single-layered Fe nanodot array, AIP Advances **11**, 035230 (2021) (IF = 1.69).
- (3) T. Gyakushi, I. Amano, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Double gate operation of metal nanodot array based single electron device, Scientific Reports **12**, 11446 (2022) (IF = 4.996).

II 査読付国際学会プロシーディングス

- (1) T. Gyakushi, Y. Asai, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Double-Gate Single-Electron Transistor Characteristics of Single-Layer Fe-MgF₂ Granular Films, Proc. 30th Internat. Microproc. Nanotechnol. Conf. (MNC 2018), pp. #15P-7-31_1-2 (14/November/2018).
- (2) T. Gyakushi, Y. Asai, B. Byun, I. Amano, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Double-gate single-electron devices formed by single-layered Fe nanodot array, Proc. 2020 Silicon Nanoelectronics Workshop (SNW 2020), pp. 37-38 (13-21/June/2020).
- (3) T. Gyakushi, Y. Asai, B. Byun, I. Amano, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Non-Uniform Gate-Capacitance Distribution in Fe Nanodot Array Based Double-Gate Single-Electron Devices Due to Geometrical Structure of the Dots, in Extended Abstract of the 2021 Internat. Conf. Sol. Stat. Dev. Materials (SSDM 2021), pp. 448-449 (06/September/2021).
- (4) T. Gyakushi, I. Amano, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Coulomb blockade oscillations observed in micrometer-sized single-electron device of metal nanodot array, Proc. 2022 Silicon Nanoelectronics Workshop (SNW 2022), pp. 65-66 (12/June/2022).

2. 論文（その他）

なし

3. 講演（学位論文関係）

- (1) T. Gyakushi, Y. Asai, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi, S. Samukawa: Double-gate single-electron transistor formed by Fe nanodot array, 16th International Conference on Flow Dynamics (ICFD 2019), #CRF-30 (@Sendai International Center, Sendai, Japan, 2019.11.07).
- (2) T. Gyakushi, Y. Asai, S. Honjo, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Charge offset stability of Fe nanodot device embedded in an insulating MgF_2 , The 12th International Conference on the Science and Technology for Advanced Ceramics (STAC12), #P1-19 (online, 2021.07.06).
- (3) 瘡師貴幸, 浅井佑基, 福地厚, 有田正志, 高橋庸夫: ダブルゲート Fe-MgF₂ 単電子トランジスタの作製と評価, 第 79 回応用物理学会秋季学術講演会, #21a-221A-6 (@名古屋国際会議場, 名古屋, 2018.09.21).
- (4) 瘡師貴幸, 浅井佑基, 福地厚, 有田正志, 高橋庸夫: 単層 Fe-MgF₂ グラニューラ単電子トランジスタにおける等周期クーロン振動の解析, 第 54 回応用物理学会北海道支部学術講演会, #A-20 (@サン・リフレ函館, 函館, 2019.01.06).
- (5) 瘡師貴幸, 浅井佑基, 福地厚, 有田正志, 高橋庸夫: 単層 Fe-MgF₂ グラニューラ薄膜単電子トランジスタにおける等周期クーロン振動特性の解析, 第 66 回応用物理学会春季学術講演会, #12p-W934-7 (@東工大, 東京, 2019.03.12).
- (6) 瘡師貴幸, 浅井佑基, 卞範模, 天野郁馬, 福地厚, 有田正志, 高橋庸夫: Fe ナノドットアレイを用いたダブルゲート単電子デバイスの作製と評価, 第 67 回応用物理学会春季学術講演会, #12a-D311-2 (DVD による発表, 2020.03.12).
- (7) 瘡師貴幸, 浅井佑基, 卞範模, 天野郁馬, 福地厚, 有田正志, 高橋庸夫: マルチドット単電子デバイスにおけるドットの三次元構造によるゲート容量の不均一化, 第 81 回応用物理学会秋季学術講演会, #9p-Z26-1 (online, 2020.09.09).
- (8) 瘡師貴幸, 浅井佑基, 本庄周作, 福地厚, 有田正志, 高橋庸夫: 単層 Fe ナノドットアレイ単電子デバイスのオフセットチャージ安定性, 第 68 回応用物理学会春季学術講演会, #19a-Z16-3 (online, 2021.03.19).
- (9) 瘡師貴幸, 浅井佑基, 卞範模, 天野郁馬, 福地厚, 有田正志, 高橋庸夫: 単層 Fe ナノドットアレイを用いて作製した単電子デバイスの電気特性, 電子情報通信学会電子デバイス研究会, #ED2021-6 (online, 2021.05.27).
- (10) 瘡師貴幸, 天野郁馬, 福地厚, 有田正志, 高橋庸夫: 金属ナノドットアレイデバイスにおける電気特性のアレイサイズ依存性, 第 57 回応用物理学会北海道支部学術講演会, #B-9 (online, 2022.01.08).
- (11) 瘡師貴幸, 天野郁馬, 福地厚, 有田正志, 高橋庸夫: 金属マルチドット単電子デバイスの電気特性のデバイスサイズ依存性, 第 69 回応用物理学会春季学術講演会, #26a-E305-2 (online, 2022.03.26).
- (12) 瘡師貴幸, 天野郁馬, 福地厚, 有田正志, 高橋庸夫: 熱酸化・スパッタ成膜 SiO_2 上に形

成した金属ナノドットアレイの特性, 第 83 回応用物理学会秋季学術講演会, #21a-A102-1 (@東北大, 仙台, 2022.09.21).

4. 講演 (その他)

- (1) I. Amano, T. Gyakushi, A. Tsurumaki-Fukuchi, M. Arita, Y. Takahashi: Dependence of Transport Characteristics of Fe Nanodot Array on The Underlayer Surface, 33rd Internat. Microprocesses and Nanotechno. Conf., #2020-22-9 (on demand web, 2020.11.09-12).
- (2) 浅井佑基, 本庄周作, 瘡師貴幸, 福地厚, 有田正志, 高橋庸夫: 単層 Fe-MgF₂ グラニューラー薄膜を用いた単電子トランジスタの電気特性, 電子情報通信学会電子デバイス研究会, #1 (@北海道大学, 札幌, 2018.02.28).
- (3) 浅井佑基, 瘡師貴幸, 福地厚, 有田正志, 高橋庸夫: 単層 Fe-MgF₂ グラニューラー薄膜を用いた単電子トランジスタの特性評価, 第 79 回応用物理学会秋季学術講演会, #21a-221A-6 (@名古屋国際会議場, 名古屋, 2018.09.21).
- (4) 天野郁馬, 瘡師貴幸, 福地厚, 有田正志, 高橋庸夫: SiO₂ 上の Fe ナノドットアレイの電気伝導特性の表面依存, 第 55 回応用物理学会北海道支部学術講演会, #B-5 (@北海道大学, 札幌, 2020.01.11).
- (5) 谷澤涼太, 天野郁馬, 瘡師貴幸, 福地厚, 有田正志, 高橋庸夫: Fe ナノドットアレイの電気伝導特性の下地層依存性, 第 56 回応用物理学会北海道支部学術講演会, #B-12 (online, 2021.01.09).
- (6) 谷澤涼太, 天野郁馬, 瘡師貴幸, 福地厚, 有田正志, 高橋庸夫: 異なる SiO₂ 下地層上に形成したナノドットアレイの電気特性比較, 第 68 回応用物理学会春季学術講演会, #19a-Z16-4 (online, 2021.03.19).
- (7) 天野郁馬, 瘡師貴幸, 谷澤涼太, 福地厚, 有田正志, 高橋庸夫: 熱酸化およびスパッタ製膜 SiO₂ 上に形成した Fe ナノドットアレイの単電子特性, 第 82 回応用物理学会秋季学術講演会, #13p-N403-1 (online, 2021.09.13).

5. 特許

なし

6. 受賞

- (1) 瘡師貴幸, 第 54 回応用物理学会北海道支部学術講演会 発表奨励賞受賞 (2019.03.06)
- (2) 瘡師貴幸, 電子情報通信学会電子デバイス研究会 論文発表奨励賞受賞 (2021.06.25)

7. 競争的資金の獲得

瘡師貴幸, 日本学術振興会 科学研究費助成事業 特別研究員奨励費 2022 年度

以上