HOKKAIDO UNIVERSITY

Title	Research on Ultra-Long Lifetime Development for Nano-Silicon Semiconductor Device Implementation [an abstract of dissertation and a summary of dissertation review]
Author(s)	中島, 博臣
Degree Grantor	北海道大学
Degree Name	博士(工学)
Dissertation Number	甲第16338号
Issue Date	2025-03-25
Doc URL	https://hdl.handle.net/2115/94911
Rights(URL)	https://creativecommons.org/licenses/by/4.0/
Type	doctoral thesis
File Information	Hiroomi_Nakajima_review.pdf, 審査の要旨

Hokkaido University Collection of Scholarly and Academic Papers : HUSCAP

学位論文審査の要旨

博士の専攻分野の名称　博士 (工学)　　氏名　中島　博臣

審査担当者　主　査　教　授　市村 晃一
副　査　教　授　足立 智
副　査　教　授　森田 隆二
副　査　名誉教授　丹田 聡
副　査　教　授　松尾 保孝　（本学大学院総合化学院）

学位論文題名

Research on Ultra-Long Lifetime Development for Nano-Silicon Semiconductor Device Implementation
(ナノ Si 半導体素子実装に向けた超長寿命化の研究)

電子素子技術は高速スイッチングなどの単なる性能向上だけでなく、素子寿命の向上が重要な牽引力となって進化して来た。例えば、真空管素子のカソードやその後の半導体素子への移行も、寿命という観点から促進された。また、照明技術においても、電球から蛍光管、さらには半導体 GaN による LED へと寿命の観点から進化を遂げている。このように、寿命の向上は技術革新の縁の下の役割の地味な研究に思われがちだが、実は技術革新の牽引力となって来た。一方、LSI の高集積化に伴う素子サイズ縮小は素子内の電界を増大させ、エネルギーの大きい電子が格子欠陥を作ることで素子が壊れていくホットキャリア効果を増大させるため寿命を短くする効果をもたらす。結果として素子サイズ縮小と素子寿命はトレードオフの関係となっていた。本研究では、LSI における DRAM のキャパシターレス化を目指した技術、Floating Body Cell (FBC) の超長寿命化に取り組み、FBC 動作時は基板浮遊効果によりボディ電位が 0.7V であることを見出し、ゲート電圧 Vg とドレイン電圧 Vd の差が小さくなることによりホットキャリアを抑制することで、FBC では素子寿命が 50 年に達することを提示した。

一般的な DRAM では電気的な 1 状態と 0 状態を作り出すため、個々のセルトランジスタに直結した数十フェムトファラッド程度のキャパシターが必要である。一方、キャパシターレス DRAM にはいくつかの種類が提案され開発されて来たが、 FBC は、キャパシターを一切使用しない MOS(Metal-Oxide-Silicon) のみの DRAM である。そのため FBC は MOS の縮小のみで小型化できる LSI であり、そのシンプルな構造が故、今後の発展が有力視されている。FBC ではインパクトイオン化により発生したホットホールを SOI(Silicon on Insulator) 特有の埋め込み酸化膜により、基板から電気的に絶縁されたチャネル領域に貯める事により、キャパシターが無くとも電気的に 1 状態と 0 状態を作りだし、DRAM を構成している。インパクトイオン化を利用するその構造上、FBC ではホットキャリア (Hot Carrier) の影響を受けやすく、メモリーとしての寿命に懸念が有った。さらに FBC の実現に向けては、SOI-MOS と呼ばれる構造的・動作的特性から、通常の MOS とは異なる物理現象の影響が有り、特に、基板浮遊効果や自己発熱効果は SOI 特有の現象であり、FBC の動作や劣化に影響を与える可能性がある。特に本研究では、HCI(Hot Carrier Instability) の視点から FBC の実験的研究を行い、通常 10 年と言われている DRAM において、最終的には SOI

特有の基板浮遊効果により 50 年動作を保証した FBC を完成した。

本論文の構成は以下の通りである。

第 1 章において、本研究の背景と動機について説明した。ここでは通信への活用から始まった真空管から、演算素子と記憶素子からなる LSI へと繋がる電子を使った素子の流れ、MOS 型トランジスタが現在の LSI を構成するに至った経緯をまとめた。

第 2 章において、個々のセルトランジスタに数十フェムトファラッド程度のキャパシターが直結された一般的な DRAM について説明した後、SOI-MOS トランジスタについて説明し、SOI-MOS トランジスタ型のキャパシターレス DRAM である FBC の動作原理について説明した。

第 3 章において、今回研究対象である FBC の仕様についてまとめた。

第 4 章において、FBC におけるホットキャリア効果の測定方法についてまとめた。その際、一般的な MOS トランジスタにおけるホットキャリア効果の Isub max (基板電流最大) モデルについて説明した。一般的な MOS トランジスタにおける基板電流は SOI-MOS トランジスタではボディ電流である事を図面を用いて説明し、ボディ電位 0V での FBC における Isub max 条件の確認、Isub max 条件下での読み出し時ドレイン電流 Id の時間変化の書き込み時ドレイン電圧 Vd(ストレス条件) 依存性の確認、Id の劣化量が 10 %となる時間とその時の Vd の分布図より、 Id 劣化量が 50 年で 10 %となる Vd を予測するルーティーンについてまとめた。

第 5 章において、実際の測定結果について考察した。FBC ではボディ電位 0V での Isub max 条件では、2.3V と言う 1 書き時のドレイン電圧では読み出し時ドレイン電流 Id の劣化量が 50 年で 10 %以上となった事をまとめた。

第 6 章において、ボディ電位がフローティング状態でのホットキャリア効果の測定結果についてまとめた。ボディ電位フローティング状態での Isub max 条件と、Vg=Vd 条件での測定を行った。結果、FBC では Vg=Vd 条件がホットキャリア効果最大条件である事、Vg=Vd 条件でゲート幅 W がセル実仕様である 0.18μm の時、2.3V と言う 1 書き時のドレイン電圧で、読み出し時ドレイン電流 Id の劣化量が 50 年で 10 %という最終的な目標を達成した事を確認した。Id-Vg 曲線のボディ電位存性から、フローティングボディ状態でのボディ電位が 0.7V であることを明らかにした。これから、SOI-MOS でのフローティングボディ効果によるボディ電位の上昇が SOI-MOS のボディ中の電界を緩和し、ホットキャリア効果の改善に至った事を発見した。

第 7 章において、ゲート幅 W がセル実仕様である 0.18μm のように小さくなった場合にホットキャリア効果が改善する電界回り込み効果について説明した。

第 8 章では、本研究の総括を行い、今回のフローティングボディ効果による特性改善は真空管におけるカソードの導入に匹敵する効果で有る事も説明した。

本論文は、高速性が重視される半導体素子に対し、素子寿命の観点から、MOS 型半導体の 1 方式である FBC 構造に着目し長寿命化を実現した。FBC はキャパシターレスでメモリー動作が可能なので、小型化の点から期待されているが、著者はこれに加え長寿命化の可能性を見出した。この推察のもとに素子を作製し、系統的な精密測定から通常は 10 年程度である MOS 型半導体の寿命が FBC では 50 年にもなることを実証した点は高く評価できる。さらに、著者による実験で初めて明らかにされた FBC におけるボディ電位の値 0.7V は長寿命の機構を裏付けるものである。本論文で得られた知見は、小型かつ安定動作する半導体素子の開発を大きく前進させるものである。よって、著者は北海道大学博士 (工学) の学位を授与される資格あるものと認める。